

УДК 681.142.621

В. И. ПРОКОПЕНКО

(Новосибирск)

**АНАЛИЗ ЦИФРАТОРА
С ПРЕОБРАЗОВАТЕЛЕМ НАПРЯЖЕНИЕ — ЧАСТОТА
ПЕРЕМЕННОЙ КРУТИЗНЫ**

Вопрос использования частотного преобразования в аналого-цифровых преобразователях (АЦП) весьма актуален.

Известны две схемы построения интегрирующих цифровых вольтметров, использующих преобразование напряжение — частота (ПНЧ). АЦП (цифраторы), построенные по первой схеме, не имеют цепи обратной связи, точность их работы не превышает точности ПНЧ и быстродействие ограничено максимальной частотой ПНЧ. АЦП второго типа характеризуются структурой с замкнутой цепью обратной связи [1], в качестве которой используется цифро-аналоговый преобразователь. Точность такого АЦП определяется блоком ЦАП и может быть выше точности ПНЧ, а быстродействие ниже, чем у АЦП, не имеющего замкнутой цепи обратной связи. Последний такт в АЦП второго типа [1] равен времени измерения в АЦП по первой схеме.

Целью настоящей статьи является описание и анализ алгоритма преобразования напряжения в код с использованием промежуточного преобразования напряжения в частоту, позволяющего, в отличие от известных алгоритмов работы схем с замкнутой структурой, существенно

уменьшить время преобразования и сделать его меньшим времени преобразования в схеме без цепи обратной связи, сохранив при этом точность схемы с замкнутой структурой. Этот эффект достигается изменением крутизны характеристики частотного преобразователя без повышения требований к частотным свойствам ПНЧ.

Рассмотрим процесс преобразования напряжения в код в интегрирующем преобразователе разомкнутого типа (рис. 1). Входное напряжение $U_x(t)$ в таких АЦП преобразуется в частоту f_{x_1} , которая измеряется за время t_0 .

Представим входное напряжение $U_x(t)$ в виде разложения по степеням числа a [2]

$$U_x(t) = \sum_{i=-p}^{i=n} U_i a^i,$$

$$f_{x1} = U_x(t) k_1 = \sum_{i=-p} F_i a^i,$$

где $F_i = U_i k_1$. В результате интегрирования частоты f_{x1} за время измерения t_0 в счетчике АЦП будет записано число N :

$$N = \text{Ent}[f_{x1} t_0] = \sum_{i=q}^{i=n} N_i a^i.$$

Функция $\text{Ent}[f_{x1} t_0]$ дает наибольшее целое, не превосходящее $[f_{x1} t_0]$; q — индекс младшего члена разложения, для которого еще справедливо $(a-1)a^q t_0 k_1 > 1$. Индекс q определяет величину кванта младшего разряда a^q .

Очевидно, что $N_i = F_i t_0 = U_i k_1 t_0$. Пусть

$$k_1 t_0 = 1, \quad (1)$$

тогда $N_i = U_i$ и результатом преобразования является совокупность чисел N_i , равных соответствующим по i коэффициентам разложения U_i . В этом случае $0 \leq N_i \leq a-1$, а условие (1) выполняется для $i \geq q=0$. Это означает, что

$$N = \sum_{i=0}^{i=n} N_i a^i,$$

а в счетчике АЦП будет код, соответствующий $(n+1)$ членам разложения $U_x(t)$. Время измерения в таком АЦП с учетом (1) равно

$$t_0 = \frac{1}{k_1}.$$

Значение частоты $f_{x1} = f_{\text{раб}}$ будет максимальным при наибольшем входном сигнале, когда $U_i = (a-1)$:

$$f_{\text{раб}} = k_1 (a-1) \sum_{i=-p}^{i=n} a^i,$$

минимальное значение $f_{x1} = f_{\text{min}}$ будет соответствовать отсчету в 1 квант:

$$f_{\text{min}} = k_1 \cdot 1,$$

при этом девиация частоты ПНЧ составляет $D = (a-1) \sum_{i=-p}^{i=n} a^i$.

Представляет интерес вопрос уменьшения времени измерения t_0 . Прямой общепринятый путь состоит в увеличении верхнего значения частоты $f_{\text{раб}}$ частотного преобразователя. Однако возможности практики в этом направлении ограничены быстродействием элементов ПНЧ.

Рассмотрим алгоритм преобразования, позволяющий за счет введения дополнительных операций уменьшить время преобразования t_1 без повышения требований к величине максимальной частоты ПНЧ и ухудшения точности преобразования.

Пусть время измерения t_1 разбито на такты $T_j = \frac{t_0}{a^n}$. Целесообразность такого разбиения будет показана ниже. В первом такте (рис. 2) величина напряжения обратной связи U_{k1} равна 0. Напряжение U_x преобразуется в частоту $f_{x1} = k_1 U_x \leq f_{\text{раб}}$. Результат измерения частоты f_{x1} за время $T_1 = \frac{t_0}{a^n}$ определяется выражением

$$N_n = \text{Ent}[f_{x1} T_1] = \text{Ent}\left[\frac{t_0 k_1}{a^n} \sum_{i=-p}^{i=n} U_i a^i\right],$$

что с учетом (1) дает

$$N_n = \text{Ent}\left[\frac{1}{a^n} \sum_{i=-p}^{i=n} U_i a^i\right] = U_n.$$

Код $N_{i=n}$ численно равен старшему коэффициенту U_n разложения $U_x(t) = \sum_{i=-p}^{i=n} U_i a^i$. Тем самым определено содержание старшего (n -го) разряда счетчика АЦП.

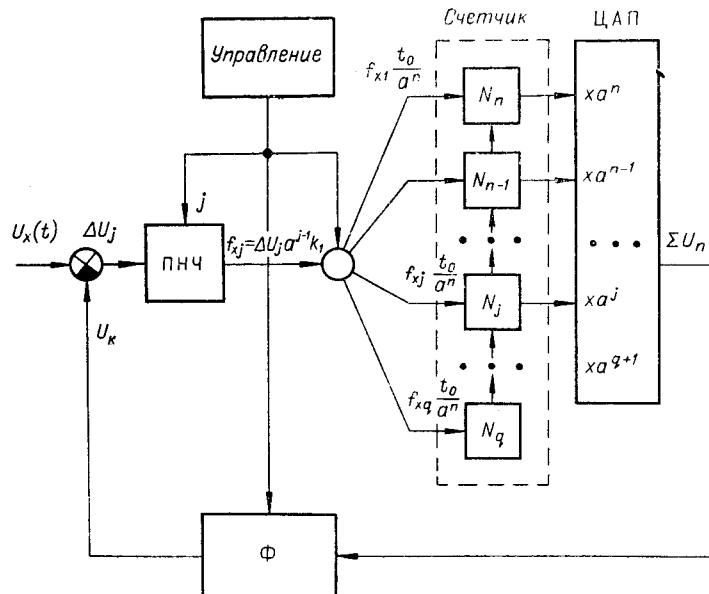


Рис. 2.

Затем числовой эквивалент N_n преобразуется в блоке ЦАП в аналоговую величину u_n с учетом веса разряда a^n :

$$u_n = N_n a^n r,$$

где r — размерный коэффициент, определяемый из условия $r t_0 k_1 = 1$.

Далее значение $U_{k2} = u_n$ запоминается в блоке фиксирования Φ и вычитается из входной величины U_x , а разность

$$\Delta U_2 = U_x - U_{k2} = \sum_{i=-p}^{i=n-1} U_i a^i$$

увеличивается в a раз и преобразуется в частоту. При этом на выходе частотного преобразователя установится частота

$$f_{x2} = \Delta U_2 k_2.$$

Операция умножения остатка ΔU_2 на k_2 эквивалентна изменению крутизны ПНЧ в a раз:

$$k_2 = k_1 a.$$

Результат измерения частоты f_{x2} на втором такте за время $T_2 = \frac{t_0}{a^n}$ равен

$$N_{n-1} = \text{Ent} \left[\frac{t_0 k_1}{a^n} \sum_{i=-p+1}^{i=n} U_{i-1} a^i \right] = U_{n-1}$$

и соответствует следующему (U_{n-1}) коэффициенту разложения $U_x = \sum_{i=-p}^{i=n} U_i a^i$. Код числа N_{n-1} заносится в следующий по старшинству ($n-1$)-й разряд счетчика АЦП и преобразуется в напряжение $u_{n-1} = a^{n-1} N_{n-1} r$. Компенсационное напряжение $U_{\text{к3}}$ при этом равно $u_n + u_{n-1}$.

Осуществляя последовательно операции вычитания в аналоговой форме результата измерения в предыдущем такте $T_{(j-1)}$, равного $t_{l=n-j+2}$, $U_{kj} = \sum_{l=n}^{l=n} u_l$, где $j=2, 3, \dots, n+1$, из входного сигнала U_x , умножая остаток ΔU_j на a , получаем на выходе ПНЧ установившуюся частоту $f_{xj} = \Delta U_j k_1 a^{j-1}$.

При этом установленное значение частоты f_{xj} не превышает $f_{\text{раб}}$. Действительно,

$$f_{xj} \leq f_{xj \max} = k_1 a^{j-1} (a - 1) \sum_{i=-p}^{i=n-j+1} a^i = k_1 (a - 1) \sum_{i=-p+j-1}^{i=n} a^i;$$

очевидно, что

$$k_1 (a - 1) \sum_{i=-p+j-1}^{i=n} a^i < k_1 (a - 1) \sum_{i=-p}^{i=n} a^i = f_{\text{раб}}.$$

Следовательно, $f_{xj} < f_{\text{раб}}$. Минимальная частота $f_{xj \min}$ соответствует отсчету в 1 квант за время $T_j = \frac{t_0}{a^n}$:

$$f_{xj \ min} = \frac{a^n}{t_0}.$$

Необходимая девиация частоты ПНЧ при этом не превышает

$$D_{\max} = \frac{f_{\text{раб}}}{f_{xj \ min}} = \frac{k_1 (a - 1) \sum_{i=-p}^{i=n} a^i}{a^n t_0} = \frac{k_1 (a - 1)}{a^n} \sum_{i=-p}^{i=n} a^i t_0.$$

Воспользовавшись равенством $(a - 1) \sum_{i=-p}^{i=n} a^i = a^{n+1} - a^{-p}$ и условием (1), получаем

$$D_{\max} = a - a^{-p-n} \approx a.$$

Измеряя частоту f_{xj} за интервал $T_j = \frac{t_0}{a^n}$, найдем ряд чисел

$$N_{n-j+1} = \text{Ent} \left[\frac{t_0 k_1}{a^n} \sum_{i=-p+j-1}^{i=n} U_{i-j+1} a^i \right],$$

где $j=1, 2, \dots, m$ — номера тактов T_j .

Последний (младший) член ряда $N_q = N_{n-m+1}$ определяется необходимой точностью преобразования и ограничен возможностями по реализации кратности изменения крутизны k_1 в a раз. Число, полученное в последнем такте, N_{n-m+1} , в аналоговую форму не преобразуется. Если $k_m = k_1 a^{m-1} = k_1 a^n$, то $m=n+1$ и $q=0$. Это означает, что в АЦП, работающем по описанному алгоритму, при n -кратном изменении крутизны k_1 в a раз, в результате изменения будет получено число

$$N = \sum_{i=0}^{i=n} N_i a^i, \text{ что соответствует } (n+1) \text{ членам разложения } U_x.$$

Время измерения t_1 при этом без учета времени, необходимого для цифро-аналогового преобразования и операции фиксирования, определяется как сумма времен отдельных тактов $T_j = \frac{t_0}{a^n}$:

$$t_1 = \sum_{j=1}^{j=n+1} T_j = \frac{t_0 (n+1)}{a^n}.$$

Например, при $a=8$, $n=3$ (12 двоичных разрядов: $\delta_q = 0,025$) получим

$$t_1 = \frac{t_0 \cdot 4}{8^3} = \frac{t_0}{128}.$$

Необходимая девиация частоты ПНЧ при этом $D_{\max} = 8$. Следовательно, за счет применения описанного алгоритма при сохранении величины младшего разряда ($q=0$) и максимальной частоты $f_{\text{раб}}$ можно значительно увеличить быстродействие АЦП, по сравнению с разомкнутой схемой ($t_1 < 0,01 t_0$) при уменьшении необходимой девиации частоты ПНЧ в 512 раз.

Если рассмотреть влияние основания кода a на быстродействие АЦП и ПНЧ с переменной крутизной, то легко показать, что при пре-небрежении временем фиксирования промежуточного результата оптимальным по быстродействию АЦП на ПНЧ было бы устройство, имеющее счетчик с основанием кода, равным e .

Этот результат совпадает с выводом об оптимальном основании кода ЭЦВМ при наименьшем числе элементов памяти [2]. Поскольку по природе своей a — целое число, то наиболее близкими к нему оказываются числа 2 и 3. Если принять $a=2$, то рассматриваемый алгоритм будет весьма напоминать алгоритм работы преобразователей по разрядного уравновешивания.

В АЦП, построенном по описанному алгоритму, также будет иметь место итерационный процесс компенсации неизвестного сигнала. Работа ПНЧ в этом случае напоминает работу двоичного нуль-органа. Од-

нако имеется принципиальная разница в порядке следования операций уравновешивания. В отличие от поразрядного АЦП, здесь компенсационное напряжение U_k включается после того, как производится оценка разности напряжений на входе ПНЧ, поэтому каждый разряд ЦАП может быть включен только тогда, когда входной сигнал имеет соответствующую величину. Указанная особенность приводит к тому, что проблема перегрузок на входе нуль-органа оказывается снятоей — их не бывает, а за счет этого можно уменьшить время между соседними сравнениями.

Если принять $a=10$, то получится преобразователь непосредственно с десятичной системой исчисления.

Приведенное описание алгоритма работы АЦП на ПНЧ с переменной крутизной справедливо, когда все элементы АЦП идеальны и сигнал не изменяется во времени.

Однако практически такая ситуация исключена. Преобразователь напряжение — частота имеет ограниченную точность δ , переходные процессы в блоке ЦАП увеличивают время преобразования, сигнал может содержать различного вида помехи, изменяющиеся во времени и т. д.

Рассмотрим влияние некоторых помех на процесс уравновешивания, считая критерием помехоустойчивости максимальное значение различного вида шумов, вызывающих ошибку в 1 квант младшего разряда.

Пусть входной сигнал $U_x(t)$ изменяется во времени (рис. 3); тогда в первом такте T_1 отсчет N_n определяется соотношением

$$N_n = \text{Ent} \left[k_1 \int_0^{t_n} U_x(t) dt \right],$$

где t_n — время интегрирования; $t_n = \frac{t_0}{a^n}$; k_1 — крутизна ПНЧ.

Во втором такте на вход ПНЧ подается сигнал $U_x(t) - a^n N_n r$, а крутизна k_1 увеличивается в a раз:

$$N_{n-1} = \text{Ent} \left[a k_1 \int_{T_1}^{T_1+t_n} (U_x(t) - a^n N_n r) dt \right],$$

где T_1 — время такта; $T_1 = t_n + t_n$. $N_n = \text{const}$ на интервале $[T_1, T_1 + t_n]$; тогда

$$N_{n-1} = \text{Ent} \left[a k_1 \int_{T_1}^{T_1+t_n} U_x(t) dt - a N_n \right],$$

откуда

$$a^n N_n + a^{n-1} N_{n-1} = a^{n-1} \text{Ent} \left[a k_1 \int_{T_1}^{T_1+t_n} U_x(t) dt \right].$$

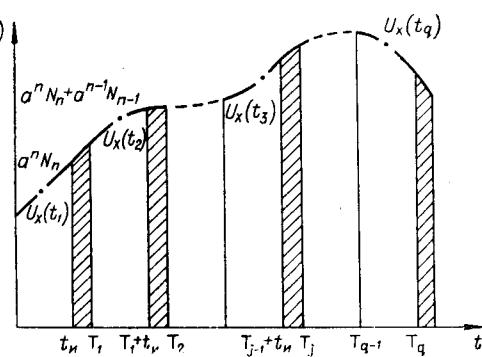


Рис. 3.

Отсчет на втором такте равен с точностью до 1 кванта $(n-1)$ -го разряда среднему значению функции $U_x(t_2)$ на интервале $[T_1, T_1 + t_n]$. Очевидно, что для любого j -го такта

$$\begin{aligned} a^n N_n + a^{n-1} N_{n-1} + \dots + a^{n-j+1} N_{n-j+1} = \\ = a^{n-j+1} \text{Ent} \left[a^{j-1} k_1 \int_{T_{j-1}}^{T_{j-1} + t_n} U_x(t) dt \right]. \end{aligned}$$

Это означает, что код, записанный в счетчике АЦП за j тактов, соответствует среднему значению $U_x(t_j)$ на интервале $[T_{j-1}, T_{j-1} + t_n]$, измеренному с точностью до 1 кванта $(n-j+1)$ -го разряда, а при отнесении результата преобразования к середине последнего интервала интегрирования динамическая ошибка второго рода для линейно изменяющегося во времени сигнала будет исключена.

По самому принципу действия АЦП на ПНЧ в каждом такте происходит сравнение интеграла от входного значения сигнала по времени интегрирования с единичным импульсом заданной вольт-секундной площади. Поэтому и оценка помехи, вызывающей ошибку, должна быть интегральной.

Предположим, что ошибка вызывается статической неточностью δ преобразователя напряжение — частота. Если на j -м такте ошибка ПНЧ привела к ошибке в отсчете N_{n-j+1} , то на $(j+1)$ -м такте величина рассогласования на выходе ПНЧ будет отличаться от той, которая была бы при $\delta=0$. Выясним, какие дополнительные требования нужно предъявить к ПНЧ, чтобы ошибка в j -м такте была бы исправлена в $(j+1)$ -м.

Если предположить, что погрешность δ частотного преобразователя приводит к ошибке в отсчете, меньшей 1 кванта младшего разряда $\delta t_0 < 1$, то знак напряжения на выходе ПНЧ не изменяется на всех тактах T_j :

$$\text{sign } \Delta U_j = \text{sign } U_x.$$

Действительно,

$$\text{sign } \Delta U_j = \text{sign} \left(\sum_{i=-p}^{l=n} U_i a^i - \sum_{l=n-j+2}^{l=n} U_l a^l \right).$$

Так как

$$\sum_{i=-p}^{l=n} U_i a^i > \sum_{l=n-j+2}^{l=n} U_l a^l,$$

то

$$\text{sign } \Delta U_j = \text{sign} \sum_{i=-p}^{l=n} U_i a^i = \text{sign } U_x.$$

Ранее получено, что $f_{xj} < f_{\text{раб}}$. Это означает, что если для реализации алгоритма используется точный ($\delta t_0 < 1$) преобразователь напряжение — частота, то этот преобразователь может быть однополярным ($\text{sign } \Delta U_j = \text{sign } U_x$) и его максимальная частота не будет превышать значения $f_{\text{раб}}$. При этом счетчик АЦП выполняется не реверсивным.

Пусть теперь модуль абсолютной статической ошибки ПНЧ не превышает $\delta = \delta_p - \frac{1}{t_0}$, где δ_p — абсолютная статическая ошибка ПНЧ при значении частоты, равной рабочей частоте $f_{\text{раб}}$.

Рассмотрим работу преобразователя в этих условиях. На j -м такте частота f_{xj} определяется выражением

$$f_{xj} = k_1 \sum_{i=-p+j-1}^{i=n} U_{i-j+1} a^i \pm \delta.$$

Тогда

$$N_{n-j+1} = \text{Ent} \left[\frac{t_0}{a^n} f_{xj} \right] = \text{Ent} \left[\frac{t_0}{a^n} k_1 \sum_{i=-p+j-1}^{i=n} U_{i-j+1} a^i \pm \delta \frac{t_0}{a^n} \right].$$

Очевидно, что при $k_1 t_0 = 1$

$$N_{n-j+1} = U_{n-j+1} + \text{Ent} \left[\frac{1}{a^n} \sum_{i=-p+j-1}^{i=n-1} U_{i-j+1} a^i \pm \delta \frac{t_0}{a^n} \right].$$

Пусть сигнал на входе ПНЧ такой, что

$$\text{Ent} \left[\frac{1}{a^n} \sum_{i=-p+j-1}^{i=n-1} U_{i-j+1} a^i + \delta \frac{t_0}{a^n} \right] = 1.$$

В этом случае

$$N_{n-j+1}' = U_{n-j+1} + 1 = N_{n-j+1} + 1;$$

округление за счет ошибки произошло в сторону ближайшего большего целого числа N_{n-j+1}' . Теперь

$$U'_{kj} = U_{k(j-1)} + (N_{n-j+1} + 1) a^{n-j+1} r;$$

сигнал рассогласования на выходе ПНЧ в следующем, $(j+1)$ -м такте равен

$$\begin{aligned} \Delta U_{j+1} - U_x - U'_{kj} &= \sum_{i=-p}^{i=n} U_i a^i - U_{k(j-1)} - (N_{n-j+1} + 1) a^{n-j+1} r = \\ &= -a^{n-j+1} + \sum_{i=-p}^{i=n-j} U_i a^i, \end{aligned}$$

частота на выходе ПНЧ составляет

$$f'_{x(j+1)} = k_1 a^j \Delta U_{j+1} = -k_1 a^{n+1} + k_1 \sum_{i=-p+j}^{i=n} U_{i-j} a^i. \quad (2)$$

Ошибка в отсчете на единицу возникает за счет дополнения ошибкой $\delta \frac{t_0}{a^n}$ сигнала $\frac{1}{a^n} \sum_{i=-p+j-1}^{i=n-1} U_{i-j+1} a^i$ до целой величины. При этом в зависимости от величины сигнала для дополнения используются различные части величины ошибки $\delta \frac{t_0}{a^n}$. Рассмотрим худший случай, когда ошибка используется вся целиком для округления. Тогда

$$\frac{1}{a^n} \sum_{i=-p+j-1}^{i=n-1} U_{i-j+1} a^i + \delta \frac{t_0}{a^n} = 1;$$

$$\delta = \frac{a^n}{t_0} - \frac{1}{t_0} \sum_{i=-p+j-1}^{i=n-1} U_{i-j+1} a^i.$$

Введем теперь δ в выражение (2) для частоты $f'_{x(j+1)}$:

$$-k_1 a \delta t_0 + k_1 a^{n+1} = k_1 \sum_{i=-p+j}^{i=n} U_{i-j} a^i,$$

или с учетом (1)

$$f'_{x(j+1)} = -k_1 a^{n+1} - k_1 a \delta t_0 + k_1 a^{n+1} = -a \delta.$$

Следовательно, при использовании в АЦП ПНЧ, обладающего абсолютной ошибкой δ , для исправления в $(j+1)$ -м такте максимально возможной ошибки, допущенной в j -м такте, необходимо иметь преобразователь напряжение — частота, способный преобразовать отрицательный входной сигнал величины $\frac{\delta a}{k_1 a^j}$, и реверсивный счетчик, работающий в режиме вычитания при отрицательном сигнале на входе ПНЧ.

Если сигнал на входе ПНЧ такой, что округление за счет ошибки $-\frac{\delta t_0}{a^n}$ происходит в сторону следующего после N_{n-j+1} меньшего числа $N''_{n-j+1} = N_{n-j+1} - 1$, то, рассуждая аналогично предыдущему случаю, получаем:

$$f''_{x(j+1)} = k_1 (a - 1) \sum_{i=-p}^{i=n} a^i + k_1 a^{-p} + \delta a,$$

или

$$f''_{x(j+1)} = f_{\text{раб}} + \delta a + k_1 a^{-p}.$$

Это значит, что для исправления в $(j+1)$ -м такте ошибки, допущенной в j -м такте, кроме запаса по «реверсу» частоты, необходим еще запас по диапазону на величину δa .

Таким образом, при реализации АЦП на неточном (δ) преобразователе напряжение — частота для коррекции возможных ошибок в процессе измерения необходимо предусмотреть в АЦП избыточность специфического вида — некоторую «резервную» зону около диапазона частот $(0 - f_{\text{раб}})$, причем ширина этой зоны δa определяется ошибкой ПНЧ δ , основанием кода АЦП a .

Создавая некоторый резерв частоты, можно исправлять статические ошибки преобразователя напряжение — частота. Ошибку в отсчете на j -м такте можно рассматривать как следствие влияния помех и шумов на процессе уравновешивания, в том числе переходных процессов в ЦАП, изменения сигнала во времени, импульсных помех на входе АЦП и т. д. В этих случаях также имеется возможность повысить качество АЦП за счет создания частотной избыточности.

Важным параметром, определяющим быстродействие АЦП, является время, необходимое для ожидания окончания переходных процессов в ЦАП перед сравнением. Несложно показать, что за счет введения частотной избыточности можно уменьшить это время. При определенных условиях существует оптимальный, с точки зрения быстродействия, коэффициент запаса. Кроме того, введение частотной избыточности позволяет расширить эквивалентную полосу пропускания АЦП.

При реализации описанного алгоритма в АЦП возможны различные варианты осуществления изменяющейся крутизны ПНЧ, построения схемы фиксации промежуточных результатов. Изменение крутизны ПНЧ, например, в схеме с интегратором и импульсной обратной связью может осуществляться как переключением сопротивлений на входе интегратора, так и изменением вольт-секундной площади импульса обратной связи. Блок формирования может быть выполнен в виде аналогового фиксатора или дискретного запоминающего устройства. Если перед очередным измерением не сбрасывать значение, накопленное в дискретном фиксаторе и счетчике АЦП, то легко реализовать следящий режим работы.

В заключение следует заметить, что вопросу введения избыточности в АЦП в настоящее время уделяется все большее внимание. В [3] за счет введения структурной избыточности исправляется ошибка из-за несовершенства устройств сравнения. Проведенный анализ показывает, что аналогичную коррекцию ошибок в процессе измерения можно получить путем введения частотной избыточности при сохранении объема оборудования. При этом, естественно, длительность такта преобразования растет.

Таким образом, применяя для построения АЦП описанный алгоритм, легко реализовать АЦП с произвольным основанием кода a , в том числе с $a=10$, без промежуточного использования двоично-десятичного кода;

облегчаются условия работы нуль-органа за счет отсутствия перегрузок на его входе;

введение частотной избыточности позволяет реализовать АЦП на ПНЧ пониженной точности, например, при построении n -разрядного АЦП, имеющего код с основанием $a=8$ на ПНЧ с погрешностью нелинейности $\delta=5 \cdot 10^{-2}$ (5%), необходим запас по частоте $\delta a=0,4$ от величины рабочей частоты;

отнесение результата измерения к середине последнего такта интегрирования позволяет исключить динамическую ошибку второго рода для сигнала, линейно изменяющегося во времени.

Кроме того, можно показать, что введение частотной избыточности позволяет повысить быстродействие АЦП за счет уменьшения влияния на уравновешивание переходных процессов ЦАП, расширить эквивалентную полосу пропускания АЦП.

ЛИТЕРАТУРА

1. Кей. Правильный выбор цифрового вольтметра.— Электроника, 1966, № 7.
2. А. Субъе-Ками. Двоичная техника и обработка информации. М., «Мир», 1964.
3. L. L. Gorbatenko. High Performance Parallel-serial Analog-to-digital Convertor with Error Correction.— IEEE International Conventional Record, 1966, pt. 3, Computers.

Поступила в редакцию
25 января 1968 г.