

## АВТОМАТИЧЕСКИЕ ЦИФРОВЫЕ ИЗМЕРИТЕЛЬНЫЕ УСТРОЙСТВА

УДК 681.142.621

В. А. БЕЛОМЕСТНЫХ, В. Н. ВЬЮХИН, А. Н. КАСПЕРОВИЧ,  
 Ю. А. ПОПОВ, В. И. ПРОКОПЕНКО, В. И. СОЛОНЕНКО\*  
 (Новосибирск)

### МНОГОТОЧЕЧНАЯ ИЗМЕРИТЕЛЬНАЯ СИСТЕМА С КОММУТАТОРОМ НА ПОЛЕВЫХ ТРАНЗИСТОРАХ

Многоточечные измерительные системы получили в настоящее время широкое распространение в связи с использованием ЦВМ для обработки и хранения результатов различных научных экспериментов. При этом на систему возлагается задача приема данных от датчиков, преобразования их в цифровую форму и выдачи кодов и служебных сигналов в ЦВМ.

Основными требованиями, предъявляемыми к элементам системы, являются высокое быстродействие и точность, что обусловлено необходимостью возможно более точного воспроизведения исследуемого процесса. Кроме того, общими являются требования надежности и простоты обслуживания. В настоящей статье излагаются вопросы рационального построения узлов многоточечной измерительной системы, предназначенной для работы с потенциометрическими датчиками и выполненной на современной элементной базе.

Блок-схема этой системы (рис. 1) состоит из коммутатора (с блоком управления), буферного каскада (БК), аналого-цифрового преобразователя (АЦП), согласующего устройства (СУ) и блока индикации (БИ).

**Коммутатор** датчиков предназначен для поочередного подключения датчиков к входу АЦП. Одними из наиболее перспективных элементов

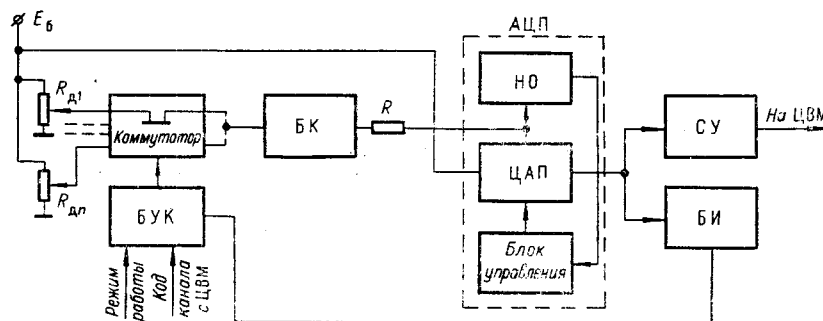


Рис. 1<sub>2</sub>

\* Материал доложен на Всесоюзной конференции по автоматическому контролю в сентябре 1969 года в Новосибирске.

для использования в качестве ключей коммутаторов являются интегральные прерыватели типа ИП1, обладающие высокими метрологическими характеристиками. В настоящее время промышленностью осваивается выпуск полевых транзисторов, нашедших широкое применение в качестве ключей за рубежом [1, 2].

Ключи на полевых транзисторах (ПТ) по сравнению с ключами на биполярных транзисторах обладают двумя существенными преимуществами: 1) ввиду высокого входного сопротивления ПТ не требуется гальваническая развязка управляющего и коммутируемого сигналов; при этом отпадает необходимость в развязывающем трансформаторе или изолированном источнике питания ключа; 2) ключи на ПТ не имеют статической ошибки при передаче потенциала (параметр  $e_0$  для ключей).

Управляющие потенциалы, подаваемые на затвор ПТ в режиме ключа, должны удовлетворять следующим соотношениям (для транзисторов с  $p-n$  переходом с каналом  $p$  типа):

$$E_{\text{зап}} \geq U_0 + U_{\text{вх+}}; E_{\text{откр}} \leq U_{\text{вх-}}, \quad (1)$$

где  $E_{\text{зап}}$  и  $E_{\text{откр}}$  — соответственно потенциалы запираения и открывания ключа;  $U_0$  — напряжение отсечки ПТ;  $U_{\text{вх+}}$  и  $U_{\text{вх-}}$  — верхний и нижний уровни коммутируемого сигнала.

При  $U_{\text{вх}} = \pm 5$  в и  $U_0 = 10$  в управляющие потенциалы должны быть следующими:  $E_{\text{зап}} = +15$  в и  $E_{\text{откр}} = -5$  в. Следовательно, при построении цифровой части коммутатора на микросхемах с выходными уровнями 0 и +3 в для формирования сигналов управления ключом на ПТ требуется дополнительный инвертор. На рис. 2 изображена схема ячейки коммутатора, содержащая ключ на ПТ, инвертор и схему И на два входа, причем схема И является второй ступенью дешифратора. В этой схеме согласование потенциалов осуществляется стабилизатором  $D_3$ ; конденсатор  $C_1$  уменьшает время выхода из насыщения транзистора  $T_1$ .

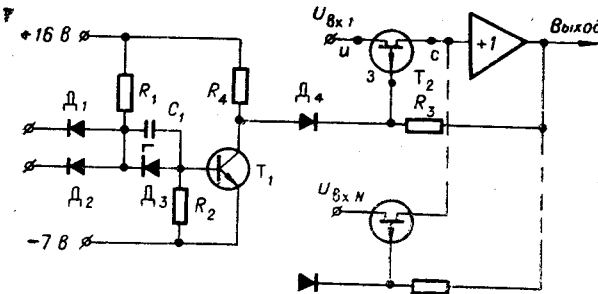


Рис. 2.

Для перевода ключевого ПТ в состояние «замкнуто» необходимо подать на его затвор потенциал, равный входному (т. е. потенциалу истока). Плавающий потенциал затвора создается, как правило, с помощью диода ( $D_4$  на рис. 2), изолирующего затвор ПТ от цепи

управления. При этом время полного включения ключа будет определяться временем перезаряда паразитной емкости затвора обратными токами изолирующего диода и затвора ПТ до напряжения, равного входному. Для ускорения перезаряда емкости затвора существует несколько способов [1, 2], наиболее радикальным из которых является присоединение, как показано на рис. 2, затворов ПТ через резистор  $R_3$  к выходу буферного каскада, повторяющего выходной сигнал коммутатора. Экспериментальные исследования других схем управления затвором ПТ — схем с шунтированием диода конденсатором или с использованием в качестве диода  $D_4$  FED-диода [1], аналогичного по приводимым параметрам варикапу, показали, что при этом имеет место взаимное влияние каналов.

На рис. 3, а приведена эквивалентная схема одноступенчатого коммутатора на ПТ, которая может быть использована для расчета статической погрешности коммутатора. Ключ на ПТ имеет следующие параметры эквивалентной схемы:  $R_0$  — сопротивление ключа в состоянии «разомкнуто» (сопротивление обедненного канала и утечки ПТ);  $I_0$  — половина тока затвора при обратном смещении. Полагая, что полный ток затвора  $2I_0$  в симметричном ПТ распределяется поровну между сто-

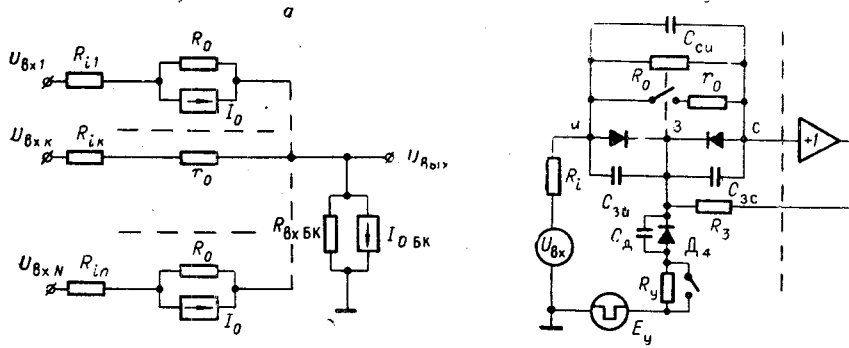


Рис. 3.

ком и истоком, получаем значение тока эквивалентного генератора  $I_0$ ;  $r_0$  — сопротивление ключа в состоянии «замкнуто»;  $r_0 = 1/S_{\max}$ , где  $S_{\max}$  — крутизна ПТ при  $U_{\text{зи}} = 0$ ;  $R_{\text{вх БК}}$  и  $I_{\theta \text{БК}}$  — параметры эквивалентной схемы входной цепи буферного каскада. Пользуясь эквивалентной схемой рис. 3, а, определим абсолютные статические погрешности  $\Delta U_I$  и  $\Delta U_{II}$  одно- и двухступенчатого коммутатора на ПТ при выбранном  $k$ -м канале (при  $R_{\text{вх БК}} \gg r_0 + R_{ik}$ ):

$$\Delta U_I = \left[ \frac{r_0 + R_{ik}}{R_{\text{вх БК}}} U_k \right] + \left[ \sum_{i=1}^{N-1} \frac{U_i}{R_0} + (N-1) I_0 \right] (r_0 + R_{ik}) + [I_{\theta \text{БК}} (r_0 + R_{ik})]; \quad (2)$$

$$\Delta U_{II} = \left[ \frac{2r_0 + R_{ik}}{R_{\text{вх БК}}} U_k \right] + \left[ (N_1 - 1) I_0 + \sum_{i=1}^{N_1-1} \frac{U_i}{R_0} \right] (r_0 + R_{ik}) + \left[ (N_2 - 1) I_0 + \sum_{j=1}^{N_2-1} \frac{U_j}{R_0} \right] (2r_0 + R_{ik}) + [I_{\theta \text{БК}} (2r_0 + R_{ik})], \quad (3)$$

где  $N_1$  — число ключей 1-й ступени;  $N_2$  — число ключей 2-й ступени коммутатора;  $N = N_1 N_2$  — число каналов;  $R_{ik}$  — внутреннее сопротивление источника сигнала.

Из (2) и (3) видно, что мультипликативная составляющая погрешности коммутатора [первое слагаемое в (2) и (3)] определяется входным сопротивлением БК и имеет большее значение для двухступенчатого коммутатора. Аддитивная составляющая погрешности определяется паразитными токами закрытых ключей и БК и имеет большее значение в одноступенчатой схеме. Выбор конкретной схемы коммутатора с минимальной статической ошибкой зависит от числа каналов, параметров ПТ, БК и источника сигнала. Сравнительная сложность этих схем так-

же зависит от числа каналов: двухступенчатый коммутатор по сравнению с одноступенчатым имеет  $N_2$  добавочных ключей, однако при этом 2-я ступень дешифрации управляющего кода отсутствует.

Из (2) и (3) определим статические погрешности  $\Delta U_I$  и  $\Delta U_{II}$  64-канального коммутатора на ПТ типа ТН-1В, имеющих следующие определенные экспериментально типовые характеристики:  $R_0 \geq 10^{10}$  ом;  $r_0 \leq 1,5$  ком;  $I_0 = (2 \div 3)$  на;  $U_0 \leq 10$  в. При  $R_{вх БК} = 100 \cdot 10^6$  ом,  $I_{0 БК} < 100$  на,  $R_i = 1,5$  ком,  $U_i = 10$  в,  $N_1 = N_2 = 8$  имеем:  $\Delta U_I = 0,003 \% U_x \pm 1,1$  мв;  $\Delta U_{II} = 0,0045 \% U_x \pm 0,74$  мв.

Следует иметь в виду, что высокие качественные показатели ключа на ПТ в состоянии «разомкнуто» требуют тщательного монтажа коммутатора с целью исключения утечек по плате и деталям.

Скорость работы коммутатора определяется постоянной времени цепи затвора, постоянной времени перезаряда емкости выходной шины коммутатора от источника входного сигнала и временем затухания переходных процессов, связанных с проникновением управляющего сигнала на выход коммутатора. На рис. 3, б приведена эквивалентная схема одного ключа для расчета переходных процессов в коммутаторе. При подаче управляющего сигнала на включение канала изолирующий диод  $D_4$  закрывается и емкость затвора перезаряжается до уровня входного сигнала с постоянной времени  $\tau_s (R_s + R_i) C'_s$ , где  $C'_s = C_{зи} + C_{зс} + C_d$  — суммарная емкость затвора (см. рис. 3, б);  $C_d$  — паразитная емкость диода. При этом сопротивление канала ПТ будет изменяться по закону [4]

$$r'_0 = r_0 \left( 1 - \frac{U_s(t) - U_{вх}}{U_0} \right), \quad (4)$$

где  $U_s(t)$  — напряжение на затворе.

Полагая, что сопротивление канала достигает своего установившегося значения  $r_0$  за время, равное (3÷4)  $\tau_s$ , можно определить допустимое значение  $R_s$ :

$$R_i + R_s \leq \frac{t_s}{(3 \div 4) C'_s}, \quad (5)$$

где  $t_s$  — допустимое время установления прямого сопротивления ключа. При этом от буферного каскада будет потребляться ток

$$I = \frac{E_k}{R_s} (N - 1), \quad (6)$$

где  $E_k$  — запирающее напряжение на затворе.

Скорость затухания переходных процессов на выходе коммутатора определяется постоянной времени выходной шины  $\tau_b$ . При  $\frac{R_y}{N} \ll R_i + r_0$

$$\tau_b = (r'_0 + R_i) C_{ввых}, \quad (7)$$

где  $C_{ввых} = N C_c + C_{вх} + C_m$ ;  $C_c$  — емкость стока;  $C_c = C_{зс} + C_{си}$ ;  $C_{вх}$  — входная емкость буферного каскада;  $C_m$  — емкость монтажа выходной шины коммутатора.

При  $N=64$ ,  $C_c = 2,5$  пф,  $C_{вх} = 10$  пф,  $C_m = 20$  пф и  $(r'_0 + R_i) = 3$  ком  $\tau_b = 0,57$  мксек.

Двухступенчатая схема построения коммутатора уменьшает выходную емкость и в ряде случаев может оказаться более быстродействующей по сравнению с одноступенчатой схемой.

Следует отметить, что выражения (4) и (7) получены без учета проникновения фронтов управляющих импульсов в цепь затвора и на

выход коммутатора. Скорость затухания переходных процессов на выходе коммутатора от фронтов управляющих импульсов определяется постоянной времени выходной шины коммутатора  $\tau_b$ . Из рис. 3, б видно, что амплитуда выброса из-за отрицательного фронта управляющего импульса ограничивается емкостью диода  $C_d$ , а из-за положительного фронта — емкостью затвора  $C_z$ . Поскольку при переключении каналов формируется одновременно положительный и отрицательный фронты управляющих импульсов на соседних каналах, то имеет место частичная компенсация выбросов на выходе коммутатора.

Экспериментальные исследования 64-канального коммутатора по одноступенчатой схеме на ПТ типа ТН-1Д показали, что паразитный ток на выходе коммутатора при нормальной температуре не более 100 нА, время установления выходного напряжения на уровне  $3\tau$  составляет примерно 1,5 мксек, длительность выбросов при нулевом входном сигнале 1—2 мксек, амплитуда выбросов 100—150 мВ.

**Блок управления коммутатором (БУК)** предназначен для формирования сигналов управления ключами коммутатора в различных режимах работы, а также для формирования сигнала «запуск АЦП» и сигнала совпадения кода номера канала, в котором производится измерение в данный момент времени, с кодом, набранным вручную. Последний сигнал нужен для индикации только выбранного канала при циклическом опросе всех каналов с высокой скоростью.

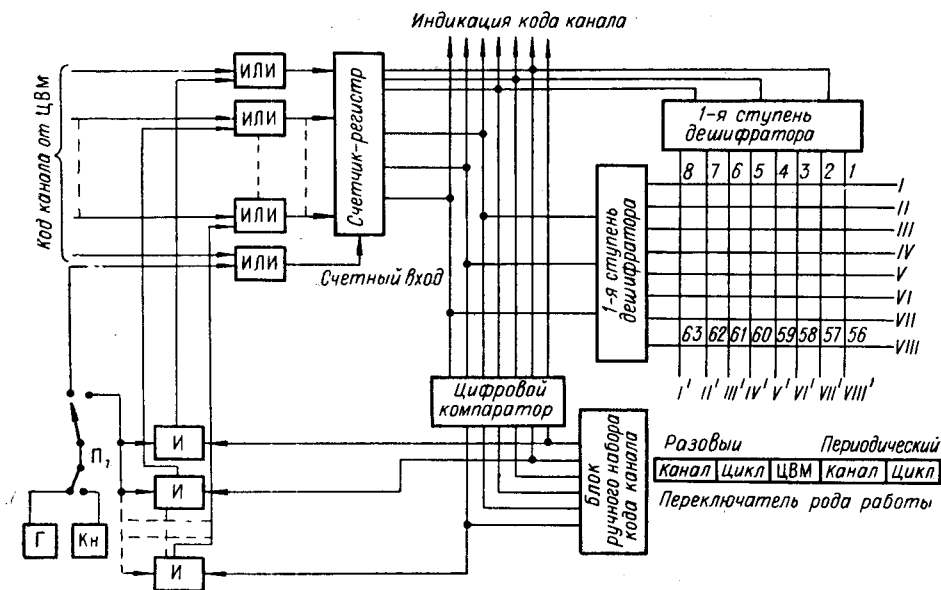


Рис. 4.

Упрощенная блок-схема БУК приведена на рис. 4. БУК обеспечивает пять режимов работы:

1. Программный выбор каналов по сигналам с ЦВМ. Сигналы с ЦВМ поступают в виде шестиразрядного двоичного кода номера канала и потенциала, разрешающего работать в этом режиме.
2. Периодический опрос одного из каналов, выбранного с помощью переключателей на передней панели, с частотой 10 и 2 кГц.
3. Циклический опрос всех каналов с частотой 10 и 2 кГц по сигналу с ЦВМ или с помощью переключателя на передней панели прибора.

4, 5. Последние два режима аналогичны второму и третьему, но осуществляются при разовом запуске от кнопки.

Коммутация режимов работы осуществляется переключателем П. Источником внутренних импульсов запуска служит генератор Г, выдающий импульсы с частотой 10 и 2 кГц, и кнопка Кн для разового запуска.

Основным узлом БУК является шестиразрядный счетчик-регистр, выполненный на  $j-k$  триггерах. При программном выборе каналов, а также при периодическом опросе одного выбранного канала счетчик-регистр запускается по отдельным входам (т. е. работает, как регистр), в остальных режимах счетчик-регистр запускается по счетному входу. К выходным шинам счетчика-регистра подключается дешифратор и цифровой компаратор. Дешифратор на 6 входов и 64 выхода выполнен по двухступенчатой схеме [3], в первой ступени которого используются цифровые микросхемы ДТЛ. Выходом первой ступени дешифратора служат 16 шин (I—VIII и I'—VIII'), поступающих на схемы И 2-й ступени дешифрации, которые размещены в ячейках коммутатора. Цифровой компаратор содержит 12 схем И, 12-входовую схему ИЛИ и выдает сигнал в блок индикации при совпадении кода в регистре-счетчике с кодом, набранным переключателями. По этому сигналу разрешается перепись кода результата измерения с регистра ЦАП в блок индикации. При этом на табло будет выводиться результат измерения лишь в выбранном канале.

**Буферный каскад** предназначен для согласования выхода коммутатора с входом цифро-аналогового преобразователя (ЦАП) и должен иметь высокую линейность и стабильность передаточной характеристики, высокое входное и малое выходное сопротивления, малый дрейф по напряжению и малое значение паразитного тока входной цепи.

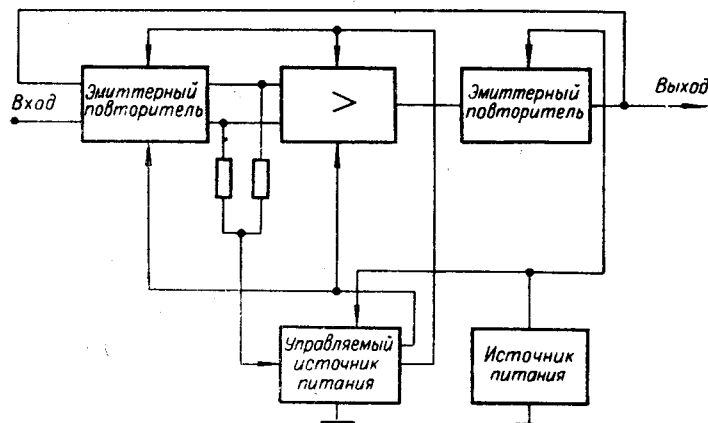


Рис. 5.

Для улучшения технических характеристик буферных каскадов в них вводят элемент сравнения. В [4] сравнение входного и выходного сигналов производится на 2 входах балансного усилителя. Для повышения  $R_{вх}$  в [4] используется МОП-транзистор, а для повышения линейности — местные отрицательные обратные связи (ООС). Основные недостатки такого каскада вытекают из следующего противоречия. Большая погрешность коэффициента передачи (в упомянутом устройстве 2%) определяется недостаточным коэффициентом режекции и значительным дрейфом усилителя, выполненного на дискретных элементах. Использование элементов с малым дрейфом и достаточным коэффици-

ентом режекции, например микросхем типа П2222АГ, приводит к существенному сужению диапазона входных сигналов из-за низких рабочих напряжений микросхем. Известные устройства, кроме того, обладают низкой нагрузочной способностью и сравнительно высоким выходным сопротивлением, что существенно снижает их возможности.

В связи с этим была поставлена задача расширения диапазона входных сигналов, повышения точности коэффициента передачи и увеличения нагрузочной способности буферного каскада. В буферном каскаде, кроме общей отрицательной обратной связи, была применена прямая связь, действующая через цепи питания и охватывающая весь усилитель. Осуществление этих связей потребовало использования своеобразного управляемого источника питания (рис. 5). Управляемый источник питания выдает два напряжения, которые изменяются синхронно и пропорционально управляющему напряжению. При этом разность между ними (т. е. напряжение, которое прикладывается к усилителю) остается постоянной во всем диапазоне входных сигналов.

Эти средства позволяют расширить диапазон входных сигналов и повысить точность коэффициента передачи, а усилитель выполнить на низковольтных элементах, обладающих малым дрейфом. Для повышения входного сопротивления сигнал управления источником питания снимается с синфазного выхода первого каскада усилителя.

Принципиальная схема каскада приведена на рис. 6. С целью увеличения выходной мощности используется эмиттерный повторитель, на который напряжение питания подается от обычного источника. Для исключения погрешности из-за дрейфа эмиттерного повторителя напряжение ООС снимается с выхода повторителя.

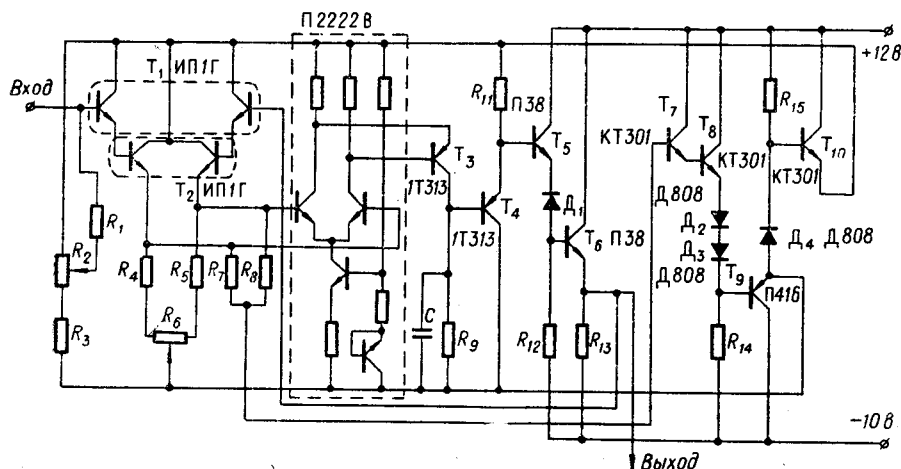


Рис. 6.

Выходное напряжение буферного каскада выражается соотношением

$$U_{\text{вых}} = U_{\text{вх}} K_1 + \delta_1 + U_{\text{п}} + [U_{\text{вх}} - (U_{\text{вх}} K_1 + \delta_1 + U_{\text{п}})] K_2 + \delta_2, \quad (8)$$

где  $U_{\text{вх}}$  — входное напряжение;  $K_1$  — коэффициент передачи управляемого источника питания;  $\delta_1$  — абсолютное значение напряжения смещения;  $U_{\text{п}}$  — одно из напряжений питания (напряжение смещения);  $K_2$  — коэффициент усиления с учетом ООС;  $\delta_2$  — значение дрейфа усилителя по напряжению.

При этом абсолютная погрешность буферного каскада может быть записана в виде

$$\delta = (U_{вх} - U_{вх} K_1 - \delta_1 - U_{п}) (1 - K_2) - \delta_2. \quad (9)$$

Увеличивая  $K_{ус}$  усилителя, можно получить значение  $K_2$ , достаточно близкое к единице; тогда  $(1 - K_2) \approx 0$  и  $\delta \approx -\delta_2$ . Таким образом, абсолютная погрешность буферного каскада мало зависит от значения входного сигнала и стабильности коэффициента передачи управляемого источника питания.

Входное сопротивление буферного каскада может быть определено при  $K_{ус} \gg 1$ ,  $\frac{1}{1 - K_1} \gg 1$  следующим выражением:

$$R_{вх\ БК} = \beta'_{ип} R_n K_{ус} \frac{1}{1 - K_1} \parallel [r_k \parallel R_1] \frac{1}{1 - K_1}, \quad (10)$$

где  $\beta'_{ип}$  — коэффициент усиления по току составного триода ИП1Г;  $R_n$  — сопротивление нагрузки входного эмиттерного повторителя;  $R_n = R_4 \parallel (R_7 + R_8) \parallel R'_{вх}$ ;  $R'_{вх}$  — входное сопротивление 2-го каскада на микросхеме П2222В;  $R'_{вх} = 2 h_{11э} = 2 (r_6 + \beta r_9) \approx 3 k$ ;  $r_k$  — сопротивление коллекторного перехода ИП1 в режиме малых токов;  $R_1$  — сопротивление, компенсирующее начальный ток БК при  $U_{вх} = 0$ .

Усилитель и управляемый источник питания могут иметь различные варианты схемных решений в зависимости от предъявляемых к ним требований. Для диапазона входных сигналов от 0 до  $\pm 5$  в используется управляемый источник питания, схема которого приведена на рис. 6. Он выполнен на основе эмиттерных повторителей. Требуемые уровни питающих напряжений обеспечиваются стабилитронами Д<sub>2</sub>, Д<sub>3</sub> и Д<sub>4</sub>. В усилителе с целью снижения дрейфа используется микросхема П2222В, а входной каскад выполнен на интегральном переключателе ИП1Г, включенном по схеме дифференциального повторителя.

Технические характеристики испытанного буферного каскада: 1) входной ток 0,02 мка; 2) температурное изменение входного тока 0,1 мка/10°С; 3) входное сопротивление в диапазоне входных сигналов от 0 до 8 в 100 Мом; 4) погрешность коэффициента передачи в диапазоне входных сигналов от 0 до 8 в 0,0025%; 5) дрейф нуля в диапазоне температур + (20-40)°С 50 мкв/1°С; 6) выходное сопротивление при нагрузке 1 ком на частоте 100 кГц 0,05 ом; 7) время установления выходного напряжения при скачкообразном изменении входного сигнала от 0 до +6 в 2 мксек, а время спада 5 мксек.

**Аналого-цифровой преобразователь.** Использование на выходе коммутатора буферного каскада с малым выходным сопротивлением позво-

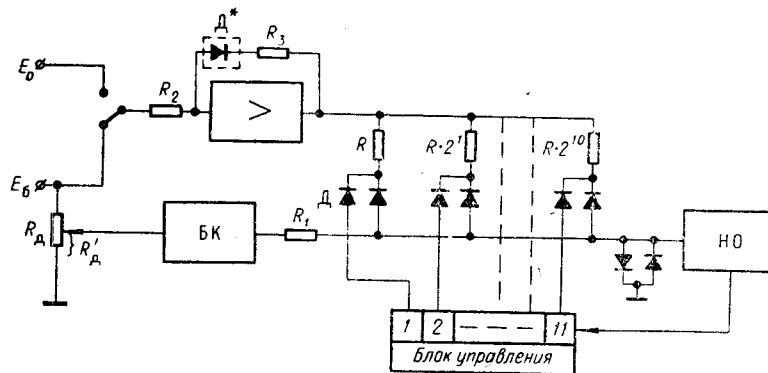


Рис. 7.



лило построить простой ЦАП с суммированием токов, обладающий достаточно высокими метрологическими характеристиками (рис. 7). Разрядные токи ЦАП формируются резисторами  $2^0 R, 2^1 R, \dots, 2^{n-1} R$ . Преобразование входного напряжения в ток осуществляется с помощью резистора  $R_1$ . С целью исключения влияния дрейфа диодных ключей на разрядные токи используется схема, в которой напряжение, питающее разрядные резисторы, изменяется синхронно с дрейфом напряжения на ключевых диодах, что достигается введением в цепь источника питания диода  $D^*$ . Действительно, разрядный ток может быть определен как

$$I_p = \frac{E_n - (U_d + \Delta U_d)}{2^{k-1} R}, \quad (11)$$

где  $U_d$  — напряжение на диоде;  $\Delta U_d$  — дрейф напряжения на диоде;  $E_n$  — напряжение питания ЦАП;

$$E_n = E_0 \frac{R_3}{R_2} + (U_d + \Delta U_d^*). \quad (12)$$

Сравнивая (11) и (12) и полагая, что температурные характеристики диодов  $D^*$  и  $D$  одинаковы (т. е.  $\Delta U_d = \Delta U_d^*$ ), можно убедиться, что разрядный ток не зависит от дрейфа напряжения на диоде.

Описываемая система предназначена для работы с потенциометрическими датчиками, которые питаются нестабильным напряжением батарей  $E_0$ . Полезную информацию о процессе несет отношение  $R'_d/R_d$  (см. рис. 7), которое в существующей системе определяется по результату 2 измерений: сначала измеряется  $E_0$ , а затем непосредственно напряжение с датчика. Выходной результат  $A$  вычисляется на ЦВМ:  $A = \frac{N_2}{N_1} \cdot 100\%$ .

В схеме рис. 7 напряжение батареи  $E_0$  подается на вход операционного усилителя; инвертированный сигнал с выхода усилителя используется в качестве образцового напряжения для питания ЦАП. При этом разрядные токи ЦАП изменяются пропорционально изменению  $E_0$  (в ограниченном диапазоне колебаний  $E_0$ ) и выходной код будет пропорционален отношению  $R'_d/R_d$ . При подаче на вход операционного усилителя образцового напряжения  $E_0$  система будет работать в режиме измерения напряжений.

При работе ЦАП в составе АЦП выражение для статической погрешности может быть записано так:

$$\delta I = \delta E_0 + \delta R + \delta U_d, \quad (13)$$

где  $\delta E_0$  и  $\delta R$  — относительная нестабильность напряжения питания и разрядных резисторов ЦАП соответственно. Остаточная погрешность  $\delta U_d$ , вносимая диодными ключами, определяется в основном неидентичностью характеристик компенсирующего и ключевых диодов и зависимостью температурного коэффициента напряжения  $p-n$  перехода от тока. Расчетное значение погрешности  $\delta E_0$  составляет  $\delta E_0 \approx 0,015\%/20^\circ\text{C}$ , что подтверждено экспериментальными данными.

При использовании в ЦАП быстродействующих импульсных диодов время установления напряжения на суммирующей шине ЦАП определяется в основном постоянной времени суммирующей шины ЦАП:

$$\tau_{ш} = R_1 C_{ш} = R_1 (C_{д\sum} + C_{НО} + C_{м}), \quad (14)$$

где  $C_{д\sum}$  — суммарная емкость диодов, подсоединенных к суммирующей шине;  $C_{НО}$  — входная емкость нуля-органа (НО);  $C_{м}$  — емкость монтажа.

При  $R_1=1$  ком,  $C_{дз}=30$  пф,  $C_{но}=10$  пф и  $C_м=10$  пф  $\tau_{ш}=50$  нсек. С учетом того, что потенциал суммирующей шины изменяется на  $\pm 0,3$  в, получим время установления напряжения на суммирующей шине с погрешностью 1 мв равным  $6\tau_{ш}=300$  нсек. Однако в описываемой системе быстродействие ЦАП ограничивается в основном реакцией буферного каскада на включение ступени. Время установления разработанного буферного каскада по выходу при ступени 10 ма на уровне 1 мка не превышает 0,5 мсек. Нуль-орган АЦП выполнен на микросхемах ИП1 и П2222 с выходом на логическую микросхему. Время установления НО не более 2 мсек. Таким образом, время измерения 11-разрядного АЦП составляет 25—30 мсек, а с учетом времени затухания переходных процессов на выходе коммутатора 40 мсек.

**Блок индикации** предназначен для вывода на табло в десятичном коде результата измерения и номера канала, в котором это измерение проведено. Он используется при контроле измерительной системы в различных режимах, наладке измерительного комплекса перед измерением и для наблюдения за ходом измеряемого процесса. Для преобразования двоичного кода номера канала и результата измерения в десятичный код используется метод одновременного пересчета числа в двоичном и двоично-десятичном счетчиках. Результат измерения индицируется в вольтах или в процентах.

Разработанная система сбора информации имеет следующие характеристики: 1) число каналов 63; 2) число разрядов АЦП 11; 3) динамический диапазон по входу от 0 до +6 в; 4) время измерения в одном канале 50 мсек; 5) значение кванта 3 мв; 6) общая погрешность измерения не более  $0,05\% U_x \pm 3$  мв; 7) сопротивление датчиков до 10 ком.

Конструктивно система выполняется на платах из стеклотекстолита размерами  $190 \times 340$  мм с двухсторонним печатным монтажом. Все узлы системы выполнены в основном на цифровых и линейных микросхемах.

#### ЛИТЕРАТУРА

1. Н. Schmid. Electronic Analog Switches.— Electronic Technology, June 1968.
2. Шипли. Полевые транзисторы.— Электроника, 1964, № 32.
3. Е. А. Дроздов и А. П. Пятибратов. Автоматическое преобразование и кодирование информации. М., «Советское радио», 1964.
4. Л. Севиин. Полевые транзисторы. М., «Советское радио», 1968.

Поступила в редакцию  
28 октября 1969 г.