

В. А. БЕЛОМЕСТНЫХ, А. Н. КАСПЕРОВИЧ  
(Новосибирск)

### БЫСТРОДЕЙСТВУЮЩИЙ АСИНХРОННЫЙ АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ С НАБОРОМ ПОРОГОВЫХ ЭЛЕМЕНТОВ

В последнее время появился ряд сообщений о быстродействующих асинхронных аналого-цифровых преобразователях АЦП с набором пороговых элементов (ПЭ) [1—6]. В этих работах рассматриваются методы построения таких преобразователей и приводятся некоторые результаты экспериментальных исследований, полученные при использовании в АЦП зарубежных полупроводниковых приборов. В связи с перспективностью таких АЦП для измерения быстропротекающих процессов, по нашему мнению, целесообразно продолжение подобных исследований. В данной статье описывается одна из возможных схем АЦП с набором ПЭ. Особое внимание уделяется экспериментальному исследованию пороговых и коммутирующих элементов преобразователя. Под асинхронными здесь подразумеваются такие АЦП, функционирование которых целиком определяется изменением преобразуемой величины. В асинхронных АЦП отсутствуют генераторы тактовых импульсов и внутренние синхронизирующие цепи.

Среди АЦП с набором ПЭ особого внимания заслуживают преобразователи, у которых число ПЭ равно числу разрядов. В таких устройствах удастся избежать использования специальных элементов памяти и логики, необходимых в преобразователях, работающих по методу поразрядного уравнивания. В этих АЦП ПЭ одновременно выполняют функции элементов памяти, а также коммутирующих элементов. Поэтому асинхронные АЦП с набором ПЭ, число которых равно числу разрядов, наиболее просты по своему устройству, содержат наименьшее число элементов.

Недостатком таких АЦП является то, что они имеют ограниченное число разрядов (обычно не более 7). Это объясняется в первую очередь взаимным влиянием ПЭ, температурной зависимостью уровня срабатывания ПЭ, их гистерезисом.

Кроме того, такие преобразователи имеют переменное время преобразования и нуждаются в синхронизации с работой внешних устройств. Для устранения динамических ошибок, возникающих за счет изменения измеряемой величины за время измерения, в данных преобразователях необходимо применить специальные меры, в частности, использовать фиксаторы уровня.

В зависимости от типа используемых ПЭ рассматриваемые АЦП можно поделить на две группы.

К первой из них относятся АЦП, ПЭ которых имеют входную вольт-амперную характеристику, включающую в себя участок с отрицательным сопротивлением. Входную цепь таких элементов можно представить как параллельное соединение линейного входного сопротивления и генератора компенсационной величины, управляемого состоянием такого элемента. Ширина петли гистерезиса каждого из элементов выбирается такой, чтобы она перекрывала зону гистерезиса последующего младшего разряда. ПЭ выдают в общую входную цепь компенсирующую величину, значение которой определяется весами сработавших ПЭ. АЦП подобного типа описаны в [1, 2]. Недостатком таких АЦП является то, что для них трудно реализовать ПЭ, обладающие одновременно большой точностью и быстродействием.

Ко второй группе относятся АЦП с набором одинаковых ПЭ, обладающих линейной входной вольт-амперной характеристикой. В этих АЦП компенсирующая величина подается через выходной ключ каждого ПЭ старшего разряда на вход ПЭ всех младших разрядов, как показано на рис. 1.

В настоящей работе будет рассмотрен асинхронный преобразователь, относящийся ко второй группе. Входной и компенсирующей величинами такого преобразователя является ток. Преобразователь работает следующим образом. Входной ток через сопротивления  $R_1 - R_5$  подается на ПЭ<sub>1</sub>—ПЭ<sub>V</sub>. Компенсирующие токи подаются через сопротивления  $R_1^5 - R_4^5$ . Порог срабатывания элементов устанавливается сопротивлениями  $R_1 - R_5$ . При плавном нарастании входного тока от 0 до  $I_{ср}$  (здесь  $I_{ср}$  — ток срабатывания младшего разряда) срабатывает ПЭ младшего разряда, а все остальные остаются «в нуле». Дальнейшее увеличение

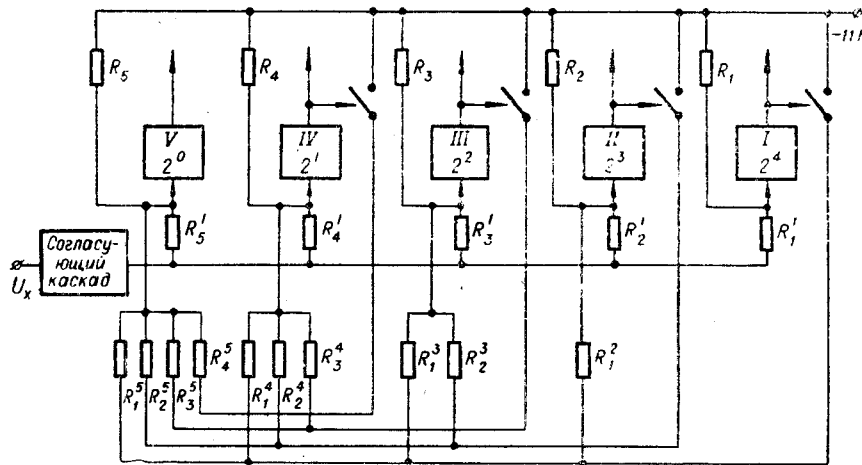


Рис. 1.

входного тока приводит к срабатыванию ПЭ более старшего разряда; при этом через его ключ и весовое сопротивление  $R_1^2$  на вход ПЭ младшего разряда подается компенсирующий ток, значение которого равно весу второго разряда. Поэтому ПЭ младшего разряда устанавливается в состояние «нуль». При дальнейшем плавном увеличении входного тока преобразователь будет работать аналогичным образом. В том случае, когда скорость изменения входного тока соответствует  $\frac{dI_x}{dt} \ll \frac{I_{ср}}{\tau}$  — вре-

меня изменения состояния порогового и ключевого элементов — в дальнейшем условимся называть тактом), преобразователь будет работать в квазиследящем режиме. Число тактов, необходимых для уравнивания, при этом будет равно 1 или 2. При импульсном входном воздействии число тактов может достигать значения  $n\tau$ , где  $n$  — число разрядов. Это число тактов будет иметь место при определенном скачке входной величины или тогда, когда в кодовой комбинации, отражающей результат преобразования, поочередно следующие 0 и 1 меняются местами.

Состояние любого ПЭ в зависимости от значения входного сигнала можно представить выражением

$$y_j = \begin{cases} 1 & \text{при } (U_x - \sum_{i=0}^{j-1} y_i 2^{n-i} \Delta U) > 2^{n-j} \Delta U = U_{nj}; \\ 0 & \text{при } (U_x - \sum_{i=0}^{j-1} y_i 2^{n-i} \Delta U) < 2^{n-j} \Delta U = U_{nj}. \end{cases}$$

Здесь  $U_x$  — величина, воздействующая на вход АЦП;  $y$  — состояние порогового элемента;  $n$  — число разрядов;  $j$  — номер разряда, начиная со старшего;  $\Delta U$  — шаг квантования по уровню;  $U_{nj}$  — порог срабатывания  $j$ -го ПЭ.

Тогда результат преобразования  $N$  в установившемся режиме можно записать в виде

$$N = \sum_{j=1}^n y_n 2^{n-j} \Delta U.$$

Существуют два способа подачи преобразуемого напряжения на вход ПЭ. При использовании первого резисторы  $R_1 - R_5$  отсутствуют, а сопротивления  $R'_1 - R'_5$  взвешены по двоичному закону, как это описано в работе [4]. При  $R_j \gg R_{вх}$  ( $R_{вх}$  — входное сопротивление каскада с общей базой) значение сопротивления этих резисторов можно определить по формуле

$$R'_j = \frac{\Delta U 2^{n-j}}{\Delta I},$$

где  $\Delta I$  — шаг квантования по току.

Во втором случае с помощью резисторов  $R_1 - R_5$  устанавливаются пороги срабатывания ПЭ так, что  $U_{nj} = 2^{n-j} \Delta U$ . Значения сопротивлений этих резисторов (без учета разброса параметров входных цепей) находим из выражения

$$R_j = \frac{E}{(2^{n-j} - 1) \Delta I},$$

где  $E$  — напряжение источника питания.

Сопротивления резисторов  $R'_1 - R'_5$  равны между собой, подобно тому, как это принято в [3]. Шаг квантования по напряжению  $\Delta U$  и току  $\Delta I$  будут связаны выражением  $\Delta U = R'_j \Delta I$ . И в том и другом случае при однотипных элементах значение шага квантования определяется шириной петли гистерезиса ПЭ. Однако в первом случае оно будет соответствовать

$$\Delta U > I_r R'_5 2^{n-1},$$

где  $I_r$  — ток гистерезиса.

Во втором случае шаг квантования может быть сделан меньше в  $2^{n-1}$  раза. Это обстоятельство и определило выбор схемы в пользу второго варианта.

Следует заметить, что значение входного сопротивления собственно АЦП (без согласующего каскада) в первом случае стремится к

$$R_{вх} \cong \frac{R_1' + R_{69}}{2}$$

(здесь  $R_{69}$  — входное сопротивление каскада с общей базой), в то время как во втором случае оно значительно ниже и равно

$$R_{вх} = \frac{R_1' + R_{69}}{n}$$

Поэтому при технической реализации второго варианта предъявляются повышенные требования к выходному сопротивлению согласующего каскада.

Фактором, определяющим вес старшего разряда, является то, что значение компенсирующего тока, протекающего через ключи, ограничено и не может превышать допустимого тока транзистора. Через ключ старшего разряда протекает наибольший ток:

$$I_{кл} = \Delta I 2^{n-1} (n-1).$$

Пороговым элементам на туннельных диодах (ТД) в последнее время уделяется значительное внимание. Это объясняется в первую очередь тем, что они обладают высоким быстродействием. Однако пороговые элементы на туннельных диодах имеют значительный гистерезис. Для уменьшения гистерезиса в [7] предлагается использовать источник тока смещения, включенный, когда рабочая точка ТД находится на первой восходящей ветви характеристики, и выключенный, когда рабочая точка

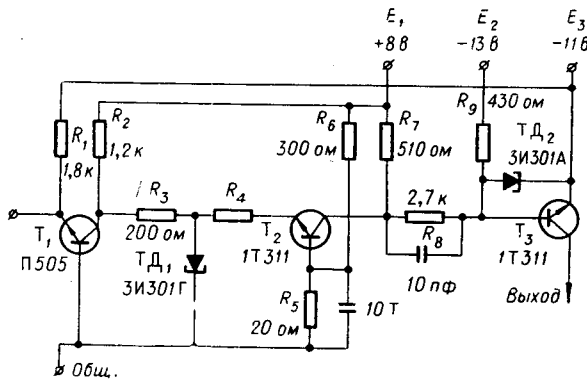


Рис. 2.

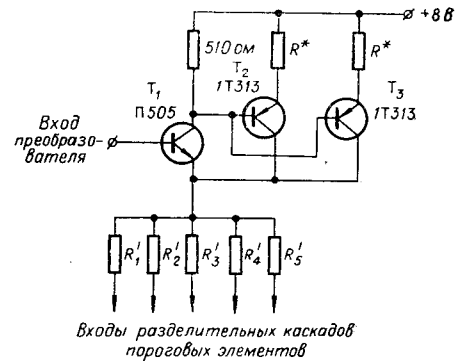


Рис. 3.

ТД переходит на диффузионную ветвь. Этот метод уменьшения гистерезиса и используется в пороговых элементах рассматриваемого АЦП.

Принципиальная схема используемых ПЭ приведена на рис. 2. Входной разделительный каскад на транзисторе  $T_1$  предназначен для устранения проникновения на вход ПЭ перепада напряжения, возникающего на  $ТД_1$ . В результате использования этого каскада перепад напряжения на  $ТД_1$  в 400 мВ вызывает изменение напряжения на входе

ПЭ только в 2 мв. Сопротивление  $R_1$  обуславливает начальный ток смещения на транзисторе.

Непосредственно ПЭ выполнен на туннельном диоде ТД<sub>1</sub> и транзисторе Т<sub>2</sub>, включенном по схеме с общей базой. Подобная схема релейного элемента приводится в [8].

В исходном состоянии через ТД протекает ток

$$I_{\text{ТД}} = I_3 + I_1,$$

где  $I_3$  — ток эмиттера открытого триода Т<sub>2</sub>;  $I_1$  — ток, протекающий через сопротивление  $R_3$ ;  $I_1 < I_{\text{min}}$  ТД. Рабочая точка ТД при этом располагается на восходящей ветви характеристики близко к максимуму. Транзистор Т<sub>2</sub> поддерживается в состоянии «замкнуто» напряжением

$$U_{63} = \frac{E_1}{R_5 + R_6} R_5 - U_{\text{ТД}} - I_3 \left( R_4 + \frac{R_5}{1 + \beta} \right),$$

где  $E_1$  — напряжение источника питания;  $U_{\text{ТД}}$  — напряжение на ТД в исходном состоянии, отрицательное по отношению к эмиттеру.

При подаче на вход положительного сигнала ток через ТД возрастает за счет увеличения составляющей  $I_1$  и ТД переходит в другое состояние. Увеличение напряжения на ТД закрывает эмиттер-базовый переход транзистора Т<sub>2</sub>. При этом ток транзистора Т<sub>2</sub> становится близким к нулю, а рабочая точка располагается на диффузионной ветви близко к минимуму. При снятии входного воздействия устройство переходит в исходное состояние, поскольку  $I_1 < I_{\text{min}}$ . Гистерезис по току подобного устройства достигает величины 0,1 ма. Учитывая температурную нестабильность ТД и транзисторов, шаг квантования по току выбирается равным 0,5 ма.

Резистор  $R_4$  служит для того, чтобы сопротивление нагрузки ТД было больше модуля его отрицательного сопротивления  $|R_d|$ . С коллектора транзистора Т<sub>2</sub> перепад напряжения через резистор  $R_8$  подается на базу транзистора Т<sub>3</sub>. Резистор  $R_9$  обеспечивает ключевой режим транзистора Т<sub>3</sub>, а конденсатор С — ускорение переходных процессов при изменении состояния ПЭ. Туннельный диод ТД<sub>2</sub> ускоряет процесс переключения транзистора Т<sub>3</sub>, коммутирующего компенсационную величину.

Согласующий каскад представляет собой составной эмиттерный повторитель [9]; его принципиальная схема представлена на рис. 3. Параллельное соединение транзисторов Т<sub>2</sub> и Т<sub>3</sub> вызвано стремлением получить минимальное выходное сопротивление.

В таблице приведены результаты статических испытаний элементов при включении их в схему пятиразрядного преобразователя. Во втором столбце указаны значения сопротивлений  $R_1$ — $R_5$ . В третьем и четвертом столбцах приведены значения напряжения срабатывания и отпускания ПЭ, которые измерялись на входе согласующего каскада. В последнем столбце таблицы приведены значения уравнивающих токов, протекающих через резисторы  $R_1$ — $R_5$  при напряжении на входе, равном нулю. Они обусловлены разбросом параметров

Разряды	Сопротивления $R_j$ , ком	Напряжения срабатывания, мв	Напряжения отпускания, мв	Гистерезис, мв	Уравнивающий ток, ма
I	1,2	810	790	30	+0,17
II	3	410	390	20	+0,06
III	4,3	220	180	40	-0,2
IV	8,2	180	80	40	-0,18
V	11	65	35	30	+0,15

$U_{э6}$  транзисторов  $T_1$  и тем, что напряжение  $U_{6j}$   $j$ -го ПЭ отличается от  $U_{э6}$  ПЭ младшего разряда на величину

$$\Delta U_{э6} = \varphi_T (n - j) \ln 2.$$

Динамические свойства преобразователя проверялись с помощью генератора прямоугольных импульсов и стробоскопической приставки типа С1-21 с осциллографом типа С1-19.

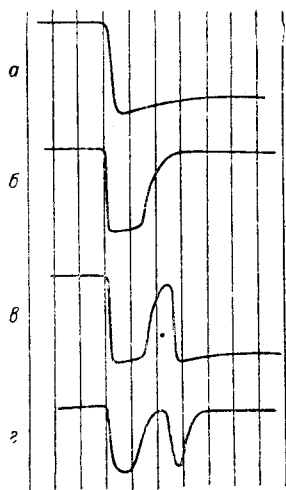


Рис. 4.

Проверка показала, что отдельно взятый ПЭ обладает следующим быстродействием: длительность фронта и задержка на распространение при включении ключа около 10 нсек; длительность фронта и задержка на распространение при выключении ключа порядка 13 нсек.

О быстродействии преобразователя можно судить по осциллограмме, представленной на рис. 4. Здесь изображена в масштабе 30 нсек/дел форма выходных сигналов ПЭ при скачкообразном изменении входного напряжения от 0 до 10 единиц. Процесс преобразования происходит за 4 такта. Вначале все ПЭ, имеющие вес 8, 4, 2, 1 единиц, что соответствует осциллограммам а, б, в, г, включаются в «единицу». На втором такте разряды с весами 1, 2, 4 сбрасываются в «нуль» за счет перекompенсации. На третьем такте включаются в «единицу» два младших разряда с весами 1, 2, и, наконец, на четвертом такте младший разряд сбрасывается в «нуль».

Конструктивно ПЭ и согласующий каскад выполнялись на отдельных платах с печатным монтажом и устанавливались на общей кроссировочной плате, где располагались и токозадающие резисторы.

Макет АЦП имеет следующие параметры: шаг квантования по уровню 50 мв; погрешность преобразования не хуже 100 мв; диапазон от 0 до 1,5 в; входное сопротивление по постоянному току больше 10 ком; время преобразования не более 100 нсек.

#### ЛИТЕРАТУРА

1. C. A. Renton and B. Rabinovici. An analog — to — digital Encoder Employing Negative Resistance Devices.— IRE Trans. on Communications Systems, 1962, v. CS-10.
2. F. Selber. A High Speed, Companded Negative Resistance PCM Encodes.— IEEE International Convention Record, 1964, March, pt. 5.
3. R. L. Greenberg. Propagation — Type A/D Converters are Fastest.— Electronic Design, 1964, № 27.
4. Carl A. Budd. A/D Converter Goes Adaptive and Features Many Advantages over Conventional Converters.— Electronic Design, 1966, v. 14, № 4.
5. К. Эйлер. Принцип построения схем аналого-цифрового преобразования на туннельных диодах.— Экспресс-информация, Вычислительная техника, 1965, № 4.
6. А. Н. Касперович, В. А. Беломестных. Быстродействующий асинхронный аналого-цифровой преобразователь.— VI научно-техническая конференция «Кибернетические пути совершенствования измерительной аппаратуры». Тезисы докладов. Л., 1967.
7. Coodstein. Tunnel-Diode Amplitude Comparator.— IEEE Trans. on Electronic Computers, 1964, v. EC-13, № 3.
8. Н. Р. Шиндлер. Использование новейших полупроводниковых схем в сверхбыстродействующем цифровом СВЧ-преобразователе.— Электроника, 1963, № 35.
9. В. И. Гольдгеттер. Составной эмиттерный повторитель.— Электросвязь, 1961, № 6.

Поступила в редакцию  
31 октября 1969 г.