

УДК 681.4

И. В. БИЗИН, Б. Е. ХАЛЕЦКИЙ, В. П. ШУПОВ
(Днепропетровск)

ЦИФРОВОЕ МНОЖИТЕЛЬНО-ДЕЛИТЕЛЬНОЕ УСТРОЙСТВО

В процессе преобразования дискретной информации в вычислительных, управляющих или измерительных устройствах часто возникает необходимость умножения и деления двух величин, заданных числовым кодом, поэтому разработка быстродействующего и сравнительно простого множительно-делительного устройства весьма актуальна.

Наиболее экономичными являются множительно-делительные устройства, основанные на интегрировании преобразуемых сигналов (см. работу*). Однако недостатком известных схем является низкое быстродействие, так как процессы интегрирования каждой из преобразуемых величин происходят последовательно один после другого.

В данной статье описывается множительно-делительное устройство для умножения, деления и возведения в квадрат двух величин, одна из которых A задана частотоимпульсным, а другая B — числомимпульсным кодом. Быстродействие достигается за счет такого построения схемы, которое позволяет производить одновременное интегрирование обеих преобразуемых величин. Блок-схема устройства приведена на рис. 1.

При умножении устройство работает следующим образом. Сомножитель B задается параллельным кодом

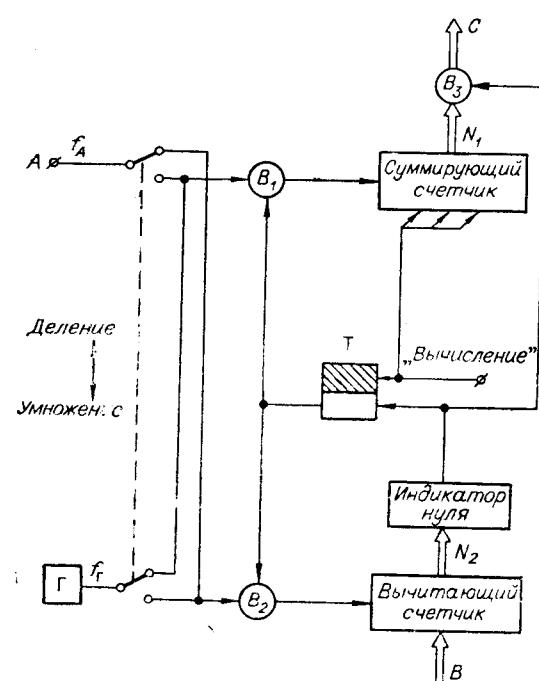


Рис. 1.

* Л. А. Жук и др. Применение метода поочередного интегрирования сигналов для построения множительно-делительных устройств комбинированного типа. — ИВУЗ, Приборостроение. 1968, № 9.

$$B = b_{k-1} m^{k-1} + b_{k-2} m^{k-2} + \dots + b_i m^i + \dots + b_0 m^0 = \\ = \sum_{i=0}^{k-1} b_i m^i; \quad b_i = 0, 1, 2, \dots, m-1,$$

где m — основные системы счисления; k — количество разрядов. Этот код параллельно вводится в вычитающий счетчик. Сомножитель A , представленный частотоимпульсным кодом ($A = f_A$), подается на соответствующий вход устройства. Подачей команды «Вычисление» схему переводят в рабочее состояние, а именно: переводят в состояние 0 триггеры суммирующего счетчика и открывают вентили B_1 и B_2 на входе счетчиков. При этом код N_1 суммирующего счетчика возрастает в соответствии с выражением

$$N_1 = \int_0^{T_1} f_A dt = \int_0^{T_1} A dt, \quad (1)$$

где T_1 — время вычисления. Код N_2 вычитающего счетчика уменьшается по закону

$$N_2 = B - \int_0^{T_1} f_r dt. \quad (2)$$

Учитывая, что частота импульсов f_r на выходе задающего генератора Γ выбирается условно равной единице ($f_r = 1$) и что при $N_2=0$ цикл вычисления заканчивается ($t=T_1$) командой с выхода индикатора нуля вычитающего счетчика, получаем $B=T_1$. Подставляя полученную зависимость в (1) и вводя обозначения $N_1|_{t=t_1} = C$, найдем выражение для результата умножения исходных величин: $C=AB$.

По окончании умножения вентили B_1 и B_2 автоматически закрываются, а параллельный код произведения через открывшийся вентиль B_3 передается на выход устройства. Графический процесс умножения иллюстрируется временной диаграммой рис. 2, а.

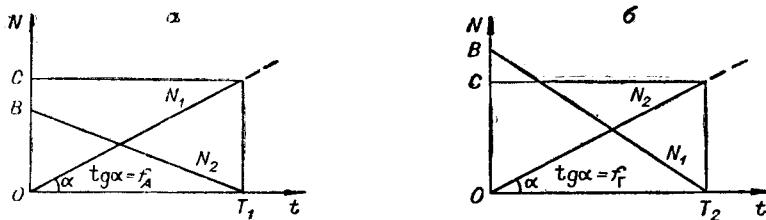


Рис. 2.

При выбранной частоте f_r время умножения определяется только величиной сомножителя B . Емкость вычитающего счетчика выбирается из условия

$$N_{2 \max} = (m-1) \sum_{i=0}^{k-1} m^i, \quad (3)$$

а емкость суммирующего счетчика должна быть не менее величины, определяемой выражением

$$N_{1 \max} = \frac{f_{A \max}}{f_r} (m-1) \sum_{i=0}^{k-1} m^i. \quad (4)$$

Если на вход B подать величину, представленную числоимпульсным кодом, а на вход A — эту же величину, представленную частотоимпульсным кодом, то по описанной схеме можно вычислить квадрат этой величины.

При делении делимое B параллельным кодом вводится в вычитающий счетчик, на вход которого поступают импульсы f_A , линейно связанные с величиной делителя A . Код счетчика меняется по закону

$$N_2 = B - \int_0^{T_2} f_A dt = B - \int_0^{T_2} A dt, \quad (5)$$

где T_2 — время деления, определяемое из соотношения $N_2|_{t=T_2} = 0$. Суммирующий счетчик интегрирует импульсы единичной частоты, поступающие с задающего генератора:

$$N_1 = \int_0^{T_2} f_r dt. \quad (6)$$

Код суммирующего счетчика в момент $t=T_2$ представляет собой цифровое выражение частного от деления входных величин:

$$C = f_r \frac{B}{f_A} = \frac{B}{A}.$$

Время деления пропорционально величине делимого B и обратно пропорционально величине делителя A . При делении емкость суммирующего счетчика может ограничиваться величиной

$$N_{1\ max} = \frac{f_r}{f_{A\ min}} (m - 1) \sum_{i=0}^{k-1} m^i. \quad (7)$$

На рис. 2, б приведена временная диаграмма работы устройства на деление. Следует отметить, что регулируя частоту задающего генератора Γ , можно вводить постоянные коэффициенты в результаты вычисления.

Поступила в редакцию
23 июня 1970 г.