

Л. А. ОРЛОВ, Ю. М. ПОПОВ

(Москва)

**ОПТОЭЛЕКТРОННОЕ
АРИФМЕТИЧЕСКОЕ УСТРОЙСТВО
В СИСТЕМЕ ОСТАТОЧНЫХ КЛАССОВ***

Как известно [1—3], оптические методы записи и считывания позволяют создавать системы голографической памяти в виде таблиц, причем число адресов в одном устройстве может составлять 10^6 при считывании до 10^4 бит в одном адресе и скорости выборки адреса 50 нс [3]. Такой большой объем памяти (до 10^{10} бит) при высокой скорости произвольной выборки делает возможным создание арифметического устройства (АУ) табличного типа.

Если входные двоичные операнды имеют k разрядов, то в общем случае требуется таблица размером $2^k \times 2^k$, имеющая 2^{2k} адресов. Отсюда следует, что табличный способ может быть реализован лишь при 10—12-разрядных двоичных операндах, т. е. для байтов чисел, а общий результат операции над двоичными числами большой разрядности необходимо компоновать из байтовых результатов. Это обстоятельство существенно усложняет схему АУ и увеличивает время выполнения операций.

Весьма перспективным представляется использование в табличном оптоэлектронном процессоре непозиционных систем счисления, например системы остаточных классов (СОК) [4].

В СОК значения разрядов (байтов) не превосходит по величине оснований системы и в то же время каждый байт представляет число в целом, т. е. связи между байтами отсутствуют. В этом случае результат может быть получен сразу во всех байтовых процессорах, что делает одноктактными операции сложения, вычитания и умножения. Кроме высокой скорости выполнения операций, СОК обладает очень важным преимуществом перед позиционными системами счисления — возможностью организации эффективного контроля и коррекции ошибок в процессе вычислений в силу избыточности СОК. Это повышает надежность АУ в десятки и даже сотни раз.

Наряду с достоинствами СОК присущи недостатки: отсутствие визуального контроля величины числа; трудности выполнения немодульных операций (деления, сравнения); отсутствие удобных критериев переполнения.

* Материал доложен на Всесоюзной конференции по автоматизации научных исследований на основе ЭВМ в июне 1972 г. в Новосибирске.

В обычных электронных АУ указанные недостатки в значительной степени препятствуют широкому распространению СОК. Однако в оптоэлектронном АУ эти недостатки, как будет показано далее, могут быть устранены или сведены к минимуму. Более того, можно построить комбинированный оптоэлектронный процессор, работающий как в двоично-позиционной системе, так и в СОК и решающей одновременно задачу оперативного контроля и коррекции ошибок.

Особенности СОК в оптоэлектронном АУ. Целые числа в СОК, как известно [4], представляются в виде остатков от деления этих чисел на взаимно простые основания системы p_1, p_2, \dots, p_n :

$$A = (a_1, a_2, \dots, a_n) = k_1 p_1 + a_1 = k_2 p_2 + a_2 = \dots = k_n p_n + a_n. \quad (1)$$

В электронных АУ в качестве оснований p_i выбирают, как правило, простые числа от 2 до 61. Диапазон представления чисел $P = p_1 p_2 \dots p_n$ лежит обычно в пределах $10^{10} - 10^{16}$. При этом требуется от 15 до 18 оснований p_i , величина которых возрастает с увеличением i .

Уменьшение величины оснований при одновременном увеличении их количества упрощает схемы разрядных процессоров, но при этом существенно возрастает время при выполнении немодульных операций, так как оценка величины числа («нулевизация» [4]) ведется последовательно по всем основаниям. В оптоэлектронном табличном процессоре основания целесообразно выбирать несколько меньше 2^k , где $k = 8 - 10$. При этом таблица результатов имеет от 2^{16} до 2^{20} адресов. Представление в СОК чисел величиной $10^{10} - 10^{16}$ требует $n = 5 - 7$ оснований, если $k = 8$; $n = 4 - 6$, если $k = 9$; $n = 3 - 5$, если $k = 10$. Уменьшение количества оснований дает возможность быстро осуществлять переход от двоично-позиционной системы (ДПС) к СОК и обратно, выполнять сравнение чисел, определять факт переполнения диапазона и другие немодульные операции. Почти полное использование разрядной сетки при представлении в двоичном виде максимальных чисел $\alpha_{i \max} = p_i - 1$ избавляет от вынужденной избыточности общего количества двоичных битов в представлении числа в целом. При выполнении немодульных операций в АУ необходимо иметь постоянное запоминающее устройство (ПЗУ) для хранения различных констант (констант нулевизации, коэффициентов перевода из СОК в ДПС и обратно и др.). Большая емкость голографического ПЗУ дает возможность резко ускорить выполнение нулевизации [4], что практически устраняет недостатки, присущие СОК.

В процессе вычислений операнды могут по-разному распределяться среди оснований системы, что позволяет работать с разными форматами чисел и определяет гибкость АУ. В частности, АУ может работать в диапазоне с контрольными основаниями и без них, в полном диапазоне, без какого-либо изменения алгоритмов выполнения операций. Указанные особенности оптоэлектронного процессора в СОК позволяют создать АУ принципиально нового типа, обладающее высоким быстродействием, широким набором операций и корректирующее практически любые сбои и искажения в кодах чисел при передачах и выполнении операций.

СОК для целых чисел. Пусть $A = (\alpha_1, \alpha_2, \dots, \alpha_n)$ и $B = (\beta_1, \beta_2, \dots, \beta_n)$ — целые числа, где α_i и β_i — остатки от деления соответственно чисел A и B на основания p_i . Известно [4], что

$$A \pm B = ((\alpha_1 \pm \beta_1)_{p_1}, (\alpha_2 \pm \beta_2)_{p_2}, \dots, (\alpha_n \pm \beta_n)_{p_n}); \quad (2)$$

$$AB = ((\alpha_1 \beta_1)_{p_1}, (\alpha_2 \beta_2)_{p_2}, \dots, (\alpha_n \beta_n)_{p_n}). \quad (3)$$

Если A кратно B , то

$$A/B = \left(\left(\frac{\alpha_1}{\beta_1} \right)_{p_1}, \left(\frac{\alpha_2}{\beta_2} \right)_{p_2}, \dots, \left(\frac{\alpha_n}{\beta_n} \right)_{p_n} \right), \quad (4)$$

где $\left(\frac{\alpha_i}{\beta_i} \right)_{p_i}$ — минимальное число $\alpha_i + p_i k_i$, делящееся без остатка на β_i .

В [4] показано, что можно ввести условный ноль: $Z = [P/2]$. Тогда числа N будут представляться своими эквивалентами $N_s = Z + M$ (искусственная форма представления).

Пусть основание $p_n = 2^k$. Тогда $Z = \frac{P}{2} (0, 0, \dots, 0, 2^{k-1})$. Рассмотрим суммирование чисел в искусственной форме. Имеем $A_s = A + Z$; $B_s = B + Z$; $(A \pm B)_s = (A \pm B) + Z$. Тогда

$$(A \pm B)_s = (A_s \pm B_s) - Z = (A_s \pm B_s) + Z, \quad (5)$$

так как для любого числа

$$M - Z = M + Z. \quad (6)$$

Из (5) следует, что отрицательное искусственное число $(-N)_s$ образуется из положительного путем вычитания

$$\begin{aligned} (-N)_s &= P - N_s = (p_1, p_2, \dots, p_n) - (v_1, v_2, \dots, v_n) = \\ &= (p_1 - v_1, p_2 - v_2, \dots, p_n - v_n). \end{aligned}$$

Для представляемых отрицательных чисел

$$-N_s = Z - N = (-N)_s + Z = (-N)_s - Z; \quad N_s + (-N)_s = Z.$$

Итак, результат суммирования искусственных чисел всегда имеет правильную величину и знак, хотя знак скрыт в коде числа и визуально не определяется. Рассмотрим умножение искусственных чисел:

$$\begin{aligned} A_s &= A + Z; \quad B_s = B + Z; \quad A_s B_s = AB + Z(Z + A + B); \\ (AB)_s &= AB + Z = A_s B_s - Z(Z + A + B) + Z = A_s B_s + \\ &+ Z(Z + 1) - Z(A_s + B_s). \end{aligned}$$

Очевидно, что $Z(Z+1) = Z^2 + Z = Z$, так как $Z^2 = 0$ для $k \geq 2$.

$$Z(A_s + B_s) = \begin{cases} 0 & \text{для } A_s \text{ и } B_s \text{ одинаковой четности;} \\ Z & \text{для } A_s \text{ и } B_s \text{ разной четности.} \end{cases}$$

Отсюда

$$(AB)_s = \begin{cases} A_s B_s + Z & \text{для } A_s \text{ и } B_s \text{ одинаковой четности;} \\ A_s B_s & \text{для } A_s \text{ и } B_s \text{ разной четности.} \end{cases} \quad (7)$$

Четность A_s и B_s определяется четностью α_n и β_n .

Таким образом, процессор по основанию p_n должен выдавать либо $\gamma_n = (\alpha_n \beta_n)_{p_n}$, либо $\gamma'_n = (\alpha_n \beta_n)_{p_n} + \frac{p_n}{2}$ в зависимости от четности α_n и β_n , что легко реализуется в таблице результатов умножения.

Представления чисел в виде целых в диапазоне $[0, P]$ наряду с преимуществами (простота, однократность умножения, автоматическая корректировка результата по модулю) имеет недостатки: отсутствие знака затрудняет сравнение чисел; деление в общем случае реализуется как довольно длинная по времени операция; имеются трудности при масштабировании величин в процессе программирования. От указанных

недостатков удается избавиться или свести их к минимуму при представлении чисел с фиксированной запятой и со знаком.

СОК для чисел с фиксированной запятой и со знаком. Числа в диапазоне $|0, P|$ будем считать эквивалентами правильных дробей $0 \leq A < 1$ вида

$$A = \frac{A_0}{P} = \frac{(\alpha_1, \alpha_2, \dots, \alpha_n)}{P}. \quad (8)$$

Суммирование $A \pm B$ выполняется обычно:

$$A \pm B = \frac{A_0 \pm B_0}{P} = \frac{((\alpha_1 \pm \beta_1)_{p_1}, (\alpha_2 \pm \beta_2)_{p_2}, \dots, (\alpha_n \pm \beta_n)_{p_n})}{P}. \quad (9)$$

При этом $A_0 + B_0 < P$.

Умножение $A \times B$ связано с понятием расширения диапазона $|0, P|$ до диапазона $|0, P^2|$ в силу того, что из $A_0 \in |0, P|$ и $B_0 \in |0, P|$ следует $A_0 B_0 \in |0, P^2|$. Имеем

$$AB = \frac{A_0}{P} \frac{B_0}{P} = \frac{(A_0 B_0)_n + PD}{P^2} = \frac{(A_0 B_0)_n}{P^2} + \frac{D}{P}. \quad (10)$$

Так как $(A_0 B_0)_n < P$, то $\frac{(A_0 B_0)_n}{P^2} < \frac{1}{P}$ и справедливо приближенное равенство

$$AB \approx \frac{D}{P}, \quad (11)$$

где D — уменьшенный на единицу номер интервала $|0, P|$ внутри $|0, P^2|$, в который попадает $A_0 B_0$. Число $\frac{A_0 B_0}{P}$ является эквивалентом в СОК отбрасываемых при округлении в двоичной системе младших разрядов $2n$ -разрядного произведения AB .

Итак, умножение заключается в представлении A_0 и B_0 в диапазоне $|0, P^2|$, их перемножении и определении интервала $|DP, (D+1)P|$, в котором находится $A_0 B_0$. Алгоритмы расширения диапазона и определение номера интервала будут рассмотрены ниже.

Деление в СОК является особой операцией. В данном случае деление можно реализовать в виде серии умножений. Пусть $A = \frac{A_0}{P}$, $B = \frac{B_0}{P}$ и удовлетворяется $1 > B \geq \frac{1}{2}$, т. е. $P > B_0 \geq \frac{P}{2}$. Имеем

$$\frac{A}{B} = \frac{A}{1 - \bar{B}} = \frac{A(1 + \bar{B})}{1 - \bar{B}^2} = \frac{A(1 + \bar{B})(1 + \bar{B}^2)}{1 - \bar{B}^4} = \dots = \frac{A \prod_{i=0}^n (1 + \bar{B}^{2^i})}{1 - \bar{B}^{2^{n+1}}}. \quad (12)$$

Так как $0 < \bar{B} \leq \frac{1}{2}$, то $B^{2^{n+1}} \leq \frac{1}{2^{2^{n+1}}}$ и при достаточно большом значении n $B^{2^{n+1}} \approx 0$. Отсюда

$$\frac{A}{B} \approx A \prod_{i=0}^n (1 + \bar{B}^{2^i}). \quad (13)$$

При самом неблагоприятном случае, когда $\bar{B} = \frac{1}{2}$, ошибка составляет $\Delta = -\frac{1}{2^{2^n - 1}}$. Следовательно, при $P = 10^{10} \div 10^{16} \approx 2^{33} - 2^{53}$ условие

$|\Delta| < 1/P$ выполняется после 6—7 шагов итераций. Выражение (13) может быть представлено в виде

$$\frac{A}{B} \approx \frac{A_0}{P} \prod_{i=0}^6 \left[1 + \left(\frac{B_0}{P} \right)^{2^i} \right], \quad (14)$$

где $B_0 = P - B_0$. Итак, алгоритм деления выглядит так: 1) найти \bar{B}_0 ; 2) умножить в расширенном диапазоне $C_1 = A_0 (P + \bar{B}_0)$ и округлить; 3) найти \bar{B}_0^2 ; 4) умножить $C_2 = C_1 (P + \bar{B}_0^2)$ и округлить; 5) найти $\bar{B}_0^4 = (\bar{B}_0^2)^2$; ... 12) умножить $A/B = C_6 = C_5 (P + \bar{B}_0^{32})$.

Округление в процессе умножения необходимо для того, чтобы C_i не выходило за пределы $|0, P|$.

Введем знак числа. Очевидно, что

- 1) если $3нA = \overline{3нB}$, то $3н(A+B) = 3нA = \overline{3нB}$;
- 2) если $3нA = 3нB$, то $3н(A+B) = \begin{cases} 3нA & \text{при } |A| > |B|; \\ 3нB & \text{при } |A| < |B|; \end{cases}$
- 3) $3н(AB) = 3нA \oplus 3нB$ (здесь \oplus — ИЛИ с исключением);
- 4) $3н\left(\frac{A}{B}\right) \parallel \begin{matrix} 3нA \oplus 3нB & \text{»} & \text{»} \end{matrix}$

Таким образом, знак результата заранее известен всегда, кроме п. 2. Вычитание $A - B$ может рассматриваться как сложение $A + (-B)$. Приведем без доказательства правило определения знака разности положительных чисел $A - B$.

Если в расширенном диапазоне $|0, P^2|$ число $(A - B) \in |0, P|$, то $A - B \geq 0$. В противном случае $A - B \in |P^2 - P, P^2|$ и $A - B < 0$. Итак, определение знака $A - B$ сводится к определению диапазона, в котором находится $A - B$. Введя знак числа, получаем представление

$$A = \pm \frac{A_0}{P} = \pm \frac{(\alpha_1, \alpha_2, \dots, \alpha_n)}{P}, \quad (15)$$

где $-1 < A < +1$ и точность представления $\delta = 1/P$.

Нулевизация числа и расширение диапазона. Рассмотрим процесс определения интервала $\left| t = \frac{P}{P_n}, (t+1) \frac{P}{P_n} \right|$ диапазона $|0, P|$, в котором находится данное число $A = (\alpha_1, \alpha_2, \dots, \alpha_n)$. Известно [4], что это можно осуществить различными способами. Одним из них является нулевизация — преобразование числа A , при котором находится другое число $A^x = (0, 0, \dots, 0, S)$, лежащее в том же интервале, что и A . Нулевизация реализуется с помощью минимальных констант $\mu_i = (0, \dots, 0, \alpha_i, \mu_{i+1}, \dots, \mu_n)$, хранящихся в ПЗУ. Разность чисел $A_i = (0, \dots, 0, \alpha_i, \alpha_{i+1}, \dots, \alpha_n)$ и M_i содержит на один ноль больше, чем A_i и находится в том же интервале, что и A_i [4]. После нулевизации всех цифр, кроме последней, получим число $A_n = A^x$, у которого S — номер искомого интервала

$$A \in \left[S \frac{P}{P_n}, (S+1) \frac{P}{P_n} \right]; \quad 0 \leq S \leq P_n - 1.$$

Нулевизацию можно производить последовательно, разряд за разрядом, и параллельно-последовательно, парами или тройками разрядов одновременно.

В первом случае количество констант нулевизации, хранящихся в ПЗУ,

$$S^{(n)} = \sum_{i=1}^{n-1} (p_i - 1). \quad (16)$$

Если $p_{cp} \approx 250$ и $n=7$, то $S^{(1)} = 1500$ и требуется $n-1=6$ тактов нулевизации.

При парной нулевизации константа имеет вид $M_i = (0, \dots, 0, \alpha_i, \alpha_{i+1}, \mu_{i+2}, \dots, \mu_n)$ и за один такт i -й и $(i+1)$ -й разряды становятся нулевыми. Для парной нулевизации

$$S^{(2)} = \sum_{i=1}^{n-1/2} (p_{2i-1} - 1)(p_{2i} - 1) \approx p_{cp}^2 \frac{n-1}{2}. \quad (17)$$

Если $p_{cp} \approx 250$ и $n=7$, то $S^{(2)} \approx 2 \cdot 10^5$ констант. Парная нулевизация осуществляется за три такта. Аналогично для тройной нулевизации

$$S^{(3)} = \sum_{i=1}^{n-1/3} (p_{3i-2} - 1)(p_{3i-1} - 1)(p_{3i} - 1) \approx p_{cp}^3 \frac{n-1}{3}. \quad (18)$$

В данном случае $S^{(3)} \approx 10^7$ констант. Время выполнения — два такта. Заметим, что с помощью нулевизации возможен контроль переполнения сумматора при сложении. Переполнение выражается в переходе из диапазона $|0, P|$ в $|P, 2P|$.

Расширение диапазона $|0, P|$ до $|0, R|$ заключается в представлении числа A по дополнительным основаниям q_i диапазона $|0, Q|$:

$$A = (\alpha_1, \alpha_2, \dots, \alpha_n, \beta_1, \beta_2, \dots, \beta_m), \quad (19)$$

где

$$P_{cp} \approx q_{cp}; \quad P = p_1 p_2 \dots p_n \approx Q = q_1 q_2 \dots q_m; \quad R = PQ \approx P^2.$$

Используем рассмотренный выше процесс нулевизации по всем основаниям p_i . Поскольку $A \in |0, P|$, то после нулевизации α_i все β_i должны обратиться в 0:

$\beta_k - \gamma_1^{(k)} - \gamma_2^{(k)} - \dots - \gamma_n^{(k)} = 0$, где $\gamma_i^{(k)}$ — цифры k -го разряда констант нулевизации, представленных в расширенном диапазоне. Отсюда

$$\beta_k = \sum_{i=1}^n \gamma_i^{(k)}. \quad (20)$$

При выполнении операций в расширенном диапазоне количество байтовых процессоров в АУ, естественно, удваивается. Если имеется возможность увеличения таблицы процессора в P^2 раз, т. е. перехода от таблицы $P \times P$ к $P^2 \times P^2$, то расширение диапазона можно осуществлять путем перехода от оснований p_i к $p_i^1 = p_i^2$. В этом случае дополнительных байтовых процессоров не требуется. Наконец, в каждом байтовом процессоре можно иметь две таблицы — для p_i и q_i и счет вести дважды. Переход от диапазона $|0, P^2 \approx PQ|$ к диапазону $|0, P|$ (свертывание диапазона) реализует округление числа A . Округление заключается в приведении A к ближайшему числу \tilde{A} , делящемуся на $Q = q_1 q_2 \dots q_m$ без остатка, т. е. в нулевизации A в диапазоне $|0, PQ|$ по основаниям q_i и затем делении \tilde{A} на Q . При этом Q должно быть близко к P , например, $Q = P + 1$. Деление можно выполнять по формуле (4), так как \tilde{A} кратно Q .

Контроль операций и коррекция ошибок. Известно [4], что введение контрольных оснований в представление числа дает возможность обнаружения и исправления ошибки по любому основанию, причем контроль можно осуществлять в конечном результате целой цепи рациональных операций без прерывания процесса вычислений. Пусть γ_1 и γ_2 — контрольные основания, удовлетворяющие условию

$$p_1, p_2, \dots, p_n < \gamma_1 < \gamma_2. \quad (21)$$

тому байту числа A в ДПС. Умножение на 2^8 и вычитание очередного номера интервала производится, естественно, в СОК, для чего в ПЗУ необходимо хранить 2^8 и $1 \div 256$, выраженные в СОК. Алгоритм перевода для $S=48$ состоит из шести циклов нулевизации и шести умножений. При двух контрольных основаниях $256 \leq \gamma_1 < \gamma_2$ можно находить сразу два байта числа A в ДПС, т. е. сократить алгоритм вдвое. Перевод из ДПС в СОК легко осуществляется путем представления в СОК всех байтов E_i числа A :

$$A = 2^{-8} E_1 + 2^{-16} E_2 + \dots + 2^{-48} E_6 = \sum_{j=1}^6 \psi_{ij}, \quad (26)$$

где $E_i = 2^7 \varepsilon_k + 2^6 \varepsilon_{k+1} + \dots + \varepsilon_{k+7}$ — байты A ; $\psi_{ij} = 2^{-8j} E_i = (\kappa_1^{(ij)}, \kappa_2^{(ij)}, \dots, \kappa_n^{(ij)})$ — эквиваленты байтов в СОК. Для представления S -разрядного числа A необходимо хранить $\frac{S}{8} \cdot 2^8$ чисел ψ_{ij} . Перевод в СОК занимает $S/8$ циклов умножений и сложений. Из изложенного ясно, что перевод в СОК и обратно не представляет труда и может быть включен в состав основных операций АУ.

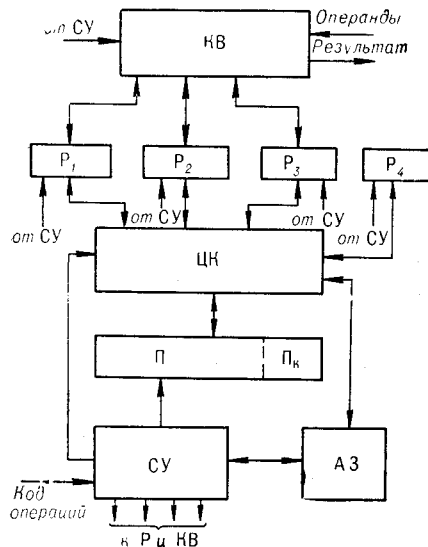
Оптоэлектронный разрядный процессор в СОК. Рассмотрим принципы построения оптоэлектронного процессора в СОК для реализации операций в одном разряде, т. е. по какому-либо основанию, в соответствии с изложенными выше алгоритмами. Как указывалось, процессор целесообразно реализовать в виде таблицы значений

$$Z_k = f_k^{(i)}(\alpha_i, \beta_i), \quad (27)$$

где α_i, β_i — цифры операндов по основанию p_i ; $f_k^{(i)}$ — функция, выполняющая данную операцию по модулю p_i . Пусть $p_i \leq 2^n$; $0 \leq \alpha_i \leq p_i - 1$; $0 \leq \beta_i \leq p_i - 1$. Естественно, $0 \leq Z_k \leq p_i - 1$. В общем случае таблица Z_k имеет размер p_i^2 , в каждой ячейке должны находиться k кодов по n бит в каждом коде, т. е. nk бит. При $p_{cp} \approx 256 = 2^8$ таблица должна иметь $2^{16} \approx 65\,000$ ячеек. Принимая $k=32$, получим 256 бит в ячейке.

Для реализации табличного процессора можно применить электроннолучевую трубку с лазерным экраном, имеющую систему дискретного отклонения луча с помощью двух наборов пластин — по горизонтали (α_i) и по вертикали (β_i) [3]. Число пластин в каждом наборе соответствует числу бит в коде разряда $n=8$. В процетроне время переключения луча из одного положения в другое может составлять 50 нс, что обеспечивает рабочую частоту процессора порядка 20 МГц. Входные операнды α_i и β_i поступают в виде двоичных кодов на систему сканирования, после которой луч лазера освещает одну из элементарных голограмм, записанных на голографическом транспаранте. Изображение кодов $f_k(\alpha_i, \beta_i)$ ($k=1, 2, \dots, n$) с любой голограммы попадает на матрицу фотодиодов, в которой производится селекция по k в соответствии с данной операцией. Коды содержат, помимо кодов $\gamma_i = \alpha_i \sim \beta_i$, разрядные коды констант нулевизации, перехода из СОК в ДПС и обратно, нормализации и т. д. Заметим, что селекция по k может осуществляться и с помощью световых клапанов, расположенных в плоскости фотоприемной матрицы.

Блок-схема АУ в СОК. Упрощенная блок-схема АУ представлена на рисунке. В состав АУ входят блоки: коммутатор входа — выхода; регистры (P_1 — P_4); центральный коммутатор (ЦК); процессоры (П), в том числе контрольные (Пк); анализатор знаков (АЗ); блок синхронизации и управления (СУ).



Назначение блоков ясно из их названий и описанных алгоритмов выполнения операций. Коммутаторы КВ и ЦК и все связи между регистрами, анализатором знака и процессорами осуществляются с помощью светодиодов с групповым клапанированием на кристаллических светоклапанах. Регистры выполняются на лазерных оптронах [5]. Блок СУ может быть выполнен как на интегральных схемах, так и на оптоэлектронных элементах [5].

Оценим ориентировочно параметры оптоэлектронного АУ в СОК и сравним их с параметрами ранее описанного оптоэлектронного АУ на управляемых транспарантах (УТ) и электронного АУ на интегральных схемах.

Быстродействие АУ в СОК (порядка 10^7 операций в секунду) близко к быстродействию электронных АУ и несколько ниже быстродействия АУ на УТ.

Мощность потребления АУ в СОК определяется в основном мощностью потребления электроннолучевой трубки (дефлекторной системы сканирования лазерного луча) порядка 20 Вт. Общее потребление АУ (при 5—6 основаниях в представлении числа) с учетом дополнительных блоков составляет около 500—1000 Вт, т. е. близко к потреблению АУ на УТ и на интегральных схемах (ИС).

Габариты АУ при использовании электроннолучевых трубок (ЭЛТ) составляют порядка 50—100 дм³, т. е. занимают промежуточное значение между АУ на УТ и на ИС. Применение в перспективе вместо ЭЛТ более совершенной сканирующей системы даст возможность увеличения быстродействия, сокращения потребляемой энергии и уменьшения габаритов.

Достоинством АУ в СОК является высокая надежность, обусловленная описанными выше особенностями СОК. Заметим, что оценка параметров оптоэлектронных АУ носит ориентировочный характер в силу отсутствия в настоящее время технологически отработанных оптоэлектронных блоков.

ВЫВОДЫ

Применение оптоэлектронных методов обработки информации позволяет в настоящее время создать АУ в СОК со средним быстродействием порядка нескольких десятков миллионов алгоритмических операций в секунду. При этом АУ в СОК свободно от недостатков, присущих чисто электронным СОК, и обладает высокой надежностью в силу автоматической коррекции сбоев. Ввод и вывод, а также общение с оператором могут осуществляться в обычной двоично-позиционной системе счисления.

Дальнейшая отработка элементов, входящих в АУ, и реализация многопроцессорной арифметической системы дают возможность доведения быстродействия до 10^9 — 10^{10} операций в секунду.

ЛИТЕРАТУРА

1. А. Л. Микаэлян, В. И. Бобринев, А. А. Аксельрод, С. М. Наумов, М. М. Коблова, Э. А. Засовин, К. И. Куштанин, В. В. Харитонов. Голографические запоминающие устройства с записью информации массивами.— В сб. «Квантовая электроника», № 1. Под ред. Н. Г. Басова. М., «Советское радио», 1971.
2. О. В. Богданкевич, А. С. Насибов, А. А. Новиков, А. Н. Печенов, В. Б. Федоров, В. В. Цветков. О некоторых возможностях применения полупроводникового генератора с электронным возбуждением в устройствах вычислительной техники.— Радиотехника и электроника, 1971, т. XVI, вып. 5.
3. I. R. Paskard, W. C. Tait and G. H. Dierssen. Two — Dimensionally Scannable Electron — Beam — Pumped Laser.— Appl. Phys. Lett., 1971, v. 19.
4. И. Я. Акушский, Д. И. Юдицкий. Машинная арифметика в остаточных классах. М., «Советское радио», 1968.
5. Н. Г. Басов и др. Оптические логические элементы на основе системы полупроводниковый лазер — фотодиод.— Радиотехника и электроника, 1969, т. XIV, вып. 9.

*Поступила в редакцию
11 мая 1972 г.*
