

МЕТОДЫ И ТЕХНИЧЕСКИЕ СРЕДСТВА АВТОМАТИЗАЦИИ ЭКСПЕРИМЕНТА

УДК 681.327.66 : 621.378.325

А. А. НОВИКОВ, В. Б. ФЕДОРОВ, Б. М. ЮРЧИКОВ
(Москва)

ОБ ОДНОМ СПОСОБЕ УВЕЛИЧЕНИЯ БЫСТРОДЕЙСТВИЯ ОПТИЧЕСКОГО ЗАПОМИНАЮЩЕГО УСТРОЙСТВА

Быстродействие оптического запоминающего устройства (ОЗУ) при произвольном и «сканирующем» опросе адресов. В оптическом ОЗУ информация содержится в виде набора микрокадров, располагаемых обычно в одной плоскости [1]. Каждый микрокадр представляет собой точечную или голографическую запись одного или нескольких чисел и является ячейкой памяти. Для обращения к какой-либо ячейке соответствующий микрокадр освещается лучом лазера. Отклонение луча лазера по заданному адресу осуществляется дефлектором света [2]. Как правило, между ЭВМ и ЗУ большого объема производится обмен большими массивами информации. Скорость такого обмена тем больше, чем больше двоичных знаков информации хранится в каждой ячейке памяти (так как в этом случае меньше потери времени на последовательное «обегание» лучом выбираемых ячеек). Другая возможность повышения быстродействия ОЗУ — увеличение скорости отклонения светового луча.

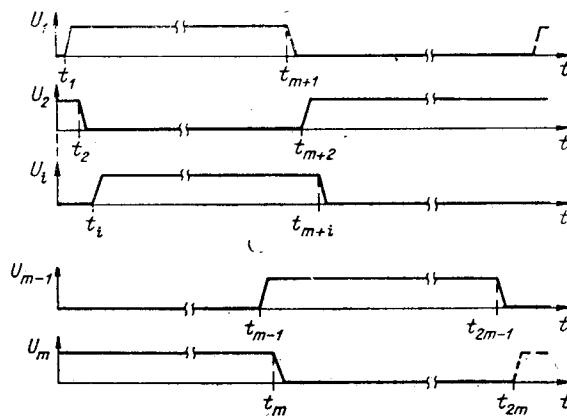
Одним из наиболее перспективных для применения в ОЗУ дефлекторов является устройство дискретного отклонения (УДО) света [3—5], отличающееся большим быстродействием и разрешающей способностью. Особенностью такого дефлектора является его каскадная структура. УДО, содержащее n каскадов, осуществляет отклонение света по 2^n адресам. Каждый каскад управляется отдельным формирователем, имеющим два дискретных уровня высоковольтного напряжения [6]. Переключение уровней напряжения осуществляется с помощью управляющего n -разрядного двоичного кода, «1» и «0» в каждом разряде которого соответствуют двум различным уровням напряжения в одноименном каскаде. Управляющий код однозначно определяется n -разрядным двоичным кодом адреса выбираемой ячейки (в частности, эти коды могут совпадать).

Для управляющих напряжений каскады представляют собой электрическую емкость [4, 5]. Поэтому электрические потери и выделение тепла присходят в них лишь в моменты изменения кода адреса. Допустимое выделение тепла в каскадах ограничивает максимальную частоту изменения кода адреса, т. е. быстродействие ОЗУ.

В зависимости от последовательности выбираемых адресов переключение напряжения может происходить одновременно в одном, нескольких или сразу всех каскадах. При поочередном опросе ячеек в порядке последовательного увеличения значения управляющего кода или в порядке пространственного расположения ячеек («сканирующая» адресация) частота переключения напряжения распределяется между различными каскадами так же, как в разрядах двоичного счетчика, т. е.

быстродействие ОЗУ ограничивается быстродействием одного каскада, работающего с максимальной частотой. При произвольной адресации частота изменения кода адреса также должна быть, очевидно, ограничена максимальной частотой работы отдельного каскада.

Ускоренная групповая адресация. Если при опросе адресов каждое изменение управляющего



кода происходит только в одном разряде и изменяющиеся разряды постоянно чередуются так, что средняя частота переключения напряжения в различных каскадах одинакова, то частота изменения кода адреса может значительно превосходить максимальную рабочую частоту отдельного каскада. Так, для примера, показанного на рисунке, за время одного переключения опрашиваются m различных адресов, т. е. быстродействие ОЗУ в m раз больше быстродействия каждого каскада.

С использованием указанного приема предлагается следующий способ увеличения быстродействия ОЗУ, адресной частью которого служит УДО. Все ячейки ОЗУ группируются так, что последовательный опрос ячеек в пределах каждой группы может быть осуществлен поочередным переключением напряжения в выделенном числе каскадов, называемых ниже «динамическими». Соответствующие им разряды управляющего кода назовем «переменными». За время обращения к одной группе адресов «переменные» разряды, таким образом, поочередно инвертируются. Значения остальных, «постоянных» разрядов при этом остаются неизменными, и в соответствующих им «статических» каскадах напряжение не переключается. Однократное изменение значения «постоянных» разрядов и переключение напряжения в «статических» каскадах происходит лишь в момент перехода к опросу другой группы ячеек ОЗУ.

Реализуется способ следующим образом. Из общего числа n разрядов управляющего кода выделяются m «переменных». Пусть опрос группы ячеек осуществляется поочередным двухкратным переключением напряжения в $m-1$ «динамических» каскадах. В m -м каскаде переключение происходит только один раз (см. рисунок). Тогда каждая группа должна состоять из $2m$ ячеек и общее количество групп должно быть равно $2^{n-1}/m$. Группы должны быть непересекающимися, т. е. каждая ячейка должна входить только в одну из групп. При этом должно выполняться соотношение $2^m = 2mk$, где k — целое число, т. е. m должно быть равно двойке в степени целого числа. Пусть $m = 2^p$, где p — целое число. Тогда количество групп равно 2^{n-p-1} , т. е. код адреса группы должен состоять из $(n-p-1)$ двоичных разрядов. При обращении к группе ячеек код ее адреса должен быть преобразован в n -разрядный управляющий код первой ячейки группы, который назовем начальным значением управляющего кода (НЗУК). Пусть старшие $(n-2^p)$ разрядов адреса преобразуются в «постоянные» разряды (для простоты примем, что они совпадают), а остальные $2^p - p - 1$ разрядов адреса преобразуются в $m = 2^p$ «переменных» разрядов НЗУК. После этого «переменные» разряды дважды (кроме m -го) инвертируются в следующем порядке: $1, 2, \dots, m, 1, 2, \dots, (m-1)$. В результате опрашиваются все $2m$ ячеек группы.

Простейшим примером реализации такого способа служит опрос группами по 4 ячейки ($m=2, p=1$). Адрес выбираемой группы при этом задается $(n-2)$ -разрядным кодом, а в n -разрядном управляющем коде

2 разряда (примем за них два младших разряда) являются «переменными». Обозначив через A_i и K_i соответственно i -й разряд адреса и управляющего кода, определим преобразование кода адреса группы в НЗУК следующим образом:

$$K_1 = K_2 = 0; K_{i+2} = A_i \quad (i = 1, 2, \dots, n-2).$$

Таким образом, старшие $(n-2)$ разряда управляющего кода совпадают с разрядами кода адреса. В процессе опроса группы управляющий код принимает последовательно четыре значения, начиная с НЗУК:

$$\begin{aligned} K_n K_{n-1} \dots K_4 K_3 00, \\ K_n K_{n-1} \dots K_4 K_3 01, \\ K_n K_{n-1} \dots K_4 K_3 11, \\ K_n K_{n-1} \dots K_4 K_3 10. \end{aligned}$$

После опроса группы из четырех ячеек принимается адрес очередной группы и повторяется «прокрутка» двух младших («переменных») разрядов управляющего кода в том же порядке. Видно, что при этом максимальная частота переключения управляющего напряжения в каскадах УДО вдвое ниже частоты изменения управляющего кода.

Рассмотрим теперь более сложный пример для $m=8$ ($p=3$). Адрес группы задается $(n-4)$ -разрядным кодом. Из n разрядов управляющего кода 8 разрядов являются «переменными». Определим преобразование кода адреса группы в НЗУК следующим образом:

$$\begin{aligned} K_1 = A_1; K_2 = K_6 = A_2; K_3 = A_3; K_4 = K_8 = 0; \\ K_5 = A_1 \bar{A}_4 \vee \bar{A}_1 A_4; K_7 = A_3 \bar{A}_4 \vee \bar{A}_3 A_4; K_{i+4} = A_i \quad (i = 5, 6, \dots, n-4). \end{aligned}$$

В соответствии с этим определением в табл. 1 приведены все 16 возможных значений четырех младших разрядов адреса и соответствующие им значения восьми «переменных» разрядов НЗУК, записанные для краткости в четверичной системе. Опрос всех ячеек выбранной группы осуществляется двойным циклом последовательного инвертирования разрядов $K_1 - K_8$, так что общее число инверсий равно 15, причем после K_8 инвертируется снова K_1 , в результате чего эти разряды принимают последовательно 16 значений. Например, для НЗУК 0000 эти значения (в четверичной системе) следующие:

$$\begin{aligned} 0000, 0001, 0003, 0013, 0033, 0133, 0333, 1333, \\ 3333, 3332, 3330, 3320, 3300, 3200, 3000, 2000. \end{aligned}$$

Всего имеется 256 различных значений 8-разрядного двоичного кода. Каждое из них принадлежит одной из 16 групп. Это иллюстрируется табл. 2, где в верхней строке указаны значения первого и второго, а в крайнем левом столбце — значения третьего и четвертого четверичных «переменных» разрядов управляющего кода, а на пересечении столбцов и строк указаны 2 младших четверичных разряда адреса группы, к которой принадлежит этот код согласно табл. 1. Видно, что на каждом пересечении стоит только один адрес и в каждую группу входит 16 кодов.

Изложенный способ адресации может быть обобщен, по-видимому, для любого значения $m \leq n$, равного двум в степени целого числа. Так, для $m=4$ ($p=2$) могут быть выбраны следующие два ($2^{2^p-1} = 2$) начальных значения «переменных» разрядов — 0000 и 0101 (в двоичной системе). Заметим, что такое определение НЗУК, так же как и в примере для $m=8$, не единственно возможное.

Можно также применить группировку по m (а не по $2m$) ячеек и опрос каждой группы производить однократным инвертированием $(m-1)$ «переменных» разрядов.

Увеличение быстродействия ОЗУ при применении ускоренной групповой адресации различно для дефлекторов, в которых используются кристаллы с продольным [4] и поперечным [5] электрооптическими эффектами. В первом случае

Таблица 1

Адрес	НЗУК	Адрес	НЗУК
00	0000	20	1100
01	0101	21	1001
02	0202	22	1302
03	0303	23	1203
10	1010	30	0110
11	1111	31	0011
12	1212	32	0312
13	1313	33	0213

быстродействие дефлектора ограничивается в основном допустимой мощностью, рассеиваемой в прозрачных электродах кристаллов. Эта мощность пропорциональна квадрату частоты управляющих импульсов и существенно зависит от их формы: чем круче фронты, тем нагревание сильнее. Применение групповой адресации хотя и снижает частоту следования импульсов, но требует, как правило, укорочения их фронтов. Это уменьшает выигрыш в рассеиваемой энергии. Можно показать, что максимальное быстродействие от применения ускоренной адресации увеличивается в результате приблизительно в \sqrt{m} раз. В дефлекторах на кристаллах с поперечным эффектом рассеиваемая мощность определяется величиной $\text{tg } \delta$ кристаллов, пропорциональна частоте следования управляющих импульсов и сравнительно мало зависит от их формы, если величина $\text{tg } \delta$ в диапазоне частот импульсов постоянна [5], поэтому применение описанного способа позволяет увеличить до m раз быстро-

Таблица 2

	00	01	02	03	10	11	12	13	20	21	22	23	30	31	32	33
00	00	00	31	00	31	31	31	00	13	32	31	30	03	22	01	00
01	01	01	01	30	30	30	01	30	33	12	31	30	23	02	01	00
02	33	02	02	02	33	02	33	33	33	32	11	30	03	02	01	20
03	03	32	03	03	03	32	32	32	33	32	31	10	03	02	21	00
10	21	21	21	10	10	10	21	10	13	32	11	10	03	22	21	20
11	20	20	11	20	11	11	11	20	33	12	11	10	23	02	21	20
12	23	12	23	23	23	12	12	12	13	12	11	30	23	22	01	20
13	13	22	22	22	13	22	13	13	13	12	31	10	23	22	21	00
20	00	21	22	23	10	31	12	13	13	13	22	13	22	22	22	13
21	20	01	22	23	30	11	12	13	12	12	12	23	23	23	12	23
22	20	21	02	23	10	11	12	33	20	11	11	11	20	11	20	20
23	20	21	22	03	10	11	32	13	10	21	10	10	10	21	21	21
30	00	21	02	03	10	31	32	33	32	32	32	03	03	03	32	03
31	20	01	02	03	30	11	02	33	33	33	32	33	02	02	02	33
32	00	01	02	23	30	31	12	33	30	01	30	30	30	01	01	01
33	00	01	22	03	30	31	32	13	00	31	31	31	00	31	00	00

действие таких дефлекторов. В любом случае требуемая мощность формирователей управляющих импульсов [6] снижается в m раз.

Особенности применения ускоренной адресации. Обычно для уменьшения светового фона на выходе УДО применяют антифоновый каскад [7], управляемый аналогично остальным каскадам УДО. Напряжение в нем должно переключаться каждый раз, когда переключается управляющее напряжение одновременно в нечетном количестве предшествующих каскадов отклонения. Если же переключение напряжения осуществлять каждый раз одновременно в двух каскадах, то за время опроса одной группы адресов не потребуется ни одного переключения напряжения в антифоновом каскаде, который в этом случае может рассматриваться как «статический». Для этого достаточно обеспечить быстроедействие первого каскада отклонения, по крайней мере, в m раз большее, чем у «динамических» каскадов, и переключать напряжение в нем каждый раз, когда происходит переключение напряжения в каком-либо из «динамических» каскадов. Увеличение быстрогодействия первого каскада может быть получено вынесением его управляемого элемента (электрооптического кристалла) за пределы УДО. Это позволяет разместить его между лазером и оптической системой расширения луча, которая устанавливается между лазером и УДО для увеличения разрешающей способности последнего [3—5]. Поскольку в этом случае через электрооптический кристалл первого каскада будет проходить узкий луч лазера, его апертуру можно значительно уменьшить. При этом намного уменьшатся электрические потери в кристалле, улучшатся условия его охлаждения и тем самым увеличится рабочая частота первого каскада. Начальный уровень напряжения в первом каскаде можно определять из значения, например, первого «постоянного» разряда управляющего кода. Остальные «постоянные» разряды определяются из кода адреса по известному правилу:

$$K_i = A_i \bar{A}_{i-1} \vee \bar{A}_i A_{i-1}.$$

Преобразование кода адреса группы в НЗУК, поочередное инвертирование «переменных» разрядов и инвертирование первого «постоянного» разряда (вынесенного каскада) могут быть осуществлены простыми логическими схемами и вспомогательным m -разрядным циклическим регистром сдвига единицы. Очередное значение «переменных» разрядов получается в результате логического умножения предыдущего значения управляющего кода на содержимое регистра сдвига, после чего единица сдвигается на один разряд влево, а значение первого разряда управляющего кода, определяющего напряжение в первом (вынесенном) каскаде, инвертируется.

Укажем на некоторые ограничения, которые вносит применение предложенного способа увеличения быстрогодействия ОЗУ.

При ускоренной адресации опрос ячеек в группах происходит не в порядке их пространственного расположения на выходе УДО, как это имеет место при «сканирующем» опросе, т. е. очередная опрашиваемая ячейка не расположена, как правило, по соседству с опрошенной перед ней ячейкой. При одной и той же системе адресации для записи и считывания информации это не вносит серьезных трудностей в эксплуатацию ОЗУ. Если запись и считывание производится на разном оборудовании, как это обычно имеет место в постоянных ЗУ, то последовательность записи микрокадров на носителе должна соответствовать адресации при считывании. Необходимое преобразование адресов может быть осуществлено программными средствами или несложными логическими схемами.

Поскольку на стыке группы адресов значение управляющего кода может изменяться более, чем в одном разряде, переход от одной группы к другой должен осуществляться за время, равное периоду опроса при произвольной адресации. Чтобы сократить потери времени на стыках между группами, за «переменные» разряды целесообразно принять

старшие разряды адреса, которые, как правило, изменяются реже других разрядов.

Ускоренная адресация вносит ограничение в возможности варьирования объема считываемых массивов, поскольку требует, чтобы каждый считываемый массив состоял из количества адресов, кратного двойке в степени целого числа. Кроме того, она не дает положительного эффекта, когда управляющие напряжения в каскадах УДО имеют вид коротких импульсов.

ЛИТЕРАТУРА

1. Современный уровень и перспективы развития оптических ЗУ.— Экспресс-информация, Вычислительная техника, 1971, № 5.
2. Холт. Методы отклонения лазерного луча.— Зарубежная радиоэлектроника, 1971, № 8.
3. Т. Нельсон. Устройство дискретного отклонения светового луча.— В сб. «Оптическая обработка информации». М., «Мир», 1966.
4. W. Kulcke et al. Digital Light Deflectors.— Proc. of the IEEE, 1966, v. 54, № 10, p. 1419—1429.
5. S. K. Kurtz. Design of an Electro-Optic Polarization Switch for a High — Capacity High — Speed Digital Light Deflector System.— The Bell System Technical Journal, 1966, v. 45, № 8, p. 1209.
6. В. А. Вуль, С. А. Коновалова. Электрооптические устройства обработки информации.— Автоматика и вычислительная техника, 1971, № 1.
7. W. J. Tabor. A High — Capacity Digital Light Deflector Using Wollaston Prisms.— The Bell System Technical Journal, 1967, v. 46, № 5, p. 957—970.

Поступила в редакцию 28 июня 1973 г.

УДК 681.325.6

В. Я. ПИВКИН

(Новосибирск)

ПОСТРОЕНИЕ ТЕСТОВ ДЛЯ КОНТРОЛЯ ДРЕВОВИДНЫХ КОМБИНАЦИОННЫХ СХЕМ

Рассматривается задача обнаружения неисправностей древовидных схем, составленных из базисных элементов $\varphi_1, \varphi_2, \dots, \varphi_k$. Базисные элементы являются одновыходными и реализуют булевы функции $\varphi_1, \varphi_2, \dots, \varphi_k$. Древовидность схемы означает, что выход любого ее элемента либо является внешним выходом схемы, либо соединен только с одним входом другого элемента. В дальнейшем предполагается, что базисные элементы являются существенными по всем своим входам, т. е. реализуют функции, существенные по всем своим переменным.

Пусть имеется древовидная схема ψ , имеющая n внешних входов и реализующая функцию $\psi(x_1, x_2, \dots, x_n)$. Совокупность входных наборов $T_\psi = \{\omega_1, \omega_2, \dots, \omega_l\}$ образует тест для контроля схемы ψ , если любая комбинация неисправностей элементов схемы, приводящая к изменению реализуемой функции, обнаружима хотя бы на одном из этих наборов. Число наборов, входящих в тест T_ψ , называется его длиной и обозначается через $N(T_\psi)$.

В [1] рассмотрена задача построения тестов для древовидных схем с базисными элементами «И», «ИЛИ», «НЕ», «НЕ — И», «НЕ — ИЛИ». В [2] решена задача диагностики древовидных схем произвольного ба-