

В заключение попытаемся дать оценку точности многоградационного метода.

Ошибка измерения координат складывается из ошибки квантования графикостроителя, составляющей 0,5 мм, и ошибки визирования, равной половине диаметра коллимационного отверстия ФЭУ, т. е. 0,75 мм. Суммарная среднеквадратичная ошибка в поле измерения 0,9 мм, что составляет менее 5% средней ширины интерференционной полосы в плоскости измерения (около 20 мм).

Среднеквадратичная ошибка определения яркости при 7-градационном измерении составит около 7%.

Учитывая, что для измерения середины одной интерференционной полосы измеряется до 40 точек (через 0,5 мм), легко получить оценку положения минимума яркости около 1,5% ширины полосы при использовании всех 7 градаций и около 3% при использовании 3 градаций.

ЛИТЕРАТУРА

1. И. Н. Бурдонский и др. Автоматическая обработка интерферограмм с помощью ЭВМ.— В сб. «Диагностика плазмы», вып. 3. М., Атомиздат, 1973.
2. В. С. Вайнштейн и др. Автоматическая обработка оптической информации с применением ЭЦВМ.— Измерительная техника, 1970, № 10.
3. И. Н. Бурдонский и др. Обработка оптических интерферограмм на ЭВМ.— Автометрия, 1971, № 4.
4. М. П. Гришин и др. Комплекс аппаратуры для автоматического ввода — вывода экспериментальной полутоновой информации в ЭВМ «Минск-22».— Автометрия, 1971, № 4.
5. В. А. Ямницкий и др. Автоматическое измерение выхода реакций на электростатическом ускорителе физико-технического института АН УССР.— УФЖ, 1967, т. 12.
6. А. Ф. Макаров и др. Вывод данных из ЭВМ М-220 и «Днепр-21» на осциллограф со световым карандашом.— Вопросы атомной науки и техники, серия «Автоматизация физического эксперимента и его математическое обеспечение». Препринт ХФТИ, 72—8, вып. 1. Харьков, 1971.

Поступила в редакцию 29 августа 1973 г.

УДК 681.326

**В. М. БЕЛОВ, В. А. БУРОВЦЕВ, К. Ш. ИБРАГИМОВ,
И. Ф. КЛИСТОРИН, А. Е. ПОДЗИН**

(Новосибирск, Кишинев)

УПРАВЛЯЕМАЯ ОТ ЭВМ СИСТЕМА КОНТРОЛЯ БОЛЬШИХ ИНТЕГРАЛЬНЫХ СХЕМ ЗАПОМИНАЮЩИХ УСТРОЙСТВ

Высокая степень интеграции и функциональная сложность интегральных схем (ИС) требуют при их контроле проведения многих сотен или даже тысяч измерений с соответствующей обработкой полученной информации. В связи с этим понятна необходимость в создании автоматических контрольно-измерительных систем для быстрого контроля статических и динамических параметров схем, а также для проверки их на функционирование [1]. Существуют и разрабатываются различные автоматические системы контроля больших интегральных схем (БИС) с применением в них как ЭВМ, так и специализированных систем без ЭВМ [2—4].

Специализированные автоматические системы контроля без использования ЭВМ позволяют проводить испытания БИС с достаточно высокой скоростью по всем параметрам, но по жесткой программе, предназначенной для проверки схем определенной модели, и, как правило, не устраивают потребителей и изготовителей новых типов интегральных схем.

Автоматические системы контроля, управляемые от ЭВМ, лишены недостатков, присущих системам с ручным управлением, и обладают почти такой же скоростью испытаний, как специализированные системы. Кроме того, применение ЭВМ с соответствующим математическим обеспечением (МО) дает возможность быстро составлять и изменять программу испытаний БИС, оперативно обрабатывать результаты измерений и производить управление системой в режиме диалога. Это позволяет производить испытания как на стадии проектирования БИС, когда необходимы диагностические испытания, так и на стадии серийного производства микросхем различных типов.

Известные системы контроля с управлением от ЭВМ, выпускаемые зарубежными фирмами, это в основном универсальные системы тестирования различных типов БИС, которые обычно включают ЭВМ среднего класса и очень дорого стоят. В то же время среди изготавливаемых и разрабатываемых БИС значительную долю составляют схемы запоминающих устройств (ЗУ).

В настоящей работе рассматриваются вопросы построения управляемой от малой ЭВМ «Электроника-100» системы контроля, специализированной для статических и функциональных испытаний БИС ЗУ на МОП-приборах. Основное внимание уделяется правильному выбору структуры системы и оптимальному распределению задач, возлагаемых на аппаратные средства и средства МО с целью обеспечения высокой скорости испытаний БИС и сохранения преимуществ систем с ЭВМ.

Испытания БИС ЗУ, особенно функциональные, в отличие от испытаний логических схем имеют некоторые особенности. Так, при испытаниях ЗУ на функционирование сравниваются исходный тест, использованный ранее при записи и генерируемый повторно, и сигнал, считанный из ЗУ. Причем в качестве проверочных сигналов используются тесты, длина которых соответствует информационной емкости испытываемой памяти. Для БИС ЗУ, представляющих собой одноразрядное ЗУ с полной дешифрацией адреса, даже при незначительном числе выводов (например, число адресных шин 10) длина теста (1024) во много раз больше, чем у тестов, используемых при испытании логических схем. В связи с этим из-за отсутствия достаточного опыта в тестировании БИС ЗУ трудно выбрать такие тесты, испытание которыми дало бы уверенность в абсолютной работоспособности ЗУ. Поэтому в системах контроля ЗУ предусматривается возможность генерации большого числа различных тестов.

Если функцию генерации тестов поручить ЭВМ, то наряду с затратами значительного времени на формирование тестов (например, формирование «бегущих» тестов для упомянутого примера займет, как минимум, несколько миллионов машинных циклов) потребуется еще применение быстродействующего буферного оперативного ЗУ для хранения данного теста с целью испытаний БИС ЗУ на более высоких частотах, чем тактовая частота ЭВМ. Более целесообразно формировать тесты специальным генератором.

В процессе разработки системы, кроме того, были учтены следующие требования.

1. Испытания ЗУ в различных режимах обеспечиваются блоками системы, если последние программируются в достаточно широких пределах.

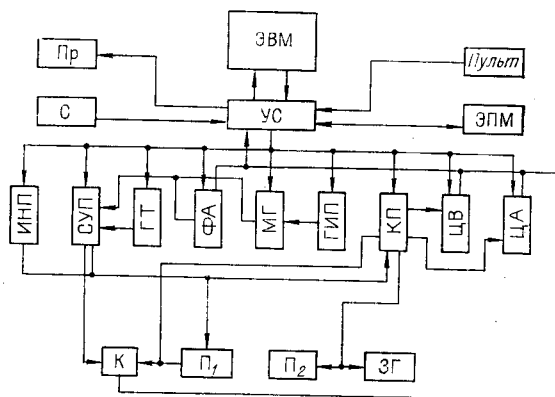


Рис. 1.

схема функционирует правильно. Это необходимо при доработке новых моделей БИС и разбраковке схем по группам в серийном производстве.

Принцип работы системы поясняется структурной схемой, приведенной на рис. 1. Проверяемая микросхема в зависимости от вида испытаний (проверка на функционирование, измерение статических параметров или контроль на пластине) может подключаться к соответствующим испытательным панелям Π_1 , Π_2 или к зондовой головке (ЗГ). Зондовая головка и панель Π_2 включаются через программируемый коммутатор (КП), что позволяет производить измерение статических параметров ИС, а также функциональные испытания на низких частотах. При измерении входных и выходных токов и напряжений КП подключает к определенным выводам панели Π_2 или контактам ЗГ соответственно цифровой наноамперметр (ЦА) типа ЦУИП или вольтметр (ЦВ) типа Щ1413, результаты измерения которых вводятся в ЭВМ через устройство сопряжения и обрабатываются по программе испытаний. При функциональных испытаниях ЗУ на высоких частотах микросхема подключается к панели Π_1 . При этом исключаются паразитные емкости блока КП и влияние соединительных проводов.

На испытываемую БИС ЗУ через программируемый согласователь уровней (СУП) подаются сигналы кода адреса, тестовая информация и сигнал режима работы ЗУ, которые вырабатываются в блоках формирования адресов (ФА) и генератора тестов (ГТ).

Блок СУП рассчитан на согласование уровней по 13 входам, 10 из которых служат для преобразования кода адреса, а 3 — сигналов управления испытуемого ЗУ. Выходные каскады блока СУП содержат диодные ключи, которые в зависимости от уровня логических сигналов на входах подключают к нагрузочным резисторам на выходах СУП управляемые источники тока, задающие выходные уровни «1» или «0». Выходные уровни «1» и «0» программируются 5-разрядными двоичными кодами. Быстродействие согласователей составляет около 20 нс при емкостной нагрузке 100 пФ. Согласователи уровня рассчитаны на подключение МОП-схем.

Адресный формирователь и генератор тестов описаны в [5]. Для обеспечения последовательной проверки всех ячеек, произвольно выбранной группы или одной ячейки БИС ЗУ в блоке ФА предусмотрены специальные регистры, в которые записываются начальный и конечный адреса испытываемой схемы.

При проверке ЗУ на функционирование заданным тестом первоначально тестовая информация, как и обычно, записывается в ячейки памяти ЗУ последовательно по адресам, задаваемым адресным формирователем. На втором этапе испытаний в ФА устанавливается исходный

2. Блоки, определяющие предельные частоты испытаний и задающие временную диаграмму работы ЗУ, должны функционировать независимо от таковой частоты ЭВМ.

3. Необходим специальный язык управления контрольно-измерительной системой и соответствующее МО, позволяющее автоматически определять оптимальные режимы работы БИС ЗУ и области изменения параметров входных сигналов, при которых испытываемая

начальный адрес (т. е. адрес, с которого начиналась запись) и задается режим считывания. При этом тестовая информация, генерируемая повторно, и информация, считанная из ЗУ, сравниваются цифровым компаратором последовательно по всем адресам. При несовпадении тестовой и считанной информации система вырабатывает сигнал прерывания испытаний и в ЭВМ через устройство сопряжения вводится адрес неисправной ячейки и считанная информация. По желанию оператора адрес неисправной ячейки может быть отпечатан на электрической печатающей машинке (ЭПМ), и испытание схемы будет продолжаться до конечного адреса, определяемого адресным формирователем, с подсчетом количества ошибок.

Количество ошибок (КО) удобно выбрать основным критерием при разбраковке микросхем и определении их предельных характеристик как по максимальной частоте обращения к ЗУ, времени записи и считывания, так и по допустимым уровням входных сигналов. В процессе испытания ЗУ различными тестами, учитывая количество ошибок и соответствующие им адреса ячеек памяти и изменяя значения параметров входных сигналов, можно изучить причины появления сбоев в работе ЗУ, а в неисправной микросхеме определить правильно функционирующие участки ЗУ. Этот процесс может быть организован оператором как результат диалога с ЭВМ или программно, для чего в МО системы предусмотрены специальные операторы.

Для формирования заданной временной диаграммы функционирования контролируемой БИС ЗУ разработан программируемый многофазный генератор импульсов (МГ), который обеспечивает получение четырех независимых импульсов (положительной или отрицательной полярности) регулируемой длительности и задержки относительно импульсов запроса. Эти импульсы предназначены для стробирования сигналов управления и кода адреса испытываемого ЗУ.

При задании временной диаграммы оператором могут быть допущены ошибки в неправильном выборе частоты импульсов запроса и значений задержки и длительности импульсов МГ. Предусмотренные в системе схемы защиты позволяют избежать ошибок такого рода. Сигнал несоответствия прерывает испытание БИС ЗУ, если период импульсов запроса меньше времени задержки и длительности импульса в любом из 4 каналов МГ. Частота импульсов запроса задается программируемым генератором импульсов (ГИП).

Разработанные для системы программируемые источники напряжений (ИНП) позволяют проводить измерение статических параметров и функциональный контроль БИС при различных напряжениях питания.

Результаты испытаний БИС ЗУ обрабатываются ЭВМ и представляются в виде решения о годности БИС ЗУ, и при необходимости на ЭПМ печатаются сведения о количестве ошибок, номерах неисправных ячеек, виде считанной информации и т. д. В зависимости от программы испытаний ЭВМ может выводить на печать все исходные данные испытаний ЗУ и результаты статических измерений.

Образец автоматической системы контроля БИС ЗУ имеет следующие характеристики (общий вид системы см. на рис. 2): частота испытаний от 300 Гц до 2,5 МГц; информационная емкость испытываемых БИС ЗУ до 1024 бит; диапазон изменений длительности и задержки импульсов МГ от $2 \cdot 10^{-4}$ до 24 мс с дискретностью 200 нс; диапазон изменений напряжений источников питания ИС при максимальной нагрузке до 100 мА от +3,5 до +6,5 В с дискретностью 0,1 В и от -5 до -15 В с дискретностью 0,3 В; диапазон изменений уровней входных сигналов логического «0» от +2,5 до +4,5 В с дискретностью 0,13 В.

Символический язык и МО, разработанные специально для этой системы, позволяют оператору легко составлять программы испытаний, вводить их через считыватель (С) в ЭВМ и выводить из памяти на

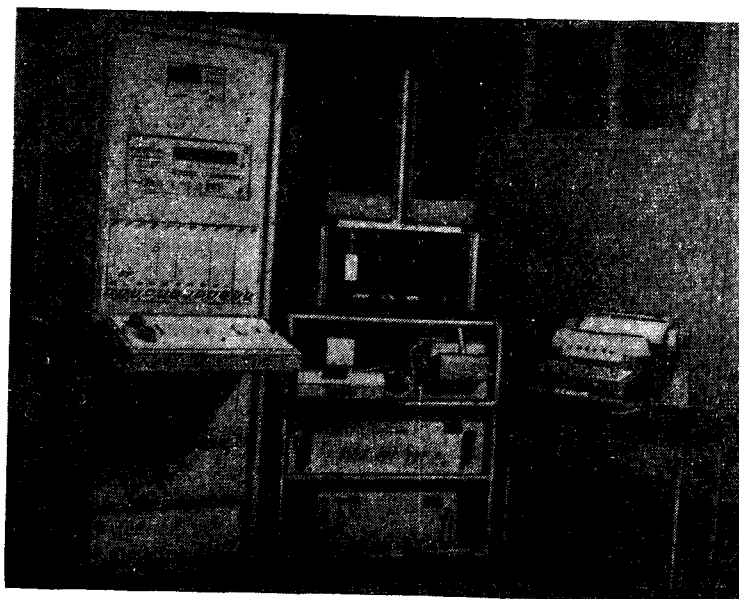


Рис. 2.

перфоратор (Пр), производить испытание ЗУ в режиме диалога, а также вести автоматическую проверку на работоспособность самой системы по заданной программе при статических и функциональных испытаниях.

ЛИТЕРАТУРА

1. Я. И. Кобринский, Н. Н. Зубов. Автоматизированная система анализа, контроля и диагностики сложных цифровых устройств.— Электронная промышленность, 1972, № 2.
2. В. К. Зейденберг, Н. А. Матвеев, Е. В. Тароватова. Обзор зарубежной вычислительной техники по состоянию на 1972 год. М., ИМТиВТ, 1972.
3. Блэтчли. Вычислительные машины для проверок ЗУ.— Электроника, 1969, № 18.
4. Каррен. Испытательные системы для больших интегральных схем с МОП-структурой.— Электроника, 1971, № 10.
5. В. М. Белов, В. А. Буровцев, К. Ш. Ибрагимов, А. Е. Подзин. Устройство формирования тестов для функциональных испытаний ЗУ.— В сб. «Системы первичной аналого-цифровой обработки данных и их элементы», Новосибирск, 1973.

Поступила в редакцию 20 сентября 1973 г.

УДК 621.372.852.2.001.5

**В. П. МАКСИМОВ, В. П. ПЕТРОПАВЛОВСКИЙ, Н. В. СИНИЦЫН,
Н. С. ТРУШКИН**

(Москва)

ИССЛЕДОВАНИЕ ОСНОВНЫХ УЗЛОВ И ЭЛЕМЕНТОВ ОТСЧЕТНОЙ ЧАСТИ БЫСТРОДЕЙСТВУЮЩЕГО ВЫСОКОТОЧНОГО ПРЕОБРАЗОВАТЕЛЯ УГОЛ — КОД

Повышение точности и быстродействия преобразователей угол — код имеет актуальное значение в системах для слежения за небесными объектами, программного управления станками, в телеметрических устройствах и измерительной технике.