

ЛИТЕРАТУРА

1. Б. Т. Поляк, Ю. А. Шрейдер. Применение полиномов Уолша в приближенных вычислениях.— В кн.: Вопросы теории математических машин. Вып. 2. М., Физматгиз, 1962.
2. Е. И. Функции Уолша и код Грея.— Зарубежная радиоэлектроника, 1972, № 7.
3. А. М. З а е з д н ы й. Гармонический синтез в радиотехнике и электросвязи. Л., «Энергия», 1972.
4. Г. Д ё ч. Руководство к практическому применению преобразования Лапласа и Z-преобразования. М., «Наука», 1971.

Поступила в редакцию 25 ноября 1972 г.;
окончательный вариант — 28 февраля 1974 г.

УДК 53.088 : 62-52

Ю. Б. ВИЛЕНКИН, В. И. ЯКИМЕНКО

(Ленинград)

ПАРАЛЛЕЛЬНЫЙ КОРРЕЛЯЦИОННЫЙ АНАЛИЗАТОР С УСТРОЙСТВОМ ЗАПАЗДЫВАНИЯ НА ОЗУ

При проведении научных исследований объектов различной физической природы и сложности широкое распространение получили корреляционные анализаторы-корреляторы, в которых по мере совершенствования количественных и качественных параметров все чаще применяются сложные узлы и устройства вычислительной техники [1].

Значительный прогресс достигнут в разработке корреляторов параллельно-последовательного анализа. По своей структуре они близки к цифровым вычислительным машинам и новейшие из них содержат, кроме арифметического устройства, блоки оперативных запоминающих устройств (ОЗУ), используемых для накопления значений ординат вычисляемых корреляционных функций и получения запаздываний исследуемых процессов [2].

Корреляторы параллельно-последовательного анализа позволяют накапливать текущие оценки ординат корреляционных функций нестационарных низкочастотных случайных процессов в ритме эксперимента (ритме квантования процессов). При этом в интервале Δt между последовательными квантованиями должно производиться n -операций накопления ординат в соответствии с формулой [3]:

$$R(\tau_i, k\Delta t) = R[\tau_i, (k-1)\Delta t] \left(1 - \frac{1}{N}\right) + \frac{1}{N} X(k\Delta t) Y(k\Delta t - \tau_i), \quad (1)$$

где τ_i — время запаздывания, соответствующее i -й ординате корреляционной функции ($i=1, 2, \dots, n$); $R(\tau_i, k\Delta t)$ — оценка i -й ординаты корреляционной функции в момент k -го шага квантования; Δt — интервал квантования случайного процесса; $N\Delta t$ — постоянная времени усреднения ($N \gg 1$), т. е. при текущем анализе процессов аппаратурой параллельно-последовательного типа может выполняться соотношение

$$\Delta t > nT_n, \quad (2)$$

где T_n — время выполнения операций накопления одной ординаты в

промежутке между отсчетами. Однако при анализе высокочастотных процессов, а также в ряде задач, в частности для вычисления взаимной релейной корреляционной функции одного процесса и суммы другого процесса с равномерно распределенным шумом, требуется уменьшать интервал квантования процессов, т. е.

$$\Delta t < nT_n. \quad (3)$$

Условие (3) может выполняться только в корреляторах параллельного типа, которые, кроме того, целесообразно использовать для гибридной аппаратной реализации некоторых алгоритмов, например релейного [2].

Рассмотрим коррелятор параллельного анализа, построенный по аналого-цифровому принципу и предназначенный для текущего анализа широкополосных процессов — от долей герца до единиц килогерц.

В аналого-цифровых корреляторах, использующих, как правило, упрощенные (релейные и полярные) алгоритмы определения $R(\tau, t)$, операции задержки осуществляются в сдвиговых регистрах, а остальные — в аналоговых блоках, что позволяет производить операцию накопления, эквивалентную получаемой по формуле (1), например

$$R(\tau_i, t) = \frac{1}{T} \int_{-\infty}^t \exp\left(-\frac{t-u}{T}\right) \text{sign } X(u) \text{sign } Y(u - \tau_i) du, \quad (4)$$

с помощью аналогового инерционного звена. Из-за малой емкости устройств задержки на сдвиговых регистрах такие корреляторы не могут обеспечить решение многих задач корреляционного анализа, требующих больших величин запаздывания сигналов, например, в акустике, гидродинамике.

Для достижения больших величин запаздываний целесообразно в качестве устройства задержки использовать ОЗУ.

На рис. 1 представлена структурная схема экспериментального образца параллельного корреляционного анализатора, реализующего полярный алгоритм определения $R(\tau, t)$.

Запаздывание в ОЗУ осуществляется за счет времени обхода заданного количества k слов памяти. Значение, записанное в разряд сло-

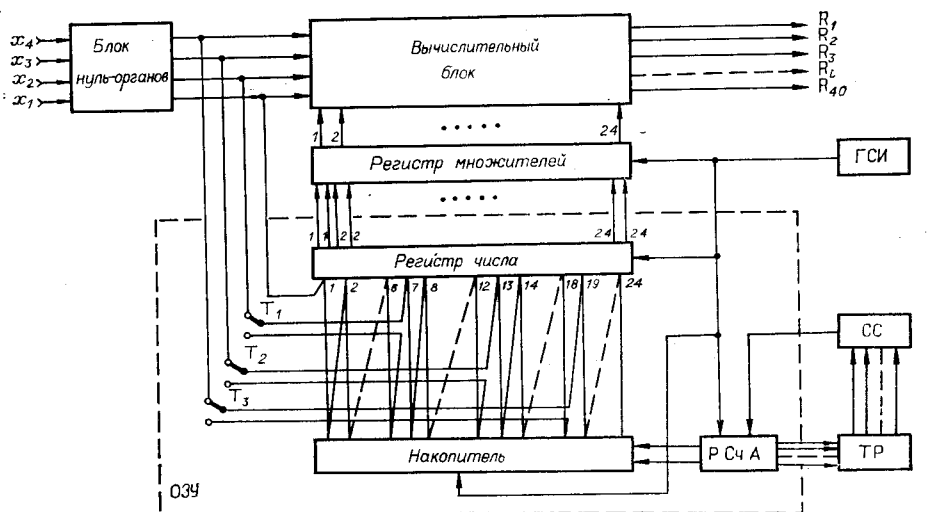


Рис. 1.

ва, считывается через k тактов, а вместо него записывается новое значение, так что задержка считанного значения относительно текущего равняется k интервалам квантования.

Если считанное из разряда значение одновременно записывать в следующий разряд этого слова, то считываемые из него значения будут иметь запаздывание $2k$ интервалов квантования и т. д. Таким образом, шаг задержки $\Delta\tau = k\Delta t$.

Благодаря возможности выбора k , можно обеспечить очень большой динамический диапазон отношений шага задержки к интервалу квантования случайного процесса:

$$1 \leq k = \frac{\Delta\tau}{\Delta t} \leq V_0,$$

где V_0 — емкость ОЗУ.

Если на задержку одного процесса отводится l разрядов ОЗУ, то максимальная задержка $\tau_{\max} = l\Delta\tau = lk\Delta t$.

При числе разрядов ОЗУ, равном m , можно обеспечить одновременно задержки m/l процессов. При этом общее число всех отводов задержек равно m .

Для задержки S групп процессов необходимо за время между последовательными отсчетами процессов производить обращение к S словам ОЗУ. Задержки каждой группы процессов получаются за счет обхода соответствующих массивов слов, которые между собой не пересекаются. Интервал квантования процессов Δt в этом случае увеличивается в S раз. Шаг задержки для каждой i -й группы процессов равен $\Delta\tau_i = k_i\Delta t$, где k_i — количество слов, обходимых в i -м массиве. Ввиду большого быстродействия современных запоминающих устройств обеспечивается высокая частота квантования процессов.

Источники исследуемых сигналов $x_1(t)$, $x_2(t)$, $x_3(t)$, $x_4(t)$ подключены к блоку нуль-органов на входе коррелятора (см. рис. 1). Выходы нуль-органов подключены к входам 1, 7, 13 и 19 разрядов регистра числа (РЧ) ОЗУ, причем соединения 2, 3 и 4 нуль-органов осуществляются через переключатели T_1 , T_2 , T_3 . РЧ и накопитель ОЗУ соединены двусторонними связями, так что выходы разрядов РЧ связаны с входами записи одноименных разрядов накопителя, а входы всех разрядов РЧ, кроме соединенных с переключателями T_1 , T_2 , T_3 , подключены ко входам предшествующих разрядов накопителя. Переключатели T_1 , T_2 , T_3 соединяют входы 7, 13, 19 разрядов РЧ с соответствующими нуль-органами либо с входами 6, 12 и 18 разрядов накопителя. Выходы разрядов РЧ парафазно связаны со входами регистра множителей.

Генератор синхронизирующих импульсов (ГСИ) соединен с регистрами, накопителем и регистром-счетчиком адреса (РСЧА). Прямые и инверсные выходы разрядов РСЧА подключены через тумблерный регистр (ТР) ко входам схемы совпадения (СС), выход которой соединен со входами гашения РСЧА.

Выходы регистра множителей подсоединены к вычислительному блоку, содержащему схемы формирования произведения сигналов и аналоговые схемы усреднения для вычисления 40 коэффициентов знаковой корреляции.

Конструктивно нуль-органы, регистр множителей, вычислительный блок, генератор, тумблерный регистр и схема совпадения составляют единый блок управления и вычисления. Накопитель, регистр числа и регистр-счетчик адреса размещены в ОЗУ.

Рассмотрим некоторые схемные особенности ОЗУ. В стандартный блок ОЗУ ЭЦВМ «Днепр» на 512 26-разрядных чисел (в корреляторе используются 24 разряда) с циклом обращения $T_0 = 10$ мкс были внесены некоторые изменения. Выходы усилителей считывания отсоедине-

ны от триггеров тех же разрядов РЧ. Часть усилителей считывания (6-й, 12-й, 18-й разряды) подсоединены к тумблерам T_1 , T_2 , T_3 , а остальные подключены к следующему разряду РЧ. Регистр адреса введением дополнительных усилителей преобразован в 9-разрядный счетчик.

Изменение адреса слов ОЗУ осуществляется подачей в счетчик импульсов от внутреннего генератора коррелятора, который сбрасывается по достижению адреса, установленного на тумблерном регистре. Опрос ОЗУ осуществляется импульсами генератора, задержанными на 4 мкс. Наличие переключателей T_1 , T_2 , T_3 позволяет объединять задержки коррелятора.

Получение нескольких групп задержек с разными шагами может быть достигнуто введением нескольких счетчиков с переключаемой обратной связью и нескольких регистров множителей. При этом в каждом такте к регистру числа и адресным входом накопителя циклически подключаются соответствующие регистры множителей и счетчики.

При использовании в статистических анализаторах стандартного ОЗУ возникает необходимость введения специального оборудования для контроля работы ОЗУ. При описанной структуре ОЗУ эта задача может быть решена достаточно просто (рис. 2). Схема контроля ОЗУ позволяет контролировать запись и считывание в разряды ОЗУ единиц и нулей. При этом отдельные каналы задержек объединяются соответствующим включением тумблеров T_1 , T_2 , T_3 (см. рис. 1). Перед контролем триггер T гасится нажатием кнопки K_n , а переключатель T_4 отключается.

При контроле записи и считывания единиц на вход первого разряда подается постоянно единичный сигнал. По прошествии времени, достаточного для заполнения ОЗУ единицами, переключатель Π_1 соединяется с входом 24-го разряда ОЗУ, а тумблер T_4 устанавливается в положение «а». При любой ошибке в передачах информации триггер T устанавливается в единичное состояние и индикатор I покажет сбой. Определение неисправного разряда можно осуществить, повторяя проверку при включении переключателя Π_1 к разрядам 23, 22, 21 и т. д.

Разумеется, может быть применена эффективная стратегия поиска, заключающаяся в делении интервалов подозреваемых разрядов пополам. Проверка записи и считывания нулей производится аналогично, за исключением того, что тумблер T_4 устанавливается в положение «б», а максимальный номер проверяемого разряда устанавливается переключателем Π_2 .

Рассмотренная организация задержки сигналов может быть использована при построении корреляторов любого типа.

Параллельные корреляционные анализаторы с устройствами задержки на ОЗУ могут существенно расширить функциональные возможности аппаратуры статистического анализа электрических случайных процессов.

Рассмотренный коррелятор имеет следующие технические характеристики: минимальный шаг задержки 25 мкс; максимальный шаг задержки 0,8 мс, максимальная задержка $\tau_{\max} = 18,4$ мс; полоса частот исследуемого сигнала $1 \text{ Гц} \div 5 \text{ кГц}$.

При использовании внешнего задающего генератора максимальная задержка τ_{\max} коррелятора может быть неограниченно увеличена.

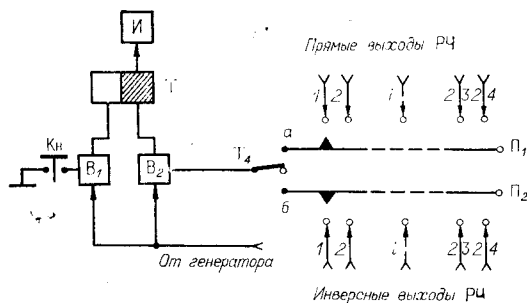


Рис. 2.

ЛИТЕРАТУРА

1. Ю. И. Грибанов, Г. П. Веселова, В. П. Андреев. Автоматические цифровые корреляторы. М., «Энергия», 1971.
2. Г. Я. Мирский. Аппаратурное определение характеристик случайных процессов. М., «Энергия», 1972.
3. А. Ф. Романенко, Г. А. Сергеев. Вопросы прикладного анализа случайных процессов. М., «Советское радио», 1968.

*Поступила в редакцию 5 июля 1973 г.;
окончательный вариант — 18 января 1974 г.*

УДК 681.355 : 681.325.05

В. В. БРАТКЕВИЧ, В. Г. ГАЛАЛУ, А. П. СТАХОВ

(Таганрог)

СТРУКТУРА ПОМЕХОУСТОЙЧИВОГО АНАЛОГО-ЦИФРОВОГО ПРЕОБРАЗОВАТЕЛЯ

Использование цифровых вычислительных машин в системах управления сложными объектами и для автоматизации научного эксперимента выдвинуло в качестве важнейшей практической задачи проблему создания быстродействующих аналого-цифровых преобразователей (АЦП) с достаточно высокими точностными характеристиками. Однако в реальных системах управления на входы АЦП воздействуют помехи, причем влияние помех оказывается тем сильнее, чем более высокими скоростными и точностными характеристиками обладает АЦП, в связи с чем при проектировании современных АЦП необходимо предъявлять весьма высокие требования и к их помехоустойчивости.

По-видимому, не будет преувеличением утверждать, что в современных условиях проблема помехоустойчивости АЦП выдвинулась на передний план и остается одной из важнейших проблем техники аналого-цифрового преобразования и в предвидимом будущем.

Известные методы борьбы с помехами при аналого-цифровом преобразовании информации условно можно разбить на две группы.

1. Интегростатистические методы, использующие идеи усреднения, интегрирования, фильтрации. При этом борьба с помехами ведется или с помощью аналоговых фильтров на входе АЦП (примером являются интегрирующие (АЦП), или с помощью цифровых фильтров, основанных на машинной обработке информации, поступающей из АЦП.

2. Детерминированные (алгоритмические) методы борьбы с помехами, связанные с построением специальных избыточных алгоритмов аналого-цифрового преобразования, позволяющих за счет избыточности обнаруживать и корректировать ошибки, возникающие при аналого-цифровом преобразовании.

Наибольшее распространение получили интегростатистические методы повышения помехоустойчивости. Недостатком этих методов является сравнительно большое время, затрачиваемое на обработку ансамбля преобразованных значений аналоговой величины. В тех случаях, когда требуется обеспечение высокого быстродействия АЦП при высокой помехоустойчивости процесса преобразования, предпочтительнее алгоритмические методы борьбы с помехами.