

Как видно из рис. 2, в, полученные на выходе дифференцирующего устройства дискретные величины с интервалом $\Delta t = \alpha$ весьма близки к точным значениям вторых производных от входных сигналов.

Автор выражает благодарность инженерам Н. М. Серяпину и В. Г. Королькову за помощь в проведении экспериментов на АВМ.

ЛИТЕРАТУРА

1. А. Я. Гельфандбейн, Л. В. Колосов. Ретроспективная идентификация возмущений и помех. М., «Советское радио», 1972.
2. А. Н. Тихонов. О регуляризации некорректно поставленных задач.— ДАН СССР, 1963, т. 53, № 1.
3. R. N. Kohr. A. Method for the Determination of a Differential Equation Model in a Simple Nonlinear Systems.— IEEE Trans. on Electronic Computers, 1963, p. 394.
4. Г. Корн, Т. Корн. Электронные аналоговые и аналого-цифровые вычислительные машины. М., «Мир», 1957.
5. Г. Е. Левин, Н. М. Серяпин, В. Г. Корольков. Дифференцирующее устройство. Автор. свид. № 296 118.— ОИПОТЗ, 1971, № 8.

Поступила в редакцию 14 июня 1972 г.

УДК 621.317.76

О. М. ДОРОНИНА, И. В. КАРПИНЕЦ, А. М. ПЕТУХ

(Львов — Винница)

ГРАФИЧЕСКИЙ МЕТОД ОПРЕДЕЛЕНИЯ МАКСИМАЛЬНЫХ ПОГРЕШНОСТЕЙ ЦИФРОВЫХ ИНТЕГРАТОРОВ ПОСЛЕДОВАТЕЛЬНОГО ПЕРЕНОСА

При использовании цифровых интеграторов последовательного переноса в качестве преобразователей кода в частоту на вход декадного делителя интегратора подается последовательность импульсов с постоянной образцовой частотой следования, а на выходе интегратора следуют импульсы со средней частотой, пропорциональной управляющему коду.

Если выходную импульсную последовательность воспринимать как частотно-импульсную, т. е. судить о ней путем подсчета количества импульсов за интервал времени, начало и конец которого совпадают соответственно с началом первого и концом последнего периода частотно-импульсной последовательности, поступающей на вход интегратора, то возможно появление погрешности, вызываемой как дискретным представлением результата счета, так и неравномерностью следования импульсов на выходе.

В [1, 2] описывается аналитический метод определения максимальной погрешности двоичного цифрового интегратора. В данной статье рассматривается более простой и наглядный графический метод, годный для определения максимальных погрешностей цифровых интеграторов последовательного переноса, выполненных в различных кодах.

Поскольку погрешность таких интеграторов вызывается в основном неравномерностью следования импульсов на выходе, то интересен случай, при котором неравномерность их следования будет минимальной.

Из каждых десяти импульсов, поступающих в декадный делитель,

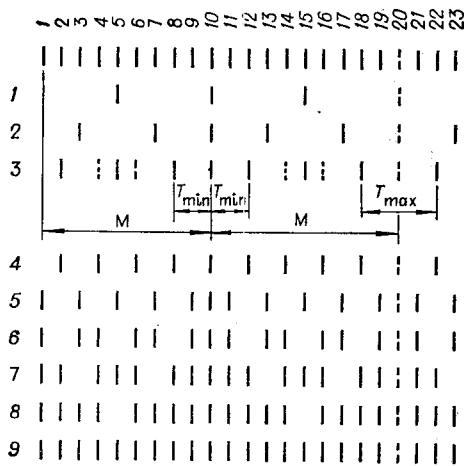


Рис. 1.

один определенный импульс не должен проходить ни на один из коммутируемых выходов этой декады, чтобы обеспечить вставку импульсов следующей декады. Причем вставка импульсов следующей декады может либо произойти, либо не произойти, в результате чего время между двумя следующими друг за другом импульсами в этих случаях будет отличаться не менее чем в два раза. Импульсы же одной декады можно распределить с любым промежутком времени между ними. Следовательно, требование минимальной неравномерности должно удовлетворяться при

$$\alpha = \frac{T_{\max}}{T_{\min}} \leq 2,$$

где α — коэффициент, характеризующий неравномерность следования импульсов; T_{\max} , T_{\min} — соответственно максимальное и минимальное время между двумя следующими друг за другом импульсами.

На рис. 1 показан вариант расстановки импульсов с минимальной неравномерностью на выходе двоично-десятичного интегратора для значений управляющего кода от 1 до 9. Здесь для наглядности принято при поступлении на вход счетной декады 10-го импульса присутствие импульса-вставки, а при поступлении 20-го импульса — отсутствие импульса-вставки, обозначенного штриховым отрезком.

Рассмотрим возможные варианты расстановки импульсов при подаче на выход декады трех из десяти импульсов и обеспечении $\alpha \leq 2$.

При $\alpha = 2$ временной интервал между последним импульсом (8), снимаемым с данной декады, и импульсом-вставкой (10) должен быть равен временному интервалу между импульсом-вставкой и первым импульсом, снимаемым с данной декады (12) (см. рис. 1). В противном случае при отсутствии импульса-вставки временной интервал между последним и первым импульсами, снимаемыми с данной декады, будет более чем $2T_{\min}$.

Исходя из этих рассуждений, можно представить выражение для общего случая определения наименьшего возможного времени между двумя следующими друг за другом импульсами:

$$T_{\max} \geq \frac{M - \alpha T_{\min}}{k - 1}.$$

Здесь M — коэффициент пересчета счетно-делительной ступени; k — коэффициент умножения интегратора (число, соответствующее состоянию управляющего кода).

Так как $T_{\max} \leq \alpha T_{\min}$,
то

$$\frac{M - \alpha T_{\min}}{k - 1} \leq \alpha T_{\min}. \quad (1)$$

Решив неравенство (1) относительно T_{\min} , получим

$$T_{\min} \geq \frac{M}{\alpha k}. \quad (2)$$

Для случая $\alpha=2$ и $M=10$

$$T_{\min} \geq \frac{5}{k}. \quad (3)$$

За единицу измерения временных интервалов между импульсами, снимаемыми с выходов счетно-делительной ступени, примем период следования импульсов, поступающих на вход счетно-делительной ступени, так как импульсы на выходе могут появляться лишь в моменты поступления импульсов на вход счетчика-делителя. Таким образом, при определении T_{\min} по неравенству (2) следует принять T_{\min} равным ближайшему большему целому значению.

Исходя из полученных значений T_{\min} и T_{\max} для каждого конкретного значения k и $M=10$, приходим к расстановке импульсов (см. рис. 1), которую для дальнейшего уменьшения неравномерности необходимо делать симметричной относительно 5-го импульса и при возможности (при $k < 5$) добавляться большей равномерности ($k=2, 3$).

Погрешность умножения (Δ) однодекадного двоично-десятичного интегратора последовательного переноса определяется следующим выражением:

$$\Delta = m - \frac{kn}{M}. \quad (4)$$

Здесь n — число импульсов, поступивших на вход интегратора; m — число импульсов на выходе интегратора при n входных.

Значения погрешностей рассматриваемого однодекадного интегратора, найденные из выражения (4), сведены в таблицу.

Следует отметить, что непосредственно перед и после поступления импульса на выход интегратора погрешность принимает значения, отличающиеся на 1.

Так как между двумя следующими друг за другом входными им-

k	n									
	1	2	3	4	5	6	7	8	9	
1	-0,1 -0,1	-0,2 -0,2	-0,3 -0,3	-0,4 -0,4	-0,5 +0,5	+0,4 +0,4	+0,3 +0,3	+0,2 +0,2	+0,1 +0,1	
2	-0,2 -0,2	-0,4 -0,4	-0,6 +0,4	+0,2 +0,2	0 0	-0,2 -0,2	-0,4 +0,6	+0,4 +0,4	+0,2 +0,2	
3	-0,3 -0,3	-0,6 +0,4	+0,1 +0,1	-0,2 -0,2	-0,5 +0,5	+0,2 +0,2	-0,1 -0,1	-0,4 +0,6	+0,3 +0,3	
4	-0,4 -0,4	-0,8 +0,2	-0,2 +0,2	-0,6 +0,4	0 0	-0,4 +0,6	+0,2 +0,2	-0,2 +0,8	+0,4 +0,4	
5	-0,5 +0,5	0 0	-0,5 +0,5	0 0	-0,5 +0,5	0 0	-0,5 +0,5	0 0	-0,5 +0,5	
6	-0,6 +0,4	-0,2 +0,2	-0,8 +0,2	-0,4 +0,6	0 0	-0,6 +0,4	-0,2 +0,8	+0,2 +0,2	-0,4 +0,6	
7	-0,7 +0,3	-0,4 +0,6	-0,1 +0,2	-0,8 +0,2	-0,5 +0,5	-0,2 +0,8	+0,1 +0,1	-0,6 +0,4	-0,3 +0,7	
8	-0,8 +0,2	-0,6 +0,4	-0,4 +0,6	-0,2 +0,8	0 0	-0,8 +0,2	-0,6 +0,4	-0,4 +0,6	-0,2 +0,8	
9	-0,9 +0,1	-0,8 +0,2	-0,7 +0,3	-0,6 +0,4	-0,5 +0,5	-0,4 +0,6	-0,3 +0,7	-0,2 +0,8	-0,1 +0,9	

пульсами n и $(n+1)$ погрешность на выходе интегратора имеет линейный характер (см. выражение (4) при $m=\text{const}$), то ее можно представить в виде отрезка, конечные точки которого совпадают соответственно со значениями погрешности для n и $(n+1)$ при данном k .

Анализируя данные таблицы, приходим к выводу, что максимальная положительная погрешность на промежутках времени между двумя следующими друг за другом входными импульсами имеет следующие значения:

0—1 — положительная погрешность отсутствует;

1—2 — максимальная положительная погрешность возникает при $k=5$ и равна 0,5;

2—3 — на данном промежутке времени следует рассматривать значения погрешности при $k=7$ и $k=3$. Непосредственно после поступления 2-го импульса большая погрешность при $k=7$ равна 0,6; перед поступлением 3-го импульса большая погрешность равна 0,1 при $k=3$;

3—4 — непосредственно после поступления 3-го импульса максимальная погрешность, равная 0,6, возникает при $k=8$. Непосредственно перед поступлением 4-го импульса большая погрешность возникает при $k=2$ и равна 0,2;

4—5 — максимальная положительная погрешность, равная 0,8, при $k=8$;

5—6 — максимальная положительная погрешность, равная 0,5, при $k=1$;

6—7 — непосредственно после поступления 6-го импульса максимальная погрешность, равная 0,8, при $k=7$. Непосредственно перед поступлением 7-го импульса большая погрешность при $k=1$, равная 0,3;

7—8 — непосредственно после поступления 7-го импульса максимальная погрешность при $k=6$, равная 0,8. Непосредственно перед поступлением 8-го импульса большая погрешность, равная 0,4, при $k=2$;

8—9 — максимальная положительная погрешность, равная 0,8, при $k=4$;

9—10 — максимальная положительная погрешность, равная 0,9, при $k=9$.

Графический метод определения максимальной положительной погрешности рассматриваемого интегратора может быть пояснен с помощью рис. 2. Здесь пунктирной линией обозначены линии построения, сплошной тонкой — линии составляющих погрешностей, сплошной утолщенной — линии максимальных погрешностей, сплошной толстой — линии максимальных составляющих погрешностей. В обозначении отрезков погрешностей десятичное число представляет состояние управляющего кода (коэффициент умножения интегратора), а число в скобках — количество импульсов, поступивших на вход счетчика интегратора.

Как видно из диаграммы рис. 2, максимальная положительная погрешность декады интегратора, равная 0,9, возникает непосредственно после поступления на его вход 9-го импульса при состоянии управляющего кода, соответствующем числу 9.

Многодекадный двоично-десятичный интегратор последовательного переноса составляется путем последовательного подключения счетных декад и объединений выходов селектирующих импульсно-потенциальных вентилей в общей схеме сборки. Погрешность такого интегратора в каждый момент времени будет равна сумме погрешностей выходных импульсных последовательностей каждой декады.

Импульсы на вторую счетную декаду поступают в моменты прихода каждого десятого импульса на вход первой счетной декады. В связи с этим отрезки максимальных положительных погрешностей последовательностей второй счетной декады в каждый период входных импульсов этой декады будут начинаться на вертикали, соответствующей началу поступления импульсов на вход первой счетной декады, и окан-

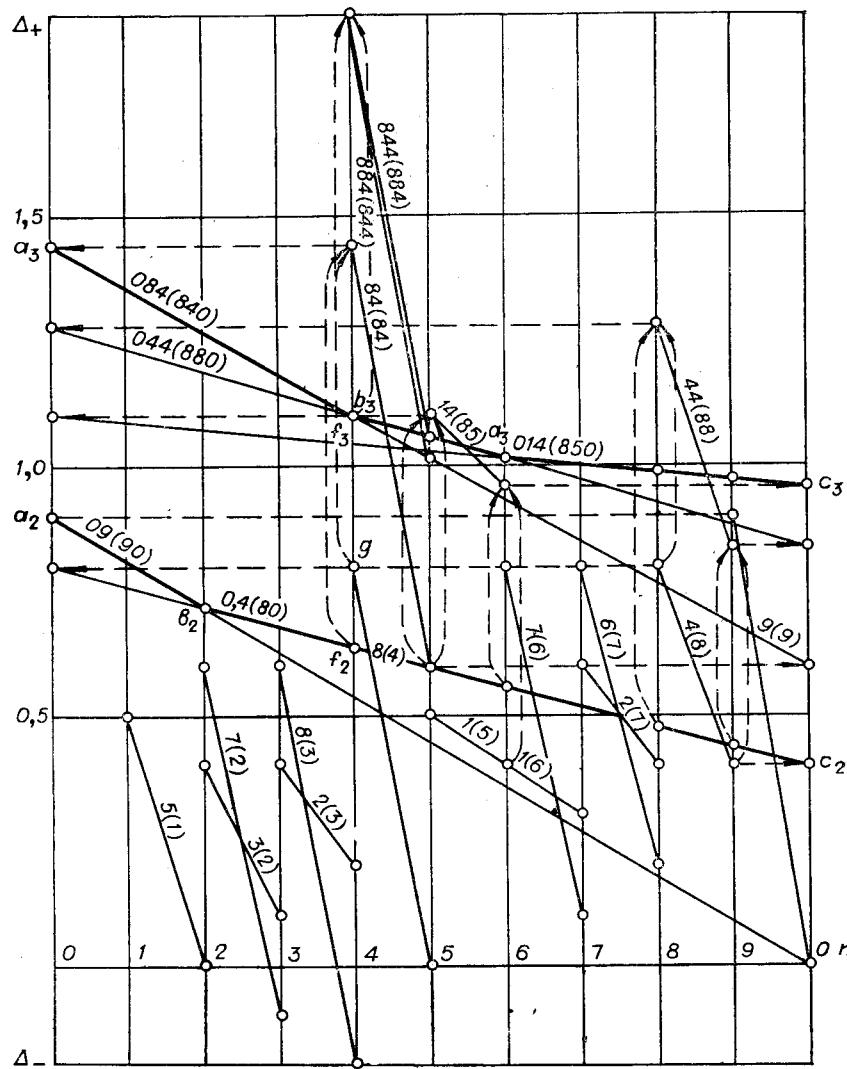


Рис. 2.

чиваться на вертикали, соответствующей моменту поступления десятого импульса. Уровни начала и окончания отрезков максимальных составляющих погрешностей первой декады равны соответственно уровням начала и окончания отрезков максимальных составляющих погрешностей второй декады в результате идентичности построения декад рассматриваемого двоично-десятичного интегратора.

Из рассмотрения максимальных составляющих погрешностей последовательностей одной декады приходим к выводу, что линия максимальных составляющих погрешностей второй декады может быть составлена из растянутых отрезков: 9(9) — начинающегося на наивысшем уровне; 4(8) — оканчивающегося на наивысшем уровне и у которого наибольший начальный уровень в сравнении с отрезками, оканчивающимися на том же уровне.

Таким образом, линией максимальной составляющей погрешности последовательностей второй декады будет ломаная линия $a_2 b_2 c_2$, составленная из отрезков 09(90) и 04(80).

Величина погрешности двух первых декад интегратора определяется путем суммирования величины верхнего уровня отрезка погрешно-

сти первой декады с уровнем линии $a_2b_2c_2$ для данного момента времени. Максимальная положительная погрешность двухдекадного интегратора будет непосредственно при поступлении на его вход 84-го импульса, если состояние управляющего кода соответствует числу 84. Она равна сумме погрешностей, соответствующих точкам g и $f_2(0,64+0,8=1,44)$.

Для нахождения максимальной положительной погрешности трехдекадного интегратора необходимо сначала построить линию максимальных составляющих погрешностей второй и третьей счетных декад. Максимальная составляющая погрешность третьей декады в промежутке времени между двумя следующими друг за другом импульсами, поступающими на вход второй счетной декады интегратора, может быть представлена отрезком, начинающимся на вертикали, соответствующей началу поступления импульсов на вход первой счетной декады, и оканчивающейся на вертикали, соответствующей моменту поступления десятого импульса. Причем в результате идентичности счетных декад интегратора нижний и верхний уровни отрезков линии максимальных положительных составляющих погрешностей второй счетной декады между двумя следующими друг за другом импульсами, поступающими на вход первой счетной декады, будут соответственно равны верхнему и нижнему уровням отрезков максимальных положительных составляющих погрешностей третьей счетной декады в промежутке времени между поступлением одноименных импульсов на вход второй счетной декады.

Для построения линии максимальных составляющих погрешностей последовательностей второй и третьей счетных декад наибольший интерес представляют погрешности двухдекадного умножителя, представленные отрезками:

$84(84)$ — имеет наибольший начальный уровень;

$14(85)$ — имеет наибольший конечный уровень;

$44(88)$ — его конечный уровень незначительно ниже конечного уровня отрезка $14(85)$, однако начальный уровень значительно превышает начальный уровень отрезка $14(85)$.

Растянув в соответствии с вышесказанным отрезки $84(84)$, $14(85)$, $44(88)$, получим отрезки $084(480)$, $014(850)$, $044(880)$ максимальных составляющих погрешностей последовательностей 2-й и 3-й декад относительно диаграммы погрешностей первой декады, которые и составляют ломаную линию $a_3b_3d_3c_3$.

Максимальная положительная погрешность трехдекадного умножителя определяется путем суммирования погрешностей, представленных точками g и f_3 , и равна $(0,8+1,11=1,91)$, что является верхним уровнем двух стрекоз $844(884)$ и $884(844)$. Таким образом, максимальная положительная погрешность трехдекадного интегратора возникает дважды: при состоянии управляющего кода, соответствующем числу 844, и при числе импульсов на входе интегратора, равном 884; при состоянии управляющего кода, соответствующем числу 884, и числе импульсов на входе, равном 844.

Нахождение максимальной положительной погрешности 4-, 5- и т. д.-декадных интеграторов последовательного переноса аналогично нахождению таковой для трехдекадного интегратора. Следует отметить, что, начиная с семидекадного интегратора, наблюдается чередование стабилизации линий максимальных составляющих погрешностей рассматриваемого интегратора.

Диаграмму рис. 2 можно использовать для определения максимальной отрицательной погрешности, представив ее перевернутой, ввиду симметричности всех последовательностей относительно 5-го импульса. Управляющие коды, при которых будет происходить максимальная отрицательная погрешность, соответствуют управляющим кодам воз-

никновения максимальной положительной погрешности. Числа импульсов, непосредственно перед поступлением которых возникает отрицательная погрешность, представляются дополнительным кодом к числу импульсов, при которых возникает соответствующая положительная погрешность.

Рассмотренный выше цифровой интегратор последовательного переноса с минимальной неравномерностью следования импульсов на выходе не может найти широкого применения ввиду сложности его построения. Рассмотрим более простые варианты построения двоично-десятичных интеграторов последовательного переноса с использованием

декад с одним недвоичным переходом при наличии 4 триггеров, когда недвоичный переход организуется при участии 3 из них. Такая задача сводится к пяти различным вариантам построения устройств пересчета на пять с участием нулевого состояния, представленным на рис. 3.

Общей особенностью построения делителей с пересчетом на пять по переходам $0 \rightarrow 4$, $1 \rightarrow 5$, $2 \rightarrow 6$ и $3 \rightarrow 7$ является простота реализации так называемого обратимого интегратора. Пример возможной реализации такого интегратора с использованием перехода $2 \rightarrow 6$ представлен на рис. 4. Здесь цифры I и II обозначают соответственно импульсно-потенциальные вентили и импульсные схемы сборки; цифры у триггеров счетной декады указывают вес каждого триггера, а цифры в скобках — число импульсов, снимаемых с инверсного выхода триггера при поступлении 10 импульсов на вход декады.

На рис. 5 представлена временная диаграмма, поясняющая работу обратимого двоично-десятичного интегратора.

Поскольку графический метод определения максимальных погрешностей такого интегратора имеет ряд особенностей по сравнению с интегратором с минимальной неравномерностью импульсов на выходе, рассмотрим определение положительной максимальной погрешности двоично-десятичного интегратора, счетная декада которого работает в коде 1—2—4—2 (рис. 6).

Здесь для упрощения графических построений рассматриваются сначала погрешности импульсных последовательностей выхода устройства пересчета на пять. По формуле (4) определяются крайние точки отрезков погрешностей устройства пересчета на пять в промежутках времени между двумя следующими друг за другом входными импульсами, из них выбираются

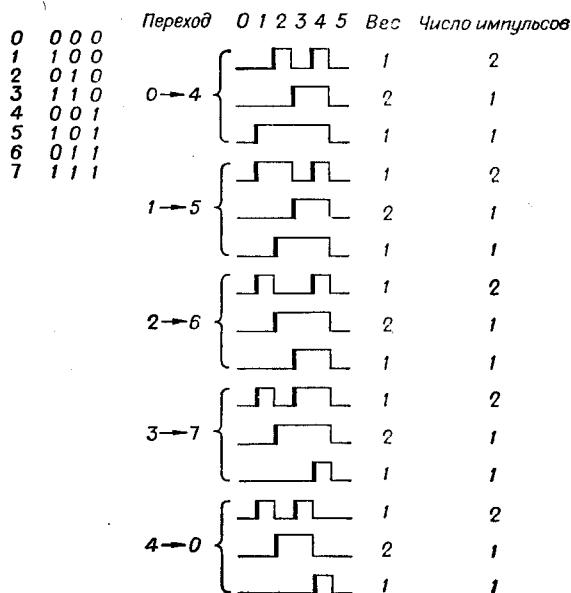


Рис. 3.

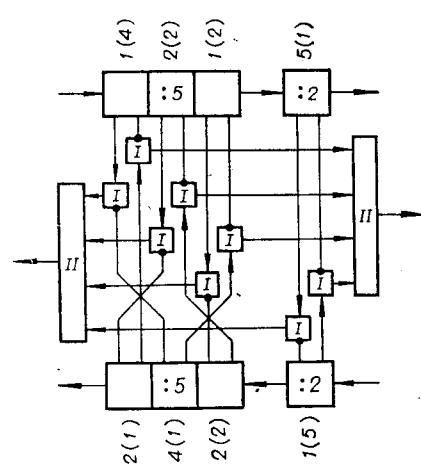


Рис. 4.

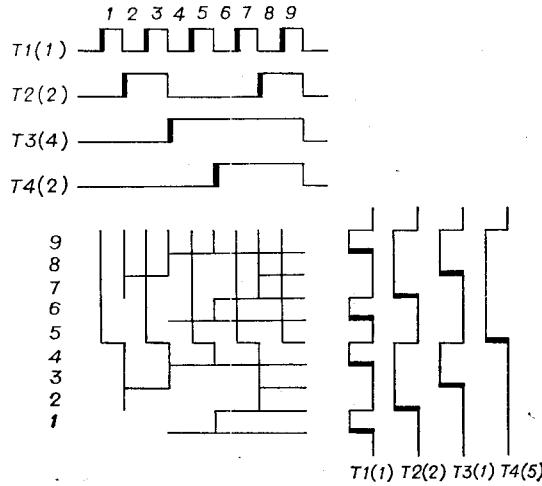


Рис. 5.

устройства пересчета на пять, растянутый таким образом, что начинается на вертикали, соответствующей началу поступления импульсов на вход устройства пересчета на пять, а оканчивается на вертикали, соответствующей приходу 5-го импульса, представляет погрешность последовательности последующего разряда по отношению к погрешности последовательности первого двоичного разряда, представленной в масштабе, когда пяти импульсам устройства пересчета на пять соответствует полный цикл двоичного разряда, т. е. поступление двух импульсов.

Положительная погрешность последовательности двоичного разряда представлена на диаграмме штриховым отрезком 5(1) на промежутке времени 1—2 по отношению к двоичному разряду.

Путем суммирования максимальной положительной погрешности двоичного разряда с уровнем линии a_2c_2 максимальной составляющей погрешности устройства пересчета на пять получаем отрезок 35(21), верхний уровень которого представляет максимальную положительную погрешность декады интегратора, равную 1, 0, возникающую при управляющем коде, соответствующем цифре 8, непосредственно после 5 импульсов, поступивших на вход декады.

Для построения линии максимальных составляющих погрешностей последовательностей декады ($a_2b_2c_2$) по отношению к диаграмме погрешностей устройства пересчета на пять необходимо растянуть отрезок 35(21) и часть линии a_2c_2 с промежутка времени (0—1) по отношению к двоичному разряду таким образом, чтобы они начинались на вертикали, соответствующей началу

отрезки максимальных составляющих погрешностей на данных промежутках времени (см. отрезки 2(1), 3(2), 4(3), 1(3), 4(4) на диаграмме рис. 6). Максимальная составляющая положительная погрешность устройства пересчета на пять представляется отрезком 3(2). Декада счетчика умножителя (интегратора) в данном случае составляет последовательным соединением двоичного разряда со входом устройства пересчета на пять. Поэтому отрезок максимальной составляющей погрешности уст-

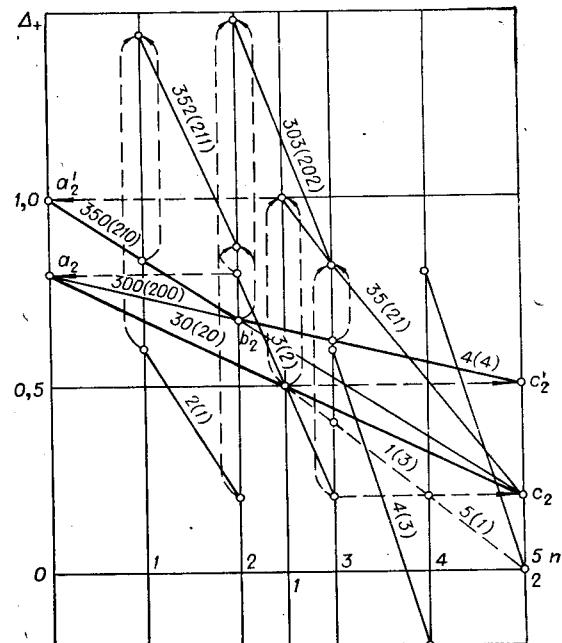


Рис. 6.

поступления импульсов на вход устройства пересчета на пять, а заканчивались на вертикали, соответствующей приходу 5-го импульса.

Путем суммирования погрешностей устройства пересчета на пять с уровнем линии $a_2 b_2 c_2$ определяется максимальная положительная погрешность умножителя, составленного из устройства пересчета на пять на входе и последующей декады. Эта погрешность представлена на диаграмме отрезком 303(202), равна 1,48 и возникает при управляющем коде, соответствующем числу 33, непосредственно после 22-го импульса, поступившего на вход.

На диаграмме рис. 6 приняты следующие обозначения: числа, обозначающие отрезки, представлены сочетанием управляющих кодов устройств пересчета на пять и двоичных разрядов. При этом старший по весу разряд находится справа. Числа в скобках представляют количество импульсов, поступивших на вход. Здесь старший разряд находится слева. Следует заметить, что при определении количества импульсов, требуемого для возникновения максимальной положительной погрешности интегратора, составленного из устройства пересчета на пять и последующих декад, следует учесть, что цикл счетчика будет сокращенным вдвое. Так, число импульсов, представленное на диаграмме числом 21, следует воспринимать как десятичное число 5, а число 202 для интегратора, начинающегося с устройства пересчета на пять, как десятичное число $22=44/2$.

Определение максимальных погрешностей двоично-десятичных интеграторов последовательного переноса путем разделного рассмотрения погрешностей устройства пересчета на пять и погрешностей декад позволяет попутно определять погрешности интеграторов, состоящих из устройства пересчета на пять в сочетании с декадами.

Определение максимальной отрицательной погрешности двоично-десятичного интегратора последовательного переноса аналогично определению его максимальной положительной погрешности.

Нахождение максимальной погрешности интеграторов, в счетной декаде которого сначала происходит деление входной последовательности импульсов на пять, а затем на два, аналогично нахождению максимальной погрешности интегратора со счетными декадами с первым двоичным разрядом с той лишь разницей, что погрешность последовательности двоичного разряда представляется на диаграмме отрезком, начинающимся на вертикали, соответствующей началу поступления импульсов на вход счетчика интегратора, и оканчивающимся на вертикали, соответствующей моменту поступления пятого импульса. Это следует из того, что изменения состояния двоичного разряда происходят здесь по каждому циклу устройства пересчета на пять.

Рассматривая описанные выше примеры определения максимальных погрешностей двоично-десятичных интеграторов последовательного переноса, приходим к выводу, что графический метод определения максимальных положительной и отрицательной погрешностей цифровых интеграторов последовательного переноса сводится к следующему.

I. Представление интегратора как последовательное соединение составляющих интеграторов со счетчиками, работающими с минимально возможными коэффициентами пересчета.

II. Определение максимальной положительной погрешности интегратора.

A. Нахождение линии максимальных составляющих погрешностей последнего (n -го) составляющего интегратора.

1). Определение функции погрешностей в зависимости от распределения выходных импульсов данного интегратора.

2). Определение для каждого периода входных импульсов данного интегратора линий максимальных составляющих погрешностей при различных состояниях управляющего кода, которые представляются

отрезками: а) имеющими наивысший начальный уровень (при равенстве начальных уровней отрезков выбирается отрезок с наивысшим конечным уровнем); б) имеющими наивысший конечный уровень (при равенстве конечных уровней отрезков выбирается отрезок с наивысшим начальным уровнем); в) имеющими начальный и конечный уровни в промежутках между соответственно начальными и конечными уровнями отрезков (п. а) и (п.б) и проходящими выше хотя бы одной из точек пересечения отрезков, составляющих линию максимальных составляющих погрешностей.

3). Составление из линий максимальных составляющих погрешностей всех периодов входных импульсов данного интегратора, сведенных к одному периоду, линии максимальных составляющих погрешностей этого интегратора (см. п. 2) в масштабе, когда период входных импульсов данного интегратора соответствует циклу его счетчика.

Б. Определение линии максимальных составляющих погрешностей n -го и $(n-1)$ -го составляющих интеграторов.

1). Выполнение п.А(1) и п.А(2) для $(n-1)$ -го интегратора и представление отрезков в масштабе, когда изображения циклов счетчиков $(n-1)$ -го и n -го составляющих интеграторов идентичны.

2). Сложение уровней отрезков максимальных составляющих погрешностей $(n-1)$ -го составляющего интегратора с уровнями линии максимальных составляющих погрешностей n -го составляющего интегратора для каждого периода цикла счетчика $(n-1)$ -го интегратора.

3). Выполнение п.А(2) и п.А(3) для устройства, состоящего из $(n-1)$ -го и n -го составляющих интеграторов.

В. Повторение п.Б до получения линии максимальных составляющих погрешностей всех интеграторов, кроме первого.

Г. Выполнение п.Б(1) и п.Б(2) для 1-го составляющего интегратора.

Максимальная положительная погрешность интегратора будет представлена тем из отрезков максимальных составляющих погрешностей интегратора, который будет иметь наивысший уровень по сравнению с остальными.

III. Определение максимальной отрицательной погрешности интегратора производится аналогично определению максимальной положительной погрешности.

Описанным выше графическим методом были найдены максимальные положительные и отрицательные погрешности двоично-десятичного интегратора с минимальной неравномерностью импульсов на выходе, двоично-десятичных интеграторов со счетными декадами, работающим в кодах 1—2—4—2, 1—2—1—5, 1—2—4—8, и двоичного интегратора последовательного переноса. Причем полученные результаты определения максимальных погрешностей двоичного интегратора полностью совпадают с результатами известных ранее аналитических методов [1, 2].

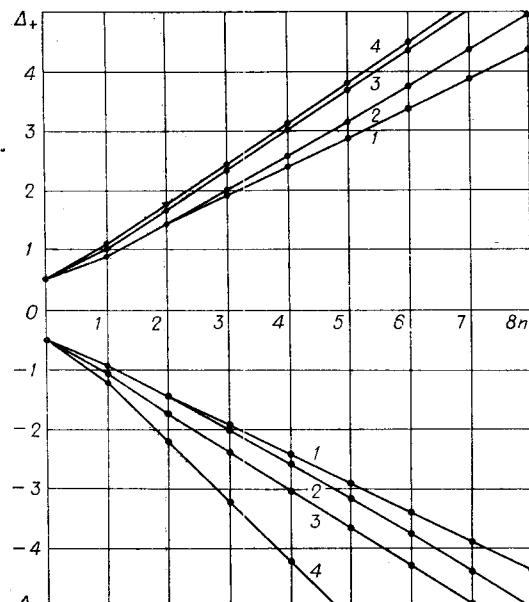


Рис. 7.

На рис. 7 представлена зависимость максимальных погрешностей двоичного и двоично-десятичных интеграторов последовательного переноса от числа разрядов и структуры декад (для двоично-десятичных), причем число разрядов двоичного интегратора приведено к количеству декад двоично-десятичных интеграторов с тем же коэффициентом пересчета.

На рис. 7 приняты следующие обозначения: 1 — интегратор с минимальной неравномерностью импульсов на выходе; 2 — двоичный интегратор; 3 — интегратор со счетчиком в коде 1—2—4—2; 4 — интегратор со счетной декадой, работающей в коде 1—2—4—8.

На основании изложенного приходим к выводу, что при построении приборов с десятичным отсчетом с целью уменьшения погрешности от неравномерности следования импульсов и организации обратимого цифрового интегратора последовательного переноса следует применять в интеграторе устройства пересчета в коде 1—2—4—2 по переходам 1→5 или 2→6, так как в этом случае погрешность от неравномерности незначительно превышает погрешность двоичного интегратора и меньше погрешности интегратора с пересчетом в коде 1—2—4—8. Построение двоично-десятичных интеграторов с наиболее равномерной расстановкой импульсов на выходе требует значительных затрат оборудования, и хотя их погрешность меньше погрешности двоичного интегратора, применение таких интеграторов менее рационально.

ЛИТЕРАТУРА

1. А. А. Воронов. Цифровые модели для систем автоматического управления. М.—Л., Изд. АН СССР, 1960.
2. Яи Си-Зен. Определение максимальной погрешности двоичного умножителя.—Автоматика и телемеханика, 1960, т. 21, № 7.

Поступила в редакцию 7 марта 1974 г.;
окончательный вариант — 4 июня 1974 г.

УДК 621.382 : 681.3.06

В. И. НИКИШИН, Н. Л. РАТМИРОВ, В. Н. ХАРИН
(Воронеж)

ОПИСАНИЕ ГРАФИЧЕСКОЙ ИНФОРМАЦИИ В ЭСКИЗЕ ТОПОЛОГИИ ИНТЕГРАЛЬНЫХ СХЕМ В РЕЖИМЕ «ON LINE»

В большинстве случаев проектирование топологии интегральных схем (ИС) с помощью ЭВМ ведется в режиме человек—машина. Наиболее распространенными являются методы описания топологии, а также конфигурации электрической схемы с помощью стандартных устройств ввода ЭВМ [1]. Хотя данный способ и позволяет вводить информацию о топологии в ЭВМ, но является весьма сложным для координатного описания графического изображения высокой сложности. Ориентированные на языки программирования высокого уровня (ФОРТРАН, АЛГОЛ) языки описания топологии [2—4] сложны для пользователей, занимающихся подготовкой и организацией ввода графической информации, а подготовка информации большого объема сопровождается большим количеством ошибок.