

$F(26)$ — снятие блокировки запроса;

$F(10)$ — сброс запроса.

Технические характеристики АЦП: погрешность $\pm 0,01\%$ в диапазоне — 20—50°C; динамический диапазон — $\pm 6,5536$ В; разрешающая способность — 200 мкВ; время измерения одного канала — 150 мкс; время фиксации входного напряжения — 15 мкс; входное сопротивление — 10^8 Ом; емкость измерительной части относительно «земли» — 100 пФ.

ЛИТЕРАТУРА

1. Карлинер М. М., Нифонтов В. И., Орешков А. Д. Особенности построения управляющей аппаратуры в стандарте САМАС для ускорительных установок. — В кн.: Автоматизация научных исследований на основе применения ЭВМ. (Труды конференции.) Новосибирск, изд. ИАиЭ СО АН СССР, 1977, с. 228.
2. Болванов Ю. А., Купер Э. А., Нифонтов В. И., Орешков А. Д. Многоканальная широкодиапазонная измерительная система для ввода данных в ЭВМ. — «Автометрия», 1974, № 3, с. 9.

Поступила в редакцию 31 февраля 1978 г.

УДК 621.317.795.2

А. Н. КАСПЕРОВИЧ, В. В. КУРОЧКИН

(Новосибирск)

ОСОБЕННОСТИ ПОСТРОЕНИЯ МНОГОКАНАЛЬНОЙ ЧАСТОТНО-ВРЕМЕННОЙ АППАРАТУРЫ НАНОСЕКУНДНОГО РАЗРЕШЕНИЯ

В связи с возрастающим усложнением экспериментальных исследований и необходимостью их автоматизации с помощью ЭВМ в настоящее время все большее внимание уделяется вопросам разработки модулей на основе стандарта САМАС [1, 2]. Одним из важных направлений автоматизации научных исследований при физическом эксперименте является создание частотно-временных устройств для генерации временных сдвигов и измерения интервалов времени (а также генерации импульсов и измерения их частоты).

Практика эксперимента требует разработки многоканальной широкодиапазонной надежной и простой в эксплуатации аппаратуры подобного назначения с повышенным временным разрешением. Для построения такой аппаратуры наиболее эффективны цифровые методы [2, 3]. По-видимому, лишь для узкодиапазонных устройств с разрешением порядка 1 нс могут оказаться целесообразными аналоговые методы [4]. Элементной базой, обеспечивающей повышенное разрешение в цифровых блоках, являются микросхемы ЭСЛ-логики. В связи с этим была поставлена задача разработки методов построения и структурных схем аппаратуры для вышеуказанных целей на стандартных ЭСЛ-микросхемах, обеспечивающих получение наносекундного разрешения, а также исследование особенностей конструирования устройств на таких микросхемах.

Обычно при создании подобной аппаратуры разрабатываются модули, выполняющие отдельные функции (создаются либо таймеры, либо счетчики, либо генераторы импульсов). В то же время все эти модули имеют много общих узлов и, естественным образом, возникает вопрос об объединении всех этих функций в одном модуле.

В настоящей работе излагаются результаты исследования возможностей создания многофункциональных модулей в стандарте САМАС

и разработки многоканальной аппаратуры в соответствии с вышеприведенными соображениями. Дополнительным требованием, повлиявшим на структуру разработанных устройств, было обеспечение возможности их автономной работы (без ЭВМ) в режиме «off line».

Рассмотрим два способа построения многоканальных генераторов временных сдвигов (таймеров) и соответственно способы размещения аппаратуры применительно к стандарту САМАС, предусматривающему модульный принцип построения системы.

1. В одном блоке (основном) могут быть расположены опорный генератор и быстродействующий счетчик. В каждом канале системы имеются лишь цифровые компараторы, которые сравнивают коды, записанные по магистрали в соответствующие регистры памяти, с текущим кодом счетчика и формируют импульсы в случае их равенства. Однако при этом возникают трудности при передаче текущего кода в каждый канал системы. На наш взгляд, для этой цели занимать магистраль нецелесообразно, так как в процессе генерации временных интервалов магистраль крейта может быть занята общением с другими модулями, расположенными в этом крейте. С другой стороны, коды быстродействующей части счетчика, работающей на частоте 100 МГц, вообще нельзя подавать через магистраль. Поэтому при построении системы по такому принципу необходимо либо подводить 24-разрядный текущий код счетчика с помощью коаксиальных кабелей через лицевую панель основного блока к каждому из пяти-шести каналов системы, либо занять магистраль на время формирования временных интервалов и лишь быстроменяющуюся часть текущего кода подавать с помощью коаксиальных кабелей. При этом теряется автономность каждого канала системы, содержащего только цифровой компаратор.

2. Опорный генератор расположен в отдельном блоке, например в блоке ввода данных и индикации частотно-временных параметров (БВДИ), а в состав каждого канала, кроме регистра памяти, входит свой счетчик и цифровой компаратор. Такой вариант несколько сложнее по сравнению с первым, однако имеет ряд преимуществ. После занесения требуемого кода в каждый канал магистраль освобождается и может быть использована для работы с другими модулями в течение всего времени формирования временных последовательностей. Количество внешних связей с помощью коаксиальных кабелей становится минимальным: одна на каждый канал системы для подачи опорной частоты. Присутствие в каждом канале системы своего счетчика обеспечивает возможность организации и других (кроме таймера) режимов работы канала: генератора кварцованных частот, измерителя частот и временных интервалов.

Для построения счетчика в каждом канале, работающем в режиме таймера, возможны два варианта. При использовании первого из них импульсы с опорного генератора подаются на счетчик прямого счета, который предварительно устанавливается в нулевое состояние. Цифровой компаратор выдает сигнал, когда текущий код счетчика оказывается равным заданному. При использовании второго варианта в счетчик обратного счета предварительно записывается код временного интервала. Импульсы на счетчик подаются до тех пор, пока код в счетчике не окажется нулевым. Дешифратор нулевого состояния счетчика выдает сигнал с задержкой, пропорциональной записанному коду.

В таймерах, реализованных по первому варианту, оказываются существенными задержки в счетчике, из-за которых некоторые значения устанавливаемых интервалов времени оказываются нереализуемыми. Для получения малых задержек счетчик приходится делать с параллельным переносом и целиком выполнять на микросхемах с малым временем распространения. При построении таймеров по второму варианту требования по быстродействию к старшим разрядам счетчика ослабля-

ются. Упрощается также схема выделения окончания временного интервала, соответствующего записанному коду. В силу этих соображений и был выбран второй способ формирования временных интервалов с использованием счетчика обратного счета.

Блок-схема разработанной аппаратуры представлена на рис. 1. В ее состав входит БВДИ и несколько каналов измерения и генерации временных интервалов. В верхней части схемы представлен БВДИ; в нижней — блок-схема одного канала аппаратуры.

Задание кодов временных интервалов выполняется с помощью оцифрованных переключателей, индикация — с помощью табло на электролюминесцентных лампах. С целью удобства работы задание и индикация кодов осуществляются в десятичном коде, а все числа представляются в двоично-десятичном коде. Если же данные поступают через контроллер крейта от ЭВМ, то преобразовывать двоичные числа в двоично-десятичные и обратно должна ЭВМ. БВДИ содержит дешифратор, преобразующий двоично-десятичный код в девяти сегментный код управления электролюминесцентными лампами; интерфейсные платы связи с магистралью (с сервисным регистром); кнопочный переключатель, определяющий модуль, с помощью которого осуществляется обмен данными; генератор частоты 100 МГц; тумблер режима работы «off line» — «on line».

В режиме «on line» шины W модуля присоединяются к табло, а кодовый переключатель — к шинам R . В режиме «off line» БВДИ выполняет роль контроллера крейта: табло подключается к шинам R , а кодовый переключатель — к шинам W . В этом режиме между БВДИ и каждым каналом осуществляется дополнительная связь по резервным шинам магистрали $P1$ и $P2$, по которым передаются сигналы, управляющие передачей данных.

Каждый канал содержит шестидекадный счетчик двоично-десятичного кода, промежуточный регистр памяти, интерфейсную плату связи с магистралью, а также источник питания — 2 В. На передней панели блока канала размещен переключатель режимов работы и кнопки занесения данных и чистки промежуточного регистра и реверсивного счетчика, а также коаксиальные разъемы, через которые подаются и снимаются входные и выходные сигналы.

На рис. 2 представлена упрощенная структурная схема одного из каналов, поясняющая организацию различных режимов работы. Переключение режимов осуществляется переключателем на три направления: П1, П2, П3. Переключатель имеет пять положений и обеспечивает следующие режимы: 1 — режим таймера; 2 — режим генератора импульсов с кварцовой частотой $f_0 = 5 \div 50$ МГц; 3 — режим генератора импульсов с $f_0 = 100$ Гц $\div 5$ МГц; 4 — режим измерителя частоты; 5 — режим измерителя интервалов времени.

Согласование уровней микросхем серий 100 и 155 осуществляется с помощью преобразователей уровня (ПУ). Для формирования импульсов длительностью, необходимой для работы ТТЛ-и ЭСЛ-микросхем, используются одновибраторы (ОВ), схемы которых описаны ниже. Дешифраторы (Дш) выделяют заданное состояние элементов счетчика. Формирование выходных импульсов канала осуществляется с помощью цифрового компаратора (ЦК), сравнивающего код требуемой длительности выходного импульса с кодом счетчика прямого счета. Длительность выходного импульса задается переключателем, расположенным на передней панели каждого канала, и может изменяться в пределах от 10 до 100 нс через 10 нс. Сигнал запуска (команда формирования заданного интервала времени) подается на вход START.

Если для режима таймера необходим счетчик обратного счета, то для режима измерителя удобнее иметь счетчик прямого счета, чтобы не производить дополнительных операций с полученным в результате

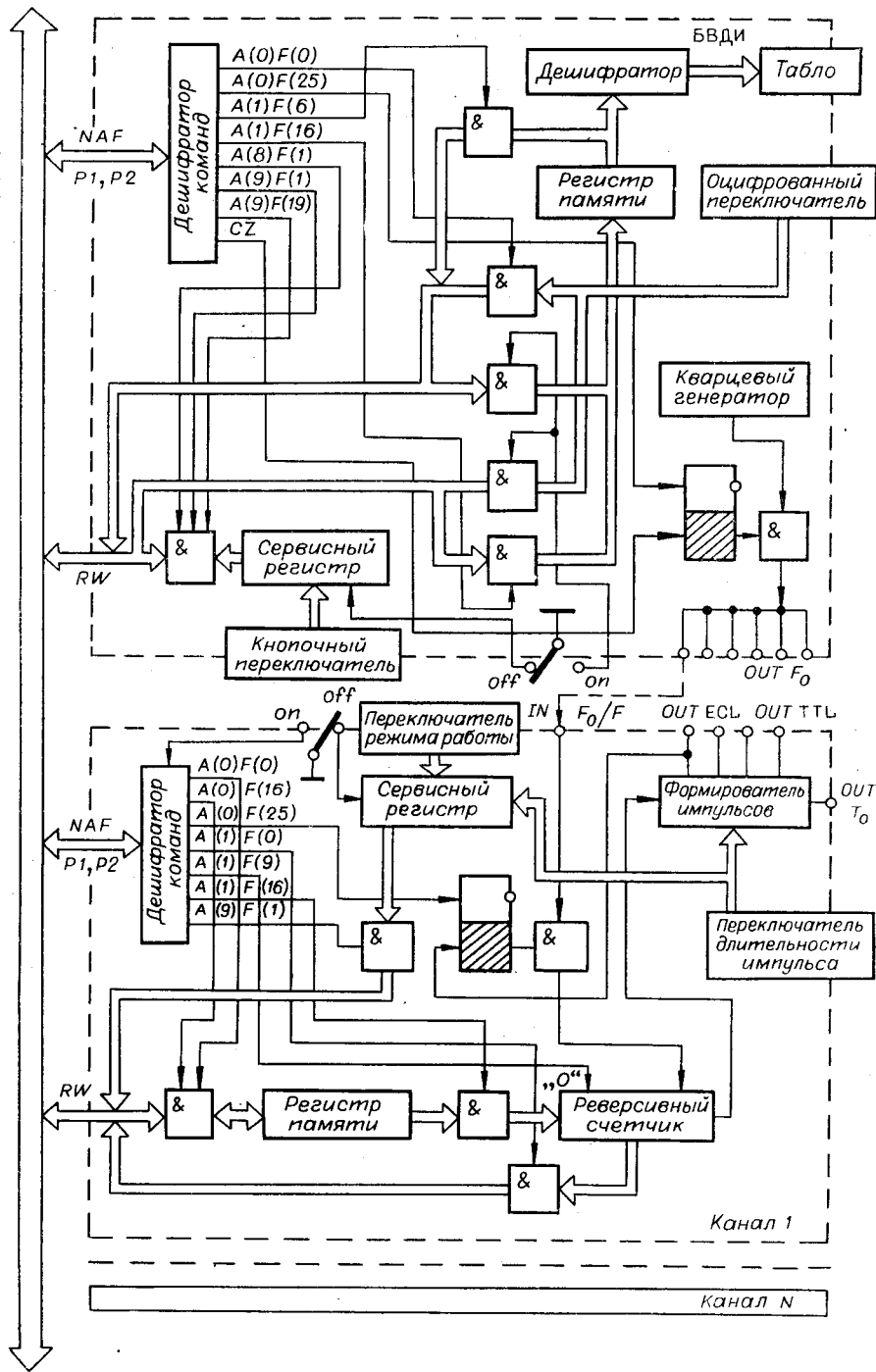


Рис. 1.

измерения 24-разрядным кодом. Поэтому в основу каждого канала заложен счетчик с управляемым направлением счета — реверсивный счетчик (РС) на микросхемах серии 155. Быструю часть канала выполнять в виде РС нецелесообразно, поскольку в такой декаде затруднительно обеспечить необходимые значения задержек. Поэтому быстрая часть

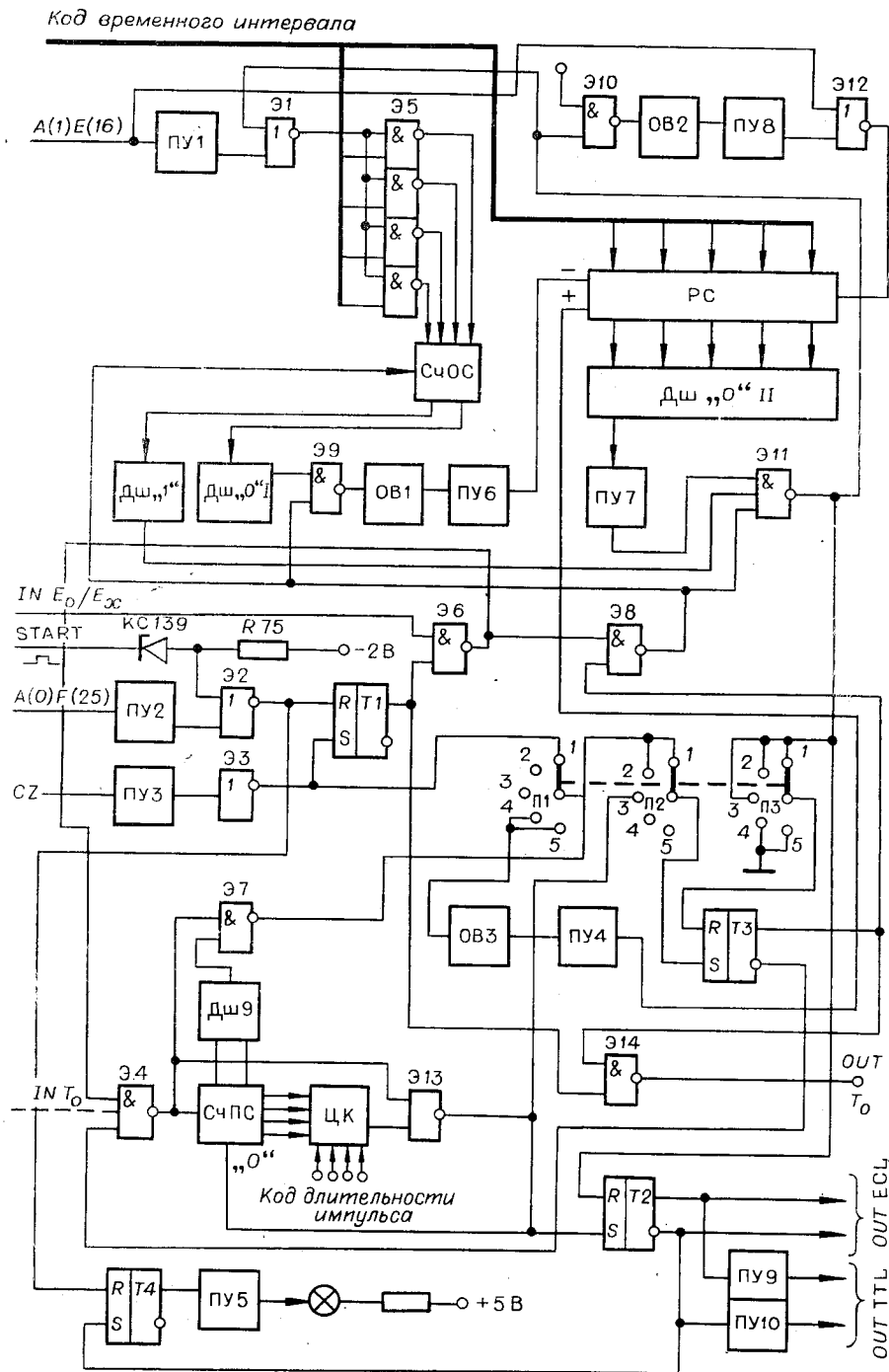


Рис. 2.

содержит два отдельных счетчика: синхронный счетчик обратного счета (СЧОС), связанный со входом вычитания РС, и синхронный счетчик прямого счета (СЧПС), подключаемый ко входу сложения РС. Эти однокладные счетчики выполнены на микросхемах серии 100. Подобное построение канала позволило получить хорошее временное разрешение

и в то же время уменьшило рассеиваемую мощность устройства при его высокой разрядности.

Применение регистра промежуточной памяти в канале упрощает процедуру многократного повторения заданных интервалов времени за счет исключения операций и затрат времени на восстановление информации в счетчике. Оно существенно необходимо для режима генерации импульсов, в котором после формирования каждого импульса осуществляется перепись заданного интервала между импульсами в РС.

При генерировании частотно-временных последовательностей (режимы 1, 2) РС включен на вычитание; код, поступающий с магистрали, пропорционален требуемому времени задержки между импульсами. Импульс, соответствующий нулевому коду РС, запускает блок формирования импульсов.

В режиме таймера каждый канал на импульс запуска формирует один импульс с требуемыми задержкой и длительностью. После окончания формирования временного интервала в РС автоматически заносится код из промежуточного регистра памяти. При многократных экспериментах это оказывается удобным, так как канал при этом сразу готов к следующему запуску.

При формировании набора кварцованных частот (режимы 2, 3) одновременно осуществляются процесс генерации выходного импульса, перезапись числа из регистра в РС и запуск нового цикла.

В режиме измерителя 4, 5 РС включается в режим суммирования. При измерении временных интервалов в канале осуществляется заполнение измеряемого интервала кварцовой частотой 100 МГц: на вход РС подаются импульсы F_0 от генератора из БВДИ. Образцовый интервал времени, необходимый при измерении частоты, формируется соседним каналом. Результаты измерений могут индексироваться на цифровом табло БВДИ.

При создании аппаратуры, работающей в наносекундном диапазоне, важными оказываются времена задержек сигналов в различных цепях.

Оценим величину несоответствия сформированного интервала одним из каналов временному интервалу, код которого записан в счетчик («мертвое» время). Время задержки появления сигнала на выходе триггера T_2 (t_3^{START}) оказывается минимальным при подаче импульса START на вентиль Э2, когда в СчОС записана единица, а значит, формируется временная задержка в 10 нс (Дш «1» и Дш «0» подают разрешающий потенциал на вентиль Э11). Тогда время t_3 равно сумме времен задержек распространения сигнала через вентиль Э2 ($t_3^{Э2}$), триггер Т1 ($t_3^{Т1}$), вентиль Э6 ($t_3^{Э6}$), вентиль Э8 ($t_3^{Э8}$), вентиль Э11 ($t_3^{Э11}$) и триггер T_2 :

$$t_3 = t_3^{Э2} + t_3^{Т1} + t_3^{Э6} + t_3^{Э8} + t_3^{Э11} + t_3^{Т2}.$$

Если учесть, что все эти элементы выполнены на микросхемах серии 100 и принять для вентилях $t_3^B = 2$ нс, а для триггеров $t_3^T = 3,3$ нс, величина t_3^{START} оказывается равной, вместо требуемых $\Delta t_0 = 10$ нс, величине $t_3 = 14,6$ нс. Тогда «мертвое» время таймера $a_{M^2} = t_3 - \Delta t_0 = 14,6 - 10 = 4,6$ нс. В связи с тем, что генератор опорной частоты 100 МГц не синхронизирован с сигналом запуска, нестабильность сформированного временного интервала оказывается равной $t_{н}^{START} = 4,6 - 14,6$ нс = $=(9,6 \pm 5)$ нс.

Для организации работы каждого канала в режиме генератора импульсов необходимо обеспечить требуемые времена задержек как по цепям управления, так и по цепям восстановления (записи) кода в счетчиках. Максимальная частота (режим 2) генератора равна 50 МГц. В СчПС записывается единица, что обеспечивает длительность сформированного выходного импульса, равную шагу дискретности $\Delta t_0 =$

≈ 10 нс. В этом режиме работают только быстродействующие схемы СчПС и СчОС. После срабатывания триггера $T1$ по команде $A(0)F(25)$ или с поступлением импульса START через вентиль Э6 проходят импульсы опорной частоты. Коммутацию очередности работы счетчиков СчПС и СчОС осуществляет триггер $T3$. Время срабатывания и распространения сигналов в цепях подготовки этого триггера по $R-S$ -входам не должно превышать 10 нс:

$$T_{\text{ц}}^R = t_3^{T3} + t_3^{\text{Э6}} + t_3^{\text{Э11}} = 3,3 + 2 + 2,5 = 7,8 \text{ н} < 10 \text{ нс};$$

$$T_{\text{ц}}^S = t_3^{T3} + t_3^{T4} + T_3^{\text{Э13}} = 3,3 + 2 + 2 = 7,3 \text{ н} < 10 \text{ нс}.$$

Это же условие должно выполняться для циклов записи единицы в СчОС и нуля в СчПС:

$$T_{\text{ц}}^1 = t_3^{\text{Э11}} + t_3^{\text{Э1}} + t_3^{\text{Э5}} + t_3^{\text{СчПС}} = 2,5 + 2 + 2 + 3,3 = 9,8 \text{ н} < 10 \text{ нс};$$

$$T_{\text{ц}}^0 = t_3^{\text{Э13}} + t_3^{\text{СчПС}} + t_3^{\text{ПК}} = 2 + 3,3 + 2 \cdot 2 = 9,3 \text{ н} < 10 \text{ нс}.$$

С подключением для расширения диапазона генерируемых частот к СчОС медленной части РС возникают некоторые трудности (режим 2). Цикл записи кода в РС

$$T_{\text{ц}}^{\text{зап}} = t_3^{\text{Э11}} + t_3^{\text{Э10}} + t_3^{\text{ОВ2}} + t_3^{\text{ПУ8}} + t_3^{\text{запРС}} + t_3^{\text{Дш11}} + t_3^{\text{ПУ7}} = \\ = 2 + 2 + 4 + 10 + 40 + 24 + 10 = 92 \text{ нс}.$$

Поэтому для восстановления кода в РС необходимо отводить 100 нс (полная емкость СчПС). При этом запуск триггера $T3$ по S -входу осуществляется через дешифратор Дш9 и вентиль Э7, а длительность выходного импульса формируется, как и в режиме 3, триггером $T2$ через вентиль Э13. Труднее оказалось осуществить правильную работу РС совместно с СчОС, поскольку при этом участвует большое количество цепей задержки. Цикл уверенного запуска РС

$$T_{\text{ц}}^{\text{РС}} = t_3^{\text{Э9}} + t_3^{\text{ОВ1}} + t_3^{\text{ПУ6}} + t_3^{\text{РС}} + t_3^{\text{Дш11}} + t_3^{\text{ПУ7}} + t_{\text{и}}.$$

Так как управление вентилем Э11 осуществляется с Дш «1», то время $T_{\text{ц}}^{\text{РС}}$ не должно превышать 90 нс. Особенно важным и составляющим этого времени является $t_{\text{и}}$ — длительность импульса, необходимая для запуска РС (требуется время $t_{\text{и}} = 20$ нс), и время $t_3^{\text{РС}}$ распространения сигнала от момента подачи импульса на счетный вход РС до срабатывания триггера Q_1 . Поэтому для того, чтобы выполнить условие $T_{\text{ц}}^{\text{РС}} \leq 90$, необходимо тщательно выполнить все связи этой цепи. При $t_{\text{и}} = 20$ нс первая декада РС работает уверенно, а для остальных декад потребовался дополнительный одновибратор для расширения счетных импульсов.

Оценим максимальную частоту запуска каждого канала. Вторичный запуск каждого канала системы возможен после окончания работы СчПС и возвращения в исходное состояние триггеров $T1$ и $T3$. Ориентировочно полное время цикла каждого канала системы можно определить из соотношения

$$T_{\text{зап}} = (N + N') \Delta t_0,$$

где N — код временного интервала; N' — коэффициент пересчета СчПС; Δt_0 — период частоты опорного генератора.

Если учесть, что $N' = 10$; $\Delta t_0 = 10$ нс и принять $N = 1$, то минимальная величина $T_{\text{зап}}$ оказывается равной $T_{\text{зап}} = (1 + 10)10 = 110$ нс. Тогда частота запуска канала в режиме таймера не должна превышать $f_{\text{START}} = 1/T_{\text{зап}} = 9$ МГц.

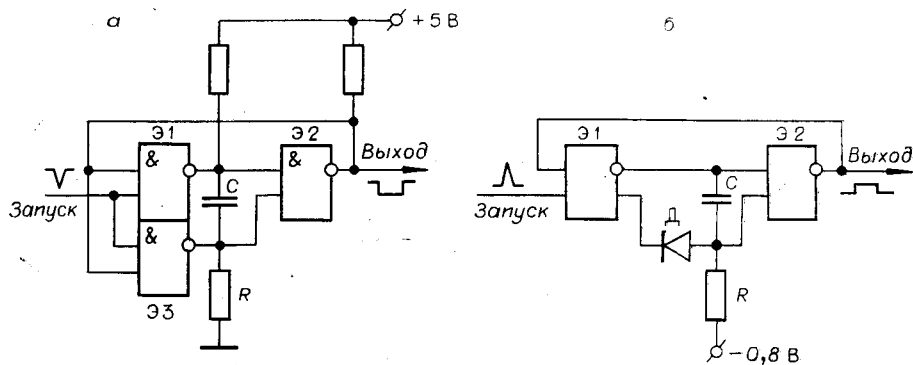


Рис. 3.

Из рассмотренного выше принципа работы канала системы в режиме таймера можно заметить, что если импульс START окажется по длительности больше величины $T_{\text{н}}$, то на выходе устройства может появиться несколько импульсов, так как триггер Т1 не сможет возвратиться в исходное состояние по импульсу с вентиля Э7. Это используется для организации режима работы, при котором формируются пачки импульсов.

Для организации всех режимов работы потребовалось разработать схемы одновибраторов, длительность импульсов которых мало зависела бы от частоты запуска. Для ТТЛ-микросхем разработана и экспериментально исследована схема одновибратора (рис. 3, а), в которой время восстановления уменьшено за счет введения ключа разряда конденсатора на вентиле Э3 (1ЛБ558). В предложенной схеме время разряда уменьшено в $R/r_{\text{нт}}$ раз, где $r_{\text{нт}}$ — сопротивление насыщенного транзистора вентиля Э3, R — сопротивление резистора. Поскольку R обычно имеет значение до 500 Ом, а $r_{\text{нт}}$ — десятки Ом, то время восстановления может быть на порядок меньше длительности импульса одновибратора, которое практически не зависит от частоты запуска.

Аналогичная задача решена для одновибратора на ЭСЛ-микросхемах, в котором для уменьшения времени восстановления использован кремниевый диод, подключенный к прямому выходу вентиля Э1 (см. рис. 3, б). В течение времени, равном длительности импульсов, этот диод смещен в обратном направлении. После окончания импульса диод отпирается и конденсатор C быстро разряжается через него. Потенциал этой обкладки конденсатора оказывается фиксированным напряжением, отличающимся от опорного уровня $-0,8$ В на величину

$$\Delta = \Delta U - \Delta U_{\text{д}},$$

где ΔU — величина логического перепада напряжений для ЭСЛ-микросхем, $\Delta U_{\text{д}}$ — падение напряжения на открытом диоде. Если $\Delta U = 0,8$ В, $\Delta U_{\text{д}} = 0,7$ В, то $\Delta = 0,1$ В. Для этой схемы время восстановления уменьшается приблизительно в $R/r_{\text{д}}$ раз, где $r_{\text{д}}$ — динамическое сопротивление диода. Как и для схемы (рис. 3, а), время восстановления предложенного одновибратора может быть на порядок меньше длительности импульса. Этот одновибратор также можно запускать практически после окончания формирования заднего фронта импульса без заметного изменения длительности импульса.

С применением микросхем серии 100 для обеспечения необходимого быстродействия приходится использовать нагрузочные резисторы сопротивлением 50 Ом и запитывать их от источника -2 В. Так как модуль канала потребляет относительно большую мощность, а аппаратура должна иметь 5—6 одинаковых каналов в одном крейте, то использовать

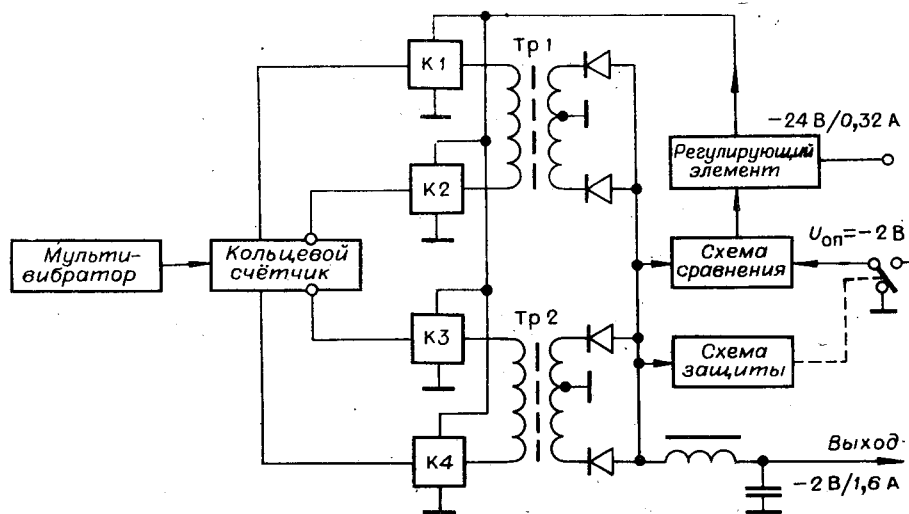


Рис. 4.

для формирования -2 В источник -6 В нецелесообразно. На рис. 4 представлена упрощенная принципиальная схема компенсационного источника напряжения -2 В с преобразователями напряжения на трансформаторах $Tr1$ и $Tr2$ и питаемого от источника напряжения -24 В. Для уменьшения пульсаций попарное управление ключами $K1$, $K2$ и $K3$, $K4$ производится сдвинутыми на четверть периода импульсами, поступающими с кольцевого счетчика с частотой 10 кГц. Этот счетчик работает в непрерывном режиме от мультивибратора. С целью уменьшения рассеиваемой мощности и протекающего через регулирующий элемент тока управление выходным напряжением осуществляется по цепи -24 В. Преобразователь имеет импульсную схему защиты с выключением опорного напряжения. КПД по мощности этого источника относительно -24 В составляет 40% , выходное сопротивление — около $0,01$ Ом, уровень пульсаций — $1,5\%$.

Кратко остановимся на использованных при конструировании платы канала способах передачи высокочастотных сигналов между ЭСЛ-микросхемами. Если длина соединительных линий между выходом вентиля с одним или несколькими входами микросхем не превышала 5 см, то передача сигналов осуществлялась по вытравленным на плате проводникам и никаких дополнительных мер для согласования не предусматривалось, а резистор нагрузки эмиттерного повторителя 50 Ом устанавливался непосредственно на выходе вентиля. При подаче сигналов на большие расстояния внутри платы модуля в основном использовались соединения витыми парами с волновым сопротивлением около 150 Ом, на концах которых были расположены нагрузочный и согласующий резисторы. При этом цепь связи по постоянному току оказывается тоже низкоомной. Соединения витыми парами несколько уступают соединениям с помощью высокочастотных кабелей по полосе пропускания, однако они имеют меньшие габариты, более технологичны и позволяют подключить к одному вентилю несколько удаленных друг от друга микросхем. Если высокочастотный сигнал подается на три удаленных друг от друга и от источника сигнала вентиля, нагрузочный резистор (со стороны источника сигнала) можно вообще не ставить. При этом нагрузка на вентиль составляет $150/3 = 50$ Ом, т. е. режим по постоянному току для этого случая не нарушается. Передача импульсов с частотой 100 МГц от БВДИ в каждый канал системы осуществлялась

высокочастотным кабелем, а согласующий резистор в этом случае располагается на конце кабеля.

БВДИ размещен в модуле шириной 6 М и содержит три платы. Каналы выполнены в модулях шириной 2 М на одной плате. На плате каждого канала размещено 80 микросхем.

Таким образом, в настоящей работе предложена структурная схема многофункциональной цифровой аппаратуры, реализованной в стандарте САМАС. Она позволяет формировать высокостабильные интервалы и измерять одиночные временные интервалы до 10 нс с дискретностью 10 нс, генерировать кварцованные последовательности импульсов от 100 Гц до 50 МГц и измерять частоты импульсов до 100 МГц.

ЛИТЕРАТУРА

1. Нестерихин Ю. Е., Гинзбург А. Н., Золотухин Ю. Н., Искольдский А. М., Лившиц З. А., Постоевко А. К. Организация систем автоматизации научных исследований. — «Автоматрия», 1974, № 4, с. 3—9.
2. Мелешко Е. А. Интегральные схемы в наносекундной ядерной электронике. М., Атомиздат, 1977.
3. Ведерников В. М., Кирьянов В. П., Кокшаров М. А. Шестиканальный генератор задержанных импульсов. — «Автоматрия», 1973, № 6, с. 91—94.
4. Базиладзе С. Г., Глачала В. Управляемый блок задержки наносекундного диапазона в стандарте САМАС. Препринт, № 13-7601, Дубна, изд. ОИЯИ, 1974.

Поступила в редакцию 2 февраля 1978 г.

УДК 772.99

Б. А. БРЕЙТМАН, И. И. КОРШЕВЕР, И. Г. РЕМЕЛЬ

(Новосибирск)

МИКРОПРОГРАММИРУЕМЫЙ ВЕКТОРНЫЙ ПРОЦЕССОР В СТАНДАРТЕ САМАС

В системах автоматизации исследований, находящихся в стадии, когда математическое обеспечение, реализующее обработку экспериментальной информации, само является объектом эксперимента, разработка специализированных процессоров нередко оказывается неоправданной. Вместе с тем объем вычислений, необходимых для получения результата эксперимента, достигает зачастую такой величины, что разрыв между полученным исходным данными и результатов их обработки дезорганизует сам эксперимент и затрудняет интерпретацию его результатов. В этом положении, в частности, находится вся техника обработки изображений, машинные эксперименты в которой весьма длительны и где в отличие от техники обработки одномерных сигналов не накопилось еще так называемого «рутинного» математического обеспечения, которое было бы целесообразно реализовывать в аппаратных средствах. В таких задачах целесообразно использование микропрограммирования как компромисса между аппаратными и программными средствами.

Процессор, строящийся по микропрограммному принципу, содержит обычно набор модулей, управляемых программно с помощью контроллера. Язык среднего уровня, хранящийся в управляющей памяти контроллера — это язык микропрограмм. В задачах обработки изображений этот язык реализует операции над векторами (строками или столб-