

ЛИТЕРАТУРА

1. Бендат Дж., Пирсол А. Измерение и анализ случайных процессов.— М.: Мир, 1974.
2. Рокотов С. П., Титов М. С. Обработка гидроакустической информации на судовых ЦВМ.— Л.: Судостроение, 1979.
3. Мироненко М. В., Титов М. С. Устройство для управления вводом информации в ЭВМ. (Автор. свид-во № 742 919).— ОИПОТЗ, 1980, № 23.
4. Мироненко М. В., Титов М. С. Устройство для управления вводом информации в ЭВМ. (Автор. свид-во № 849 189).— ОИПОТЗ, 1981, № 27.

Поступила в редакцию 7 января 1982 г.;
окончательный вариант — 11 мая 1982 г.

УДК 62-5 : 681.3.007

М. А. ГЛАДШТЕЙН, В. М. КОМАРОВ

(Рыбинск Ярославской)

О РЕАЛИЗАЦИИ КОНЕЧНЫХ АВТОМАТОВ НА СЕЛЕКТОРАХ-МУЛЬТИПЛЕКСОРАХ

Известно, что структурно полный набор элементов для построения конечных автоматов должен содержать функционально полную систему логических элементов и хотя бы один элементарный автомат (ЭА), удовлетворяющий требованиям полноты систем переходов и выходов [1]. В [2] показано, что для синтеза комбинационных схем функционально полным базисом является базис элементов И — НЕ (ИЛИ — НЕ). Кроме того, известно, что временные задержки переключения, свойственные реальным логическим элементам, дают возможность строить на их базе ЭА, что обеспечивает и структурную полноту этих базисов [3]. Однако использование элементов И — НЕ (ИЛИ — НЕ) для построения конечных автоматов приводит к сложным структурам с нерегулярными связями, трудно реализуемыми микроэлектронной технологией [4].

С другой стороны, в [5] показано, что функционально полным базисом для синтеза комбинационных схем является селектор-мультиплексор (СМ), с помощью которого создаются матричные схемы, удобные для микроэлектронной реализации. Поскольку реальный СМ, как и аналогичные элементы И — НЕ (ИЛИ — НЕ), обладает временной задержкой переключения и позволяет воспроизводить любую переключательную функцию, то можно утверждать, что он также представляет собой структурно полный базис. Для доказательства этого утверждения достаточно показать реализуемость хотя бы одного ЭА на базе СМ.

Известны различные типы ЭА: *D*-триггер, *T*-триггер, *JK*-триггер, *RS*-триггер и т. д., основными из которых являются два первых [3]. Поэтому ограничимся рассмотрением логических структур только этих триггеров.

Для реализации двухтактного *D*-триггера необходима последовательная цепь из двух *D*-триггер-защелок (рис. 1), функционирование которых описывается следующей системой [3]:

$$Q'_{t+1} = D\bar{C} \vee Q'_t C, \quad Q_{t+1} = Q'_t C \vee Q_t \bar{C}, \quad (1)$$

где Q' , Q — выходные сигналы первой и второй триггер-защелок; D — вход *D*-триггера; C — сигнал синхронизации; t — автоматное время.

Логическая операция, воспроизводимая СМ, в общем виде описывается выражением

$$Z^m = (X_1, X_2, \dots, X_m; Y_0, \dots, Y_{2^m-1}) = \bar{X}_1 \bar{X}_2 \dots \bar{X}_m Y_0 \vee \bar{X}_1 \bar{X}_2 \dots \dots X_m Y_1 \vee \dots \vee X_1 X_2 \dots X_m Y_{2^m-1}. \quad (2)$$

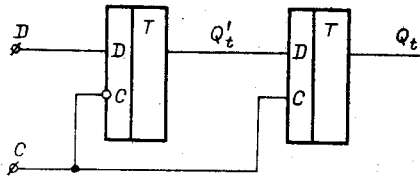


Рис. 1.

Здесь m — количество управляющих входов СМ; X_j — значение сигнала на j -м управляющем входе; Y_i — значение сигнала на i -м информационном входе.

Каждое из выражений (1) представляет собой переключательную функцию, зависящую от трех переменных. Следовательно, они могут быть реализованы на СМ с $m = 3$ [5] и $m =$

$= 2$ [6]. С целью отыскания логической структуры двухтактного D -триггера на СМ с тремя управляющими входами для первой триггер-защелки в выражении (2) можно положить $m = 3$, $X_1 = D$, $X_2 = Q_t'$, $X_3 = C$. Тогда

$$Q_{t+1} = \bar{D}\bar{Q}_t'\bar{C}Y_0 \vee \bar{D}\bar{Q}_t'CY_1 \vee \bar{D}Q_t'\bar{C}Y_2 \vee \bar{D}Q_t'CY_3 \vee D\bar{Q}_t'\bar{C}Y_4 \vee D\bar{Q}_t'CY_5 \vee DQ_t'\bar{C}Y_6 \vee DQ_t'CY_7. \quad (3)$$

Выражение (3) будет тождественно первому выражению системы (1), если $Y_0 = Y_1 = Y_2 = Y_5 = 0$, $Y_3 = Y_4 = Y_6 = Y_7 = 1$.

Совершенно аналогично для второй триггер-защелки при $m = 3$, $X_1 = Q_t$, $X_2 = Q_t'$, $X_3 = C$ и при $Y_0 = Y_1 = Y_2 = Y_5 = 0$, $Y_3 = Y_4 = Y_6 = Y_7 = 1$ получается значение формулы (2), тождественное второму выражению системы (1). В соответствии с этим строится схема двухтактного D -триггера на СМ с $m = 3$ (рис. 2, а).

Более простую схему двухтактного D -триггера можно построить на СМ с двумя управляющими входами. Для этого в выражении (2) положим $m = 2$, $X_1 = Q_t'$, $X_2 = C$. Тогда оно приобретает вид

$$Z^2(Q_t', C, Y_0, \dots, Y_3) = \bar{Q}_t'\bar{C}Y_0 \vee \bar{Q}_t'CY_1 \vee Q_t'\bar{C}Y_2 \vee Q_t'CY_3. \quad (4)$$

Очевидно, что выражение (4) тождественно первому выражению системы (1), если $Y_0 = Y_2 = D$, $Y_1 = 0$, $Y_3 = 1$, и второму выражению, если $Y_0 = Y_2 = Q_t$, $Y_1 = 0$, $Y_3 = 1$. По полученным значениям может быть легко построена схема двухтактного D -триггера на СМ с $m = 2$ (рис. 2, б).

Рассмотренный двухтактный D -триггер является основой для построения T -триггера. Для получения схемы T -триггера на основе D -триггера нужно выход второй D -триггер-защелки соединить с информационным входом в соответствии с условием [3]

$$D = \bar{Q}_t. \quad (5)$$

Следовательно, для реализации T -триггера на базе двухтактного D -триггера (см. рис. 2) и соотношения (5) необходим дополнительный инвертор. Для исключения этого инвертора проводится синтез T -триггера аналогично синтезу D -триггера.

Подставляя в систему (1) выражение (5), получим переключательные функции, описывающие функционирование T -триггера. Из анализа этой системы следует, что для построения T -триггера на СМ с тремя уп-

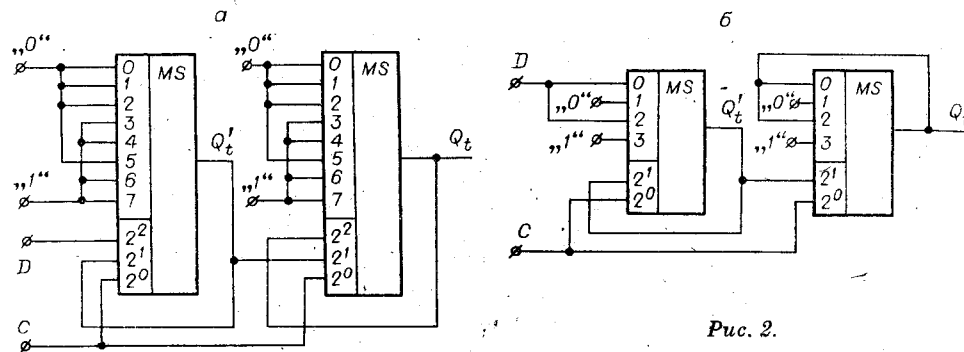


Рис. 2.

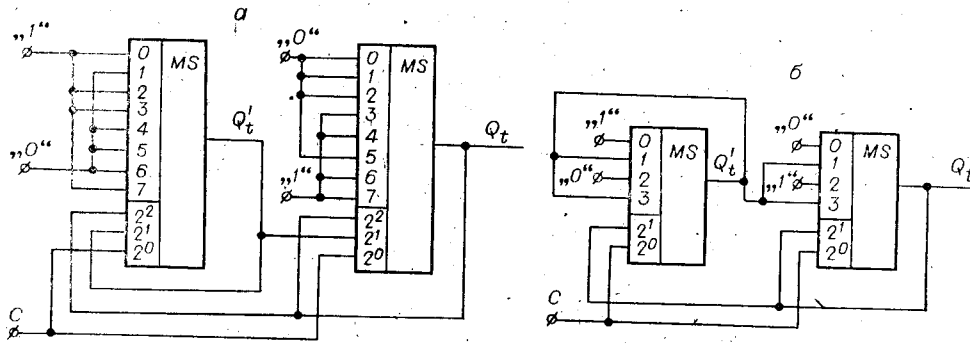


Рис. 3.

равляющими входами можно положить

для

$$Q'_{t+1} \quad X_1 = Q_t, \quad X_2 = Q'_t, \quad X_3 = C; \quad Y_1 = Y_4 = Y_5 = Y_6 = 0, \quad Y_0 = Y_2 = Y_3 = Y_7 = 1; \quad (6)$$

для

$$Q_{t+1} \quad X_1 = Q_t, \quad X_2 = Q'_t, \quad X_3 = C; \quad Y_0 = Y_1 = Y_2 = Y_5 = 0, \quad Y_3 = Y_4 = Y_6 = Y_7 = 1,$$

а для T -триггера на СМ с двумя управляющими входами —

$$\text{для } Q'_{t+1} \quad X_1 = Q_t, \quad X_2 = C; \quad Y_0 = 1, \quad Y_1 = Y_3 = Q'_t, \quad Y_2 = 0;$$

(7)

$$\text{для } Q_{t+1} \quad X_1 = Q_t, \quad X_2 = C; \quad Y_0 = 0, \quad Y_1 = Y_3 = Q'_t, \quad Y_2 = 1.$$

Схемы T -триггеров, построенные на СМ с $m=3$ (а) и $m=2$ (б) в соответствии с (6) и (7), приведены на рис. 3.

Необходимо отметить, что, приняв другие допущения при синтезе D - и T -триггеров, можно получить еще три варианта их схемной реализации.

Экспериментальное исследование синтезированных схем триггеров, выполненных на селекторах-мультиплексорах К155КП7 ($m=3$) и К155КП2 ($m=2$), подтвердило их надежное функционирование.

Таким образом, на базе селекторов-мультиплексоров могут быть реализованы элементарные автоматы, удовлетворяющие требованиям полноты систем переходов и выходов. Это позволяет сделать вывод о том, что селектор-мультиплексор представляет собой структурно полный набор элементов и на его основе может быть построен произвольный конечный автомат.

Несомненным достоинством конечных автоматов, собранных на селекторах-мультиплексорах, является регулярность схемных соединений, обеспечивающая минимизацию площади кристалла при его микроэлектронном исполнении независимо от сложности реализуемых систем переходов и выходов. Кроме того, нетрудно заметить, что, изменяя состояния информационных входов селекторов-мультиплексоров, легко изменять закон функционирования элементарных автоматов и всего конечного автомата в целом. Это является основой для построения многофункциональных перестраиваемых устройств.

Указанные достоинства дают основания надеяться, что конечные автоматы, построенные на селекторах-мультиплексорах, найдут широкое применение.

ЛИТЕРАТУРА

1. Самофалов К. Г., Корнейчук В. И., Тарасенко В. П. Электронные цифровые вычислительные машины. — Киев: Высшая школа, 1976.
2. Глушков В. М. Синтез цифровых автоматов. — М.: Физматгиз, 1962.
3. Автометрия № 1, 1983 г.

3. Пятлин О. А. и др. Проектирование микрoeлектронных цифровых устройств.— М.: Сов. радио, 1977.
4. Ачасова С. М., Бандман О. Л. Матричный метод синтеза комбинационных схем и логических преобразователей конечных автоматов.— Изв. АН СССР. Сер. Техн. кибернетика, 1975, № 6.
5. Гладштейн М. А., Баскаков В. А., Комаров В. М. О реализации переключательных функций на микросхемах средней степени интеграции.— Изв. АН УССР. Сер. Кибернетика, 1980, № 1.
6. Hurst L. S. A Survey of Published Information on Universal Logic Arrays.— Microelectronics and Reliability, 1977, vol. 16, N 6.

Поступила в редакцию 18 февраля 1981 г.

УДК 681.3.06

М. А. БОГДАНОВ

(Москва)

ЯЗЫК КОК ДЛЯ ПРОГРАММИРОВАНИЯ В СИСТЕМАХ КАМАК

1. **Введение.** В настоящей статье описывается язык программирования КОК, а также приводятся сведения об интерпретаторе КОК для ЭВМ типа «Электроника-60». Язык и интерпретатор КОК предназначены в основном для тестирования аппаратуры КАМАК, но могут использоваться для программирования работы некритичных ко времени систем КАМАК.

Язык КОК, подобно языку SICL [1], является самостоятельным языком программирования для КАМАК. В языке КОК имеются средства, позволяющие управлять работой аппаратуры КАМАК, а также вести простейшую обработку данных.

Интерпретатор КОК функционально состоит из трех частей: редактора, транслятора и собственно интерпретатора. Редактор вводит программы в ЭВМ, при этом он позволяет исправлять ошибки, обнаруженные параллельно работающим транслятором, а также производить построчное редактирование текста вводимой программы. Транслятор выполняет трансляцию и запись программы в интерпретируемом формате в оперативную память ЭВМ. Интерпретируемый формат представляет собой последовательность данных для обращения к подпрограммам, содержащимся в собственно интерпретаторе и моделирующим синтаксические элементы языка КОК. Данные для обращения к подпрограмме включают в себя номер подпрограммы и набор параметров, передаваемых в подпрограмму.

Управление работой интерпретатора КОК осуществляется с терминального пульта в интерактивном режиме.

Разработаны три варианта интерпретатора КОК: первый — для ЭВМ «Электроника-60», второй — для ЭВМ СМ-3, СМ-4 с дисковой операционной системой (ДОС), третий — для ЭВМ СМ-4 с операционной системой реального времени (ОС-РВ). Вариант интерпретатора для ЭВМ «Электроника-60» функционирует без операционной системы и может работать на базовом комплекте ЭВМ с объемом оперативной памяти 4 К слов. Этот вариант реализует упрощенную версию языка КОК, в которой не используются обращения к магнитному диску, а второй вариант — полную версию языка КОК. В третьем варианте, в отличие от двух первых, не реализованы средства языка КОК, позволяющие производить обработку прерываний от аппаратуры КАМАК. Все три варианта интерпретатора КОК разработаны для крейт-контроллера КАМАК, входящего в состав ИВК-1, ИВК-2 [2].

2. **Язык КОК.** Описание языка ведется с помощью формул Бэкуса — Наура с использованием расширений Лукаса [3].