

## СРЕДСТВА ВЫЧИСЛИТЕЛЬНОЙ ТЕХНИКИ

УДК 681.3

В. А. РАССОХИН, В. А. ТРУБКИН

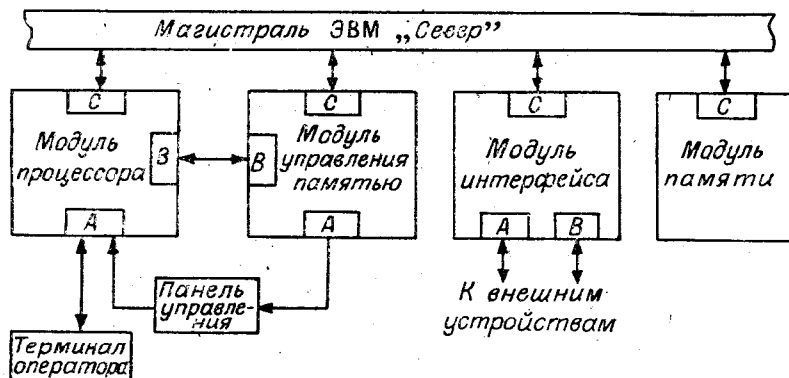
(Новосибирск)

### УНИВЕРСАЛЬНАЯ МИНИ-ЭВМ НА БАЗЕ ПРОЦЕССОРА С РАЗРЯДНО-МОДУЛЬНОЙ ОРГАНИЗАЦИЕЙ

В статье сообщается о созданной в ИАиЭ СО АН СССР 16-разрядной ЭВМ «Север». Конструктивно ЭВМ выполнена на многослойных печатных платах размером 367 × 300 мм. Связь между функциональными модулями (см. рисунок) осуществляется через высокоскоростную магистраль, которая представляет собой печатную плату с 22 позициями для разъемов. Каждый модуль может иметь до трех разъемов (А, В и С), причем один (С) используется для подключения к магистрали, а два других — для сопряжения с внешними устройствами.

**Модуль процессора.** На плате процессора дополнительно размещены блок реального времени, аппаратура системы прерываний, интерфейс терминала оператора и оборудование обнаружения сбоев питания. Процессор выполнен на базе разрядно-модульных арифметико-логических устройств серии К1804 [1]. Все основные функции реализуются микропрограммно. К ним относятся: исполнение команд, встроенное тестирование, загрузка памяти с внешних устройств, связь с оператором. Микропрограмма объемом 2048 64-разрядных слов размещается в биполярном ПЗУ, при этом одна микрокоманда извлекается и исполняется за 170 нс, что определяет длительность внутреннего цикла процессора. Для сокращения времени простоя процессора во время выборки команд из памяти в процессоре предусмотрена предварительная выборка. Процессор постоянно хранит во внутренних регистрах две команды: текущую и следующую. Это достигается извлечением следующей команды во время исполнения текущей.

Несмотря на то что «Север» является 16-разрядной ЭВМ, процессор имеет большой набор сложных команд над битами, байтами, словами одинарной, двойной и тройной длины, регистрами, а также 48-разряд-



ными числами с плавающей точкой. Блок адресной арифметики процессора формирует 16-разрядный адрес, при этом управление адресной арифметикой осуществляется микропрограммно. За счет использования модуля управления памятью (диспетчера памяти) число разрядов адреса увеличивается до 24, что позволяет адресоваться к 32 Мбайт оперативной памяти.

Использование системы прерываний упрощает программирование, а наличие отдельных регистров на каждом из шестнадцати программных уровней позволяет высокоэффективно использовать мультипрограммирование. Переход с одного программного уровня на другой происходит под управлением микропрограммы и занимает максимум 5 мкс. Все уровни могут быть активированы программным путем, но некоторые из них дополнительно могут активироваться прерываниями ввода-вывода. Один из уровней используется для распознавания и обработки ошибочных ситуаций. Переход на более высокий уровень приоритета происходит при появлении запроса прерывания. Переход на более низкий уровень возможен лишь тогда, когда программа высокого уровня отдаст свой приоритет. Для эффективной обработки запросов от внешних устройств используются векторные прерывания. При появлении запроса процессор запрашивает идентификационный код устройства и после получения его с магистрали осуществляет переход к программе обработки прерываний от соответствующего устройства.

Блок реального времени представляет собой генератор, который выдает запросы на прерывание каждые 20 мс. Программным путем можно изменять начало отсчета времени, разрешать и запрещать выдачу запросов от генератора, проверять состояние блока реального времени.

В ЭВМ «Север» предусмотрена система обнаружения сбоев питания. Она постоянно следит за напряжением сети и в случае снижения напряжения до определенного уровня выдает прерывание процессору. Запускаемая при этом программа переписывает содержимое всех регистров в оперативную память и останавливает работу ЭВМ. При падении напряжения в сети питание модуля памяти осуществляется от отдельного аккумулятора. При восстановлении напряжения в сети автоматически запускается программа, восстанавливающая состояние регистров; затем управление передается прерванной программе и продолжается нормальная работа ЭВМ.

В целях эффективного управления и диагностики на плате процессора предусмотрен интерфейс терминала оператора, обслуживание которого производится специальной микропрограммой. С ее помощью оператор может проверить содержимое любых регистров, изменить их состояние, проверить и изменить содержимое любой ячейки памяти во время работы программы. Имеются возможности пошагового исполнения команд и остановки программы по заданному адресу. Для быстрой проверки работоспособности модуля оперативной памяти существует специальный микропрограммный тест. Встроенные в микропрограмму загрузчики позволяют легко загружать программы в память с любого внешнего устройства сразу после включения ЭВМ.

**Модуль управления памятью.** Система управления памятью необходима для расширения адресного пространства ЭВМ и для обеспечения защиты памяти. Она включает в себя две подсистемы: страничной адресации и защиты памяти.

Подсистема страничной адресации преобразует 16-разрядный, логический адрес в 24-разрядный физический адрес, позволяющий адресоваться к 32 Мбайт оперативной памяти. Четыре страничные таблицы по 64 слова каждая, размещенные в быстродействующих регистрах, непосредственно связаны с внутренней шиной процессора; это позволяет значительно сократить время преобразования адреса.

Подсистему защиты памяти, в свою очередь, можно разделить на две: страничной и программной защиты. С помощью страничной защи-

ты можно защищать индивидуально каждую страницу от чтения, записи или выборки инструкции.

Программная защита размещает страницы памяти на одном из четырех приоритетных уровней. Программы, помещенные на один из уровней защиты, не имеют никакого доступа к программам или данным, помещенным на более высокие уровни. Таким образом осуществляется защита системных программ от программ пользователей.

Наличие сверхоперативного запоминающего устройства (КЭШ-памяти) позволяет существенно сократить среднее время доступа к оперативной памяти. В модуле управления памятью также размещена система управления индикаторами передней панели ЭВМ. Она выполнена на базе микропроцессорного комплекта К580. С ее помощью можно наблюдать относительную загрузку процессора, степень использования сверхоперативной памяти, режимы работы ЭВМ, содержимое любой ячейки оперативной памяти и любого регистра, текущее время и ряд других параметров. Применение микропроцессора позволило реализовать подробную и полезную индикацию состояния ЭВМ на небольшой передней панели.

**Модуль памяти.** 24-разрядная адресная шина ЭВМ «Север» позволяет использовать объем памяти до 32 Мбайт. Модуль памяти имеет емкость 1 Мбайт. Для защиты содержимого памяти от случайных сбоев в модуле памяти используется механизм обнаружения и исправления ошибок с помощью кода Хэминга [2].

**Интерфейсы внешних устройств.** В ЭВМ «Север» существует два типа ввода-вывода: программный и прямой доступ к памяти. Программный ввод-вывод полностью управляется процессором. Каждое устройство, подключаемое к ЭВМ, имеет ряд определенных регистров, адреса которых являются параметрами в команде ввода-вывода. Содержимое регистров определяет режим работы внешних устройств.

Для того чтобы освободить процессор от необходимости производить ввод-вывод, используется прямой доступ к памяти. При этом процессор лишь активизирует внешнее устройство и продолжает вычислительную работу. Весь обмен с памятью производится под управлением схемы прямого доступа.

Для ЭВМ «Север» разработаны интерфейсы с прямым доступом к памяти: для НМЛ СМ-5300, СМ-5306, СМ-5309, для НМД СМ-5400, СМ-5412, «МЕРА-9450», а также для подключения к сетям ЭВМ. Алфавитно-цифровые и графические терминалы подключаются через модули 8-канального последовательного или параллельного интерфейса по программному каналу.

#### ЛИТЕРАТУРА

1. Мик Дж., Бриг Дж. Проектирование микропроцессорных устройств с разрядно-модульной организацией. — М.: Мир, 1984.
2. Питерсон У., Уэлдон Э. Коды, исправляющие ошибки. — М.: Мир, 1976.

*Поступила в редакцию 14 февраля 1986 г.*

УДК 681.324

**А. В. БЕРЕЗОВСКИЙ, В. А. КОЗЛАЧКОВ, И. И. КОРШЕВЕР,  
С. А. ПАВЛОВ**  
(Новосибирск)

#### СИГНАЛЬНЫЙ ПРОЦЕССОР СП-8

**Введение.** Сигнальные процессоры находятся на нижнем уровне иерархии периферийных векторных процессоров [1]; они используются, как правило, рядом с источником сигнала (иногда такие процессоры