

ции, характерной особенностью которых является способность вести ас-
социативный анализ с помощью матричных корреляционных каналов
схем показывает перспективность создания МАОК для повышения про-
изводительности и расширения функциональных возможностей вычисли-
тельных комплексов.

СПИСОК ЛИТЕРАТУРЫ

1. Твердохлеб П. Е. Организация системы для многоканальной параллельной обра-
ботки массивов данных // Автометрия.— 1981.— № 1.
2. Вербовецкий А. А., Зимоглядова Е. А. Принципы построения многоканальных асо-
циативных оптических корреляторов для вычислительных систем // Автомет-
рия.— 1989.— № 5.
3. Вербовецкий А. А. К вопросу построения оптических систем и организации асо-
циативной обработки информации в голографических запоминающих устройст-
вах большой емкости // АИТ.— 1984.— № 10.

Поступила в редакцию 3 апреля 1989 г.

УДК 621.3.049.771.12 : 621.396.96(088.8)

И. Э. ВОРНОВИЦКИЙ, А. И. КОЗЛОВ, Х. И. КЛЯУС, Е. И. ЧЕРЕПОВ

(Москва — Новосибирск)

ТРИДЦАТИДВУХТОЧЕЧНЫЙ АНАЛОГОВЫЙ СВЕРТЫВАТЕЛЬ НА ПРИБОРАХ С ЗАРЯДОВОЙ СВЯЗЬЮ

Для радиолокационных, радионавигационных систем и систем свя-
зи характерно применение корреляционной обработки, ортогональных
преобразований, фильтрации сигналов и изображений в режиме реаль-
ного времени. Ядром вышеуказанных алгоритмов является свертка сиг-
налов. Для проведения свертки, особенно в случае двумерных сигналов
(изображений), требуется выполнить большой объем вычислений, но
эти вычисления являются регулярными. Универсальные ЭВМ в настоя-
щее время недостаточно обеспечены вычислительными средствами для
обработки в реальном масштабе времени больших массивов данных [1].
При построении бортовых вычислительных систем в условиях жесткого
ограничения стоимости, габаритов, массы и потребляемой мощности наи-
более предпочтительно применение дискретно-аналоговых устройств
[1—3]. Для быстрой реализации двумерной свертки предложен матрич-
ный бинарно-аналоговый модуль, выполненный на приборах с зарядовой
связью (ПЗС) [4]. Однако физическая реализация этого ПЗС-модуля
наталкивается на технологические затруднения, связанные с его матрич-
ной структурой. Кроме того, часто количество шин (и их разрядность)
между оперативным запоминающим устройством (ОЗУ) и процессором
является ограничивающим фактором. Такие ситуации возникают, когда
процессор реализован на дискретно-аналоговых схемах и велики затраты
на организацию большого числа цифроаналоговых преобразователей
(ЦАП) на одном кристалле. Организация аналогового «скользящего ок-
на» на дискретных элементах осложняется аппаратными затратами,
резко возрастающими при увеличении формата двумерной свертки [5].
Одномерный систолический массив выполняет свертку второго порядка

© 1990 Ворновицкий И. Э., Козлов А. И., Кляус Х. И., Черепов Е. И.

с полной загрузкой вычислительных ресурсов и при минимальном количестве шин ввода. Однако исполнение этого массива на основе цифровых программируемых системных кристаллов ограничивает размеры ядра свертки [6].

В данной работе рассмотрен простой линейный (одномерный) аналоговый свертыватель на ПЗС [7], предложен принцип использования разработанного свертывателя при построении экономичной поточной системы для обработки изображений, в том числе и переменного формата. Возможность обработки изображений обусловлена регулярностью двумерной свертки. Разработанное дискретно-аналоговое устройство может выполнять операции суммирования, вычитания, умножения, свертки сигналов и изображений, а также работать в качестве линии с программируемым временем задержки.

Блок-схема разработанного прибора изображена на рис. 1, а принципиальная электрическая схема (показаны только две ячейки прибора) — на рис. 2. Линейный аналоговый свертыватель содержит многоотводную линию задержки на ПЗС, регистр ввода опорного сигнала на ПЗС, схемы четырехквadrантного умножения, выполненные на умножающих ключах T_4 и T_{11} , T_{17} и T_{24} (по два МДП-ключа на каждый отвод линии задержки), ячейки оперативной памяти опорного сигнала на МДП-транзисторах T_7 , T_{14} , T_{20} и T_{27} (по две ячейки на каждую схему умножения), изолирующие ключи T_8 , T_{15} , T_{21} , T_{28} , разделительные истоковые повторители на транзисторах T_3 и T_{10} , T_5 и T_6 , T_{12} и T_{13} , T_{16} и T_{23} , T_{18} и T_{19} , T_{25} и T_{26} [7].

Рассмотрим подробнее архитектуру, топологию и принцип действия разработанного 32-точечного аналогового свертывателя. Многоотводная линия задержки содержит 64 ячейки ПЗС с поверхностным каналом.

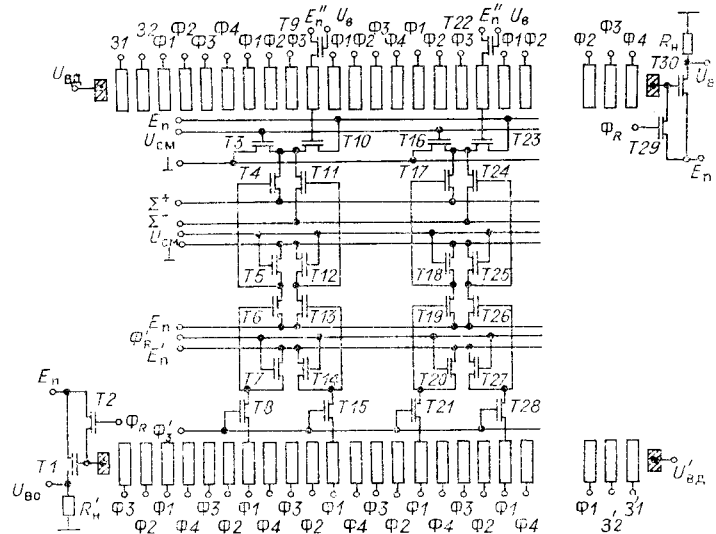


Рис. 2. Принципиальная электрическая схема линейного аналогового свертывателя на ПЗС

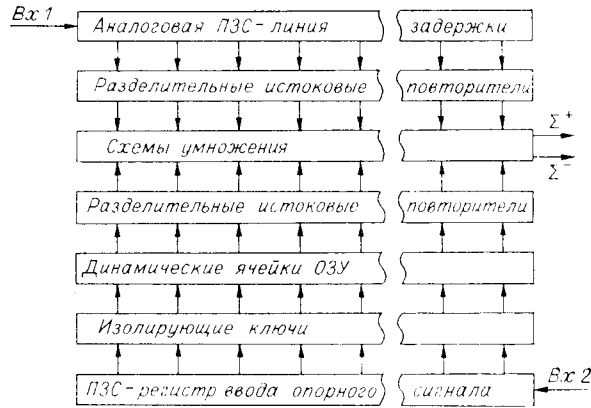


Рис. 1. Блок-схема линейного аналогового свертывателя на ПЗС

Входное устройство, состоящее из двух электродов (31, 32) и диффузионной области, позволяет вводить сигнальный заряд одним из стандартных способов [8]. При использовании метода «уравнивания потенциалов» на диффузионную область подается импульс «заливки-сброса», на первый входной затвор (31) поступает текущее напряжение сигнала (U_c), а ко входному затвору (32) приложено постоянное напряжение смещения. Последовательный выход («плавающая» диффузионная область, зарядный ключ T_{29} , разделительный МДП-транзистор T_{30} и внешнее сопротивление нагрузки R_n) позволяет осуществлять рециркуляцию сигнала или каскадное включение свертывателей.

Ячейки многоотводной линии задержки на ПЗС спроектированы с четырьмя электродами: два электрода Φ_2, Φ_4 расположены в первом уровне поликремния и два Φ_1, Φ_3 — во втором. В каждой нечетной ячейке каждый электрод переноса электрически связан с соответствующими шинами управления, в то время как в каждой четной ячейке три электрода соединены с соответствующими шинами управления, а четвертый — «плавающий» электрод — через зарядный ключ (T_9, T_{22}) подключен к шине постоянного смещения. Периодическое подключение «плавающих» электродов к шине постоянного смещения E'_n через зарядные ключи восстанавливает потенциалы этих электродов, изменяющиеся вследствие термогенерационных процессов. Считывающие электроды выходят за пределы канала ПЗС и образуют затворы активных МДП-транзисторов (T_{10}, T_{23}) разделительных истоковых повторителей (T_3, T_{10} и T_{16}, T_{23}). Заряды, распространяющиеся вдоль линии задержки на ПЗС, модулируют потенциалы на этих затворах. Потенциалы затворов, в свою очередь, модулируют токи в транзисторах T_{10}, T_{23} , вызывая изменение выходных напряжений истоковых повторителей.

Умножающие ключи (T_4, T_{11} и T_{17}, T_{24}) (два на каждый отвод линии задержки) под управлением опорного сигнала, хранимого в ячейках оперативной памяти, преобразуют выходные напряжения истоковых повторителей (T_3, T_{10} и T_{16}, T_{23}) в токи и направляют токовые сигналы либо в положительную (+), либо в отрицательную (—) суммирующие шины, либо в обе сразу. Это создает весовые коэффициенты $\pm 1, 0$ соответственно. Применение устройства неразрушающего считывания на «плавающем» электроде, с одной стороны, обеспечивает наибольшую амплитуду считанного сигнала и хорошую линейность в сравнении с другими устройствами неразрушающего считывания, а с другой стороны, ограничивает максимальную рабочую частоту [9]. Для увеличения быстродействия можно применить импульсное смещение на «плавающем» электроде.

Регистр ввода опорного сигнала — это поверхностно-канальный регистр ПЗС, состоящий из 64 ячеек. Он имеет последовательный вход и параллельный выход и непрерывно вводит поток данных. По команде, подаваемой на шину Φ'_3 , данные из этого регистра параллельно загружаются через изолирующие ключи ($T_8, T_{15}, T_{21}, T_{28}$) в ячейки оперативной памяти для управления состоянием умножающих МДП-ключей. Для записи в ячейки памяти каждый отсчет опорного сигнала U_0 преобразуется в пару зарядов, вводимых в опорный регистр и соответствующих инвертированному и неинвертированному значениям опорного сигнала.

Изолирующие ключи ($T_8, T_{15}, T_{21}, T_{28}$) отключают ячейки оперативной памяти от регистра ввода опорного сигнала таким образом, что в устройстве может осуществляться вычисление свертки поступающего сигнала с запомненным опорным кодом даже в то время, когда новый опорный сигнал будет записываться в регистр ввода.

Оперативная память — это набор «плавающих» диффузионных областей стоков зарядных ключей ($T_7, T_{14}, T_{20}, T_{26}$), которые хранят отсчеты опорного сигнала и через разделительные истоковые повторители управляют состоянием умножающих ключей. После записи опорного

заряда (Q_0) напряжение на «плавающей» диффузионной области $U_{до}$, предварительно заряженной через ключи ($T7, T14, T20, T27$) до напряжения смещения $E''_п$, определяется формулой [10]

$$U_{до} = E''_п - Q_0/C_{до}, \quad (1)$$

где $C_{до}$ — полная емкость «плавающей» диффузионной области. Разделительные истоковые повторители ($T5, T6; T12, T13; T18, T19$ и $T25, T26$) опорного сигнала обеспечивают ослабление нелинейных искажений, возникающих вследствие емкостной связи между затвором и стоком умножающих ключей ($T4, T11, T17, T24$) [8].

Выходной сигнал $S_{вых}(j)$ разработанного свертывателя в j -й такт работы записывается следующим образом:

$$S_{вых}(j) = K \sum_{i=1}^{N=32} U_c(j+i-1) U_0(33-i), \quad (2)$$

где K — коэффициент передачи свертывателя. Поскольку разработанное устройство включает аналоговые ячейки оперативной памяти и регистр ПЗС для ввода опорного сигнала, то оно осуществляет как бинарно-аналоговую, так и полностью аналоговую свертку. Организация неразрушающего считывания в четных ячейках многоотводной линии задержки обеспечивает возможность обработки сигналов, поступающих от двух независимых источников, в режиме разделения времени.

Рассмотрим применение разработанного линейного (одномерного) аналогового свертывателя на ПЗС для выполнения дискретной двумерной свертки $K_{f,g}(n, m)$ опорного $g = \{g(k, l)\}$ и информационного $f = \{f(k, l)\}$ изображений:

$$K_{f,g}(n, m) = \sum_{k=1}^N \sum_{l=1}^N f(k+n-1, l+m-1) g(k, l), \quad (3)$$

где $N \times N$ — размер опорного изображения; $L \times L$ — размер информационного изображения; $k = 1, 2, \dots, N$; $l = 1, 2, \dots, N$; $n = 1, 2, \dots, (L - N + 1)$; $m = 1, 2, \dots, (L - N + 1)$.

В процессе вычисления двумерной свертки при каждом сдвиге двумерного опорного сигнала по информационному изображению обновляется только один столбец фрагмента информационного изображения (см. выражение (3)). Это позволяет организовать вычисление свертки двумерных сигналов в разработанном линейном (одномерном) аналоговом свертывателе следующим образом. В линию задержки прибора вводятся столбец за столбцом отсчеты фрагмента информационного изображения. Одновременно аналогичным образом производят ввод отсчетов опорного сигнала в регистр ввода. Далее отсчеты опорного сигнала параллельно загружают в ячейки оперативной памяти (рис. 3, где для простоты каждый отсчет исходных изображений обозначен десятичным числом). После окончания записи осуществляют формирование отсчета двумерной свертки путем параллельного во всех ячейках выполнения операций умножения и последующего суммирования полученных частных произведений. Переход к следующему фрагменту информационного изображения осуществляется путем вывода из линии задержки на ПЗС столбца отсчетов, введенного первым, одновременного продвижения остальных отсчетов фрагмента и ввода на освобождающееся место нового столбца. Исключения составляют граничные ситуации, возникающие в процессе вертикального перемещения опорного сигнала. При этом опорное изображение занимает неправильное положение относительно информационного. В таких ситуациях требуется полная перезапись всех отсчетов нового фрагмента информационного изображения в линии задержки.

Недостатком рассматриваемого прибора в двумерном случае является необходимость использования внешнего ОЗУ для хранения исходно-

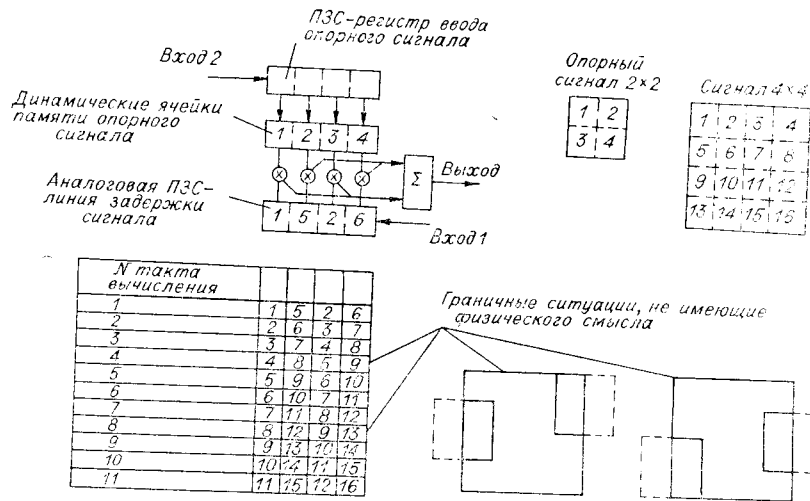


Рис. 3. Принцип обработки двумерных сигналов в линейном (одномерном) аналоговом свертывателе на ПЗС

го сигнала. Заметим, что, если источником сигнала является фотоприемник на ПЗИ с произвольной адресацией, в принципе можно обойтись без внешнего ОЗУ путем задания необходимой последовательности считывания. Для организации поточной обработки разумно применить линию задержки, которая играет роль буферного аналогового ОЗУ (рис. 4). Нумерация отсчетов на рис. 4 привязана к предыдущему рисунку, при этом 18-й такт сдвига соответствует заполнению аналоговой ПЗС линии задержки сигнала на рис. 3. При использовании линии с управляемым временем задержки появляется возможность обеспечить изменяемость форматов обрабатываемых изображений. В качестве управляемой линии задержки может использоваться разработанный одномерный свертыватель.

Прибор изготовлен по стандартной МДП-технологии на кремнии КЭФ-7,5 с кристаллографической ориентацией (1 0 0). Размеры кристалла свертывателя 2 × 4 мм. Кристалл имеет 36 контактных площадок, для работы прибора требуется 34 площадки, причем 10 из них могут быть сдвоены. Приведенные ниже экспериментальные результаты получены при обследовании нескольких образцов и могут рассматриваться как типичные.

Многоотводная ПЗС-линия задержки сигнала и ПЗС-регистр ввода опорного сигнала приводились в действие четырехфазными комплементарными перекрывающимися тактовыми импульсами. Ввод заряда осуществлялся посредством метода «модифицированной отсечки диода» [11]. При этом сигнал прикладывался ко второму затвору (32) входного устройства ПЗС, на первый затвор (31) подавались импульсы «отсечки», а диффузионная область находилась под постоянным смеще-

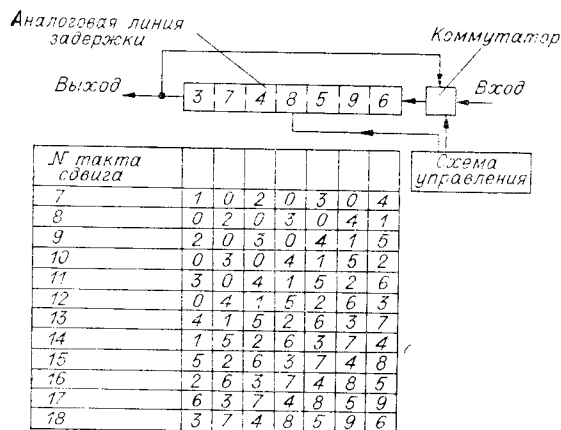


Рис. 4. Принцип формирования входной последовательности для устройства свертки двумерных сигналов на основе разработанного свертывателя

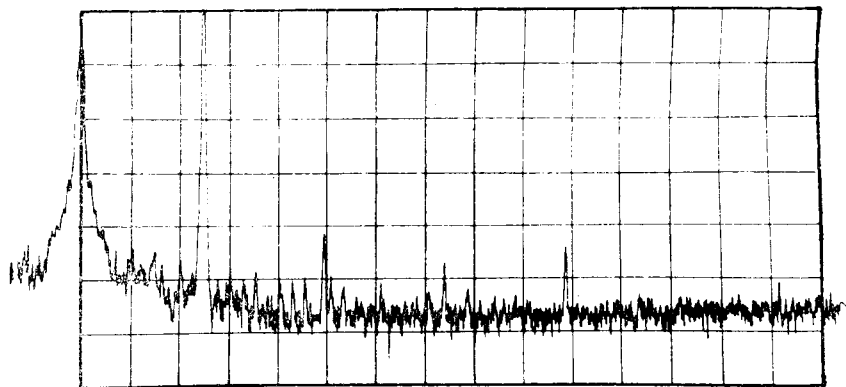


Рис. 5. Спектр сигнала синусоидальной формы, прошедшего через единственную открытую ячейку свертывателя
(по вертикали — 10 дБ на деление, по горизонтали — 3 кГц на деление)

нием. Измеренная неэффективность переноса без фонового заряда была около 0,9999 на тактовой частоте 20 кГц и около 0,9995 на тактовой частоте 1 МГц. Менее 0,1 мкс требуется для записи нового опорного кода из ПЗС-регистра ввода опорного сигнала в динамические ячейки оперативной памяти.

Для оценки динамического диапазона многоотводной ПЗС-линии задержки и ячейки считывания-умножения в линию задержки, работающую на тактовой частоте 100 кГц, вводился сигнал синусоидальной формы (частота этого сигнала 7,5 кГц, амплитуда 1 В), а в ячейки оперативной памяти опорного сигнала записывалась одна единица, которая обеспечивала прохождение на выход свертывателя синусоидального сигнала, считываемого только выбранной ячейкой. Минимизация влияния схемы считывания на выходной сигнал достигалась поддержанием постоянного потенциала (близкого к потенциалу земли) на суммирующих шинах. Это обеспечивалось выполнением входного каскада схемы считывания по схеме с общей базой. Выходной сигнал выводился на анализатор спектра. Ширина полосы частот анализатора устанавливалась 100 Гц. Спектр выходного сигнала для описанного случая показан на рис. 5. Первая гармоника выходного сигнала на 50 дБ выше пиков шума, в то время как вторая, третья и четвертая гармоники ниже уровня первой гармоники на 40 дБ. Аналогичные соотношения между первой гармоникой сигнала, шумами и высшими гармониками получены для сигналов в диапазоне 200 Гц — 14 кГц. При дальнейшем увеличении частоты входного сигнала наблюдались уменьшение первой гармоники выходного сигнала и увеличение высших гармоник, вызванные, очевидно, приближением к пределу Найквиста. Среднее значение нормированной погрешности на выходе свертывателя, вызванной технологическим разбросом параметров каскадов, составляет около 3% и определяет точность вычисления, эквивалентную пяти разрядам при цифровом представлении. Коэффициент передачи устройства (с учетом схемы считывания) равен —40 дБ.

Разработанный свертыватель испытан в качестве коррелятора сигналов. Задающий генератор формировал кодовые последовательности (16 нулей, 16 единиц), которые одновременно вводились в аналоговую линию задержки сигнала и записывались с помощью регистра ввода в ячейки оперативной памяти опорного сигнала. Таким образом, осуществлялось вычисление автокорреляционной функции вводимой кодовой последовательности. Выходной сигнал для этого случая показан на рис. 6. Свертыватель функционировал на тактовых частотах порядка 3 МГц без ухудшения качества работы.

Вышеприведенные характеристики свертывателя на ПЗС близки к данным, полученным зарубежными авторами [9, 12, 13]. Оценим вы-

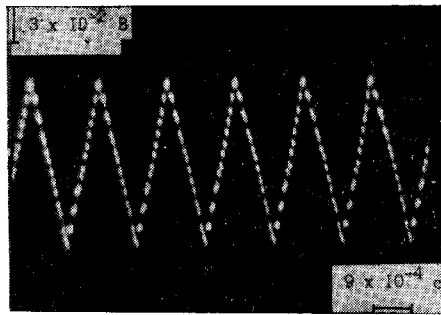


Рис. 6. Выходной сигнал свертывателя в режиме корреляции

числительную мощность в бинарно-аналоговом включении свертывателя при работе с двумя источниками сигнала в режиме разделения времени. Две суммы 32 произведений одно- и пятиразрядных чисел получаем за такт вычисления, минимальная длительность которого составляет одну треть микросекунды. Это соответствует производительности порядка 10^9 одноразрядных двоичных операций умножение-суммирование в секунду. При построении специализированной вычислительной системы возможно объединение двух приборов.

Это приводит к удвоению производительности и за одну секунду позволяет обрабатывать 25 кадров форматом 128×128 отсчетов окном размером 8×8 .

Таким образом, аналоговые и бинарно-аналоговые свертыватели на ПЗС могут (наряду с цифровыми СБИС) найти широкое применение в высокопроизводительных, бортовых системах обработки одно- и двумерных сигналов, не требующих повышенной точности вычисления.

ВЫВОДЫ

Предложен принцип использования разработанного одномерного свертывателя, выполненного на ПЗС- и МДП-элементах, при построении экономичной поточной системы для обработки изображений, в том числе и переменного формата.

В разработанном 32-точечном аналоговом свертывателе экспериментально достигнута скорость работы, позволяющая использовать описанный образец при обработке сигналов и изображений в реальном масштабе времени.

СПИСОК ЛИТЕРАТУРЫ

1. Кузнецов Ю. А., Шилин В. А. Микросхемотехника БИС на приборах с зарядовой связью.— М.: Радио и связь, 1988.
2. Балякин И. А., Егоров Ю. М., Родзивилов В. А. Приборы с переносом заряда в радиотехнических устройствах обработки информации.— М.: Радио и связь, 1987.
3. Маке Ж. Методы и техника обработки сигналов при физических измерениях/ Под ред. Н. Г. Волкова: Пер. с франц.— М.: Мир, 1983.
4. Алексеев И. С., Ворновицкий И. Э., Новоселов Н. Д. и др. Матричный ПЗС-модуль для параллельной обработки телевизионных изображений // Распараллеливание обработки информации: Тез. докл. и сообщ.— Львов, 1985.— Ч. III.
5. Mavor J., Maslennan G. F., Harp J. G., Vanstan D. J. Analogue correlatory using charge coupled devices // Proc. Int. Conf. Appl. CCD'S.— San Diego, 1975.— P. 229.
6. СБИС для распознавания образов и обработки изображений: Пер. с англ./Под ред. К. Фу.— М.: Мир, 1988.
7. А. с. 913563 СССР. Программируемый трансверсальный фильтр/Х. И. Кляус, И. И. Ли, В. В. Филиппова, Е. И. Черепов.— Заявл. 21.07.80; Опубл. 15.03.82, Бюл. № 10.
8. Приборы с зарядовой связью/Под ред. М. Хоувза и Д. Моргана: Пер. с англ.— Энергоиздат, 1981.
9. Herrman E. P., Gandolfo D. A. Programmable CCD correlator // IEEE Trans. on Electron Dev.— 1979.— ED-26, N 2.— P. 117.
10. Бугрименко Г. Е., Кармазинский А. Н., Пресс Ф. П., Вето А. В. Анализ и сравнение устройств вывода для схем на приборах с зарядовой связью // Электрон. техника. Сер. 2. Полупроводниковые приборы.— 1974.— Вып. 9(91).
11. Gradi D. A. CCD sampling of high-frequency broad-band signals // IEEE J. Solid-State Circuits.— 1982.— SC-17, N 3.— P. 619.
12. Денайер П. Б., Мейвор Дж., Артур Дж. У. Миниатюрные трансверсальные фильтры на ПЗС- и МДП-приборах // ТИИЭР.— 1979.— 64, № 1.
13. Sakaue T., Iwasawa M., Matsushima K. An input-weighted CCD Transversal filter // Jap. J. of Appl. Phys.— 1977.— 16, Suppl. 16-1.— P. 391.

Поступила в редакцию 9 января 1989 г.