

## КРАТКИЕ СООБЩЕНИЯ

УДК 658.512.001.56

А. Ю. Булгаков, А. Н. Касперович, Э. Р. Сабиржанов

(Новосибирск)

ПОВЕДЕНЧЕСКАЯ МОДЕЛЬ ДЕЛЬТА—СИГМА-МОДУЛЯТОРА  
С НЕИДЕАЛЬНЫМИ КОМПОНЕНТАМИ

Описывается поведенческая модель дельта—сигма-модулятора верхнего уровня, которая позволяет определить основной параметр такого устройства — спектр мощности выходного сигнала — в зависимости от его порядка и коэффициента передискретизации, а также от различных неидеальностей его аналоговых компонентов.

**Введение.** С развитием и совершенствованием в микроэлектронике технологии КМОП-процессов появилась возможность реализации сложных систем цифровой обработки сигналов в микроэлектронном исполнении. Возникающая при этом задача взаимодействия этих систем с внешним миром решается путем реализации на кристалле аналоговых подсистем ввода-вывода. Перспективным методом построения подобных подсистем является применение дельта—сигма-модуляции (или шумового шейпинга), которая позволяет минимизировать число аналоговых прецизионных компонентов, использовать единый технологический цикл для изготовления как цифровых, так и аналоговых узлов на одной подложке и не требует таких дорогостоящих технологических решений, как лазерная подгонка.

Основными интегральными оценками, характеризующими качество работы дельта—сигма-модуляторов, являются отношение сигнал/шум и отношение сигнал/общие гармонические искажения (SNR и THD), поскольку системы цифровой обработки сигналов оперируют именно этими понятиями.

В процессе проектирования дельта—сигма-модуляторов ( $\Delta\Sigma$ ) возникает необходимость в создании их поведенческих моделей верхнего уровня. Под поведенческой моделью верхнего уровня понимается набор подпрограмм, которые позволяют проектировщику получить оценки SNR и THD создаваемых устройств. Необходимо подчеркнуть, что этого добиться нельзя, применяя только средства моделирования на уровне полупроводниковых приборов (нижний уровень) типа программы SPICE. С помощью программы SPICE компьютерный анализ переходного процесса одного такта модулятора при приемлемой точности занимает десятки минут, тогда как для оценки спектра мощности выходного сигнала необходимо иметь в распоряжении десятки тысяч таких тактов.

В модели должны быть учтены и формализованы всевозможные несовершенства модулятора в виде различных макромоделей его компонентов. Здесь под макромоделью понимается некая упрощенная формализация различного рода неидеальностей аналоговых электронных компонентов и реализация этих неидеальностей в виде набора подпрограмм, которые «встраиваются» в «идеальную» модель, соответствующим образом модифицируя ее и «ухудшая» SNR и THD.

Подобные работы широко ведутся за рубежом [1, 2]. Модели, описанные в этих работах, используются их разработчиками для своих собственных целей и не доступны широкому пользователю. Например, в [2] сообщается о создании высококачественной поведенческой модели, которая описывает поведение всевозможных конфигураций модуляторов, но практически подробного описания не дается. В связи с этим было принято решение на основе критического анализа существующих моделей разработать собственную поведенческую модель верхнего уровня, которая позволила бы решить конкретные задачи, стоящие перед авторами данной работы, с использованием относительно скромных вычислительных ресурсов персональных компьютеров.

Дельта—сигма-модулятор. Модель должна быть синтезирована в виде разностных уравнений и реализована в виде набора подпрограмм. Чтобы ее синтезировать, необходимо понимание основных концепций дельта—сигма-модуляции.

Дельта—сигма-преобразование основывается на передискретизации входного сигнала (выборе частоты дискретизации, много большей, чем частота Найквиста) и «выталкивании» шума квантования в область высоких частот. Высококачественная ошибка квантования при этом может быть удалена средствами обычной цифровой фильтрации [3, 4].

В отличие от обычных АЦП в  $\Delta\Sigma$  квантованию подвергается накопленная сумма ошибок квантования на предыдущих тактах через обратную связь. Это позволяет избежать чрезмерно большой передискретизации, используемой в обычных АЦП для получения того же самого эффекта уменьшения уровня шума квантования в полосе пропускания.

На рис. 1 изображена блок-схема дискретного во времени  $\Delta\Sigma$  1-го порядка [3]. Он содержит идеальный интегратор, накапливающий предысторию ошибки квантования, и квантователь, охваченные обратной связью. Выходной сигнал  $\Delta\Sigma$  — битовый поток данных — подается на вход цифрового фильтра, на выходе которого образуются отсчеты, следующие с найквистовой частотой после соответствующей децимации.

Разностное уравнение, связывающее входной, выходной сигналы  $\Delta\Sigma$  и ошибку квантования, является основой «идеальной» поведенческой модели верхнего уровня и записывается в  $Z$ -плоскости, исходя из рис. 1, следующим образом:

$$Y(z) = X(z)z^{-1} + (1 - z^{-1})E(z). \quad (1)$$

Из (1) видно, что на выходе модулятора, помимо задержанного на один такт полезного сигнала, содержится шумовая составляющая со спектральной плотностью вида

$$N(z) = (1 - z^{-1})E(z). \quad (2)$$

Это эквивалентно пропусканию исходного шума квантования с равномерным спектром  $E(z)$  через фильтр верхних частот (дифференциатор) и тем самым «выталкиванию» его из области частот полезного сигнала.

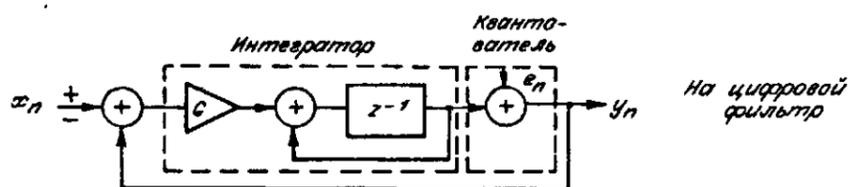


Рис. 1

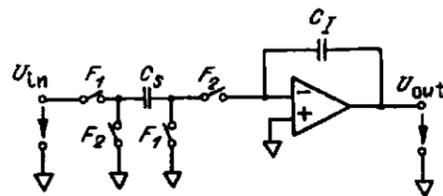


Рис. 2

Эффективным способом улучшения параметров  $\Delta\Sigma$  является увеличение его порядка. Увеличение порядка в однокаскадном  $\Delta\Sigma$  достигается последовательным включением нескольких интеграторов, а в многокаскадных — подачей на вход последующего каскада ошибки квантования предыдущего каскада.

Однако в первом случае при увеличении порядка модулятора могут возникнуть проблемы его устойчи-

вости (если будет по-прежнему использоваться однобитовый квантователь) [3, 5]. Во втором случае можно избежать этих проблем, но зато могут появиться вопросы, связанные с повышенной чувствительностью к рассогласованию между компонентами различных каскадов, что ужесточит требования к совершенству технологического процесса [5].

Исходными данными для моделирования поведения  $\Delta\Sigma$  являются полоса пропускания преобразуемых АЦП-сигналов и разрешение (число разрядов) проектируемого АЦП. Из этих параметров однозначно определяются SNR и THD. Исходя из этих требований проектировщик должен выбрать коэффициент передискретизации модулятора, его порядок, структуру, а также предельно допустимые значения неидеальностей аналоговых компонентов. При этом необходимо также определить и параметры цифровой части АЦП-фильтров и дециматоров.

Формализация макромоделей неидеальностей электронных компонентов дельта—сигма-модулятора. Учет неидеальностей  $\Delta\Sigma$  должен осуществляться уже с учетом конкретных принципиальных, а не абстрактных блок-схем.

В настоящее время  $\Delta\Sigma$  аналоговых систем ввода информации (АЦП) реализуются с использованием технологии переключаемых конденсаторов. Упрощенный вариант принципиальной схемы ключевого неинвертирующего интегратора (основного узла  $\Delta\Sigma$ ), реализованный с использованием этой технологии, представлен на рис. 2. Данная схема хорошо подходит для микроэлектронного исполнения с использованием стандартного КМОП-процесса и привлекательна тем, что является нечувствительной к паразитным емкостям на подложку [6].

Один такт работы интегратора осуществляется в две фазы. В течение каждой фазы интегратор имеет определенную конфигурацию (рис. 3, а, б), и анализ схемы удобно проводить, анализируя каждую из них в отдельности. В течение фазы  $F_1$  происходит накопление заряда на входной емкости  $C_s$  до напряжения входного сигнала, а в течение фазы  $F_2$  — его передача в интегрирующую емкость  $C_f$ . Используя закон сохранения заряда, можно определить, что усиление интегратора равно  $C_s/C_f$  при условии, что все его компоненты идеальны.

Рассматривая рис. 2, 3, а, б, можно выделить следующие неидеальности компонентов интегратора:

— ненулевое сопротивление ключей в открытом состоянии;

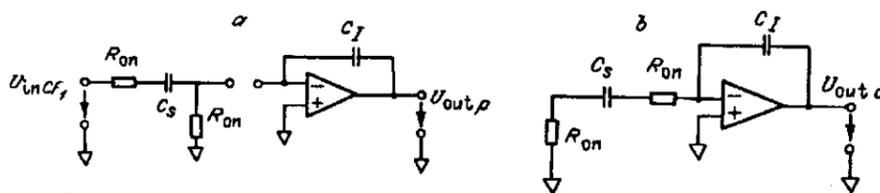


Рис. 3

- конечный коэффициент усиления ОУ на постоянном токе;
- конечная частота единичного усиления ОУ;
- нелинейная характеристика ОУ на постоянном токе;
- конечная скорость нарастания выходного сигнала ОУ;
- наличие шумов (фликкер- и тепловой шум ОУ, шум ключей вида КТ/С).

Влияние ненулевого сопротивления ключей в течение фазы  $F_1$  (см. рис. 3, а) проявляется в неполной передаче заряда входной емкости  $C_i$  входным сигналом к моменту окончания фазы  $F_1$ . Подробный анализ и соответствующие уравнения переходных процессов на емкости  $C_i$ , которые обусловлены данной неидеальностью, приведены в приложении. При этом не учитывались второстепенные эффекты, в частности зависимость сопротивления ключа от входного сигнала.

Рассмотрим теперь работу интегратора в течение фазы  $F_2$ . Именно в этот промежуток времени осуществляется интегрирование (т. е. накопление суммы). Рассматривая рис. 3, б, можно видеть, что здесь происходит передача заряда емкости  $C_i$  в интегрирующую емкость  $C_f$  через неидеальный ключ. В приложении приводится анализ переходного процесса, в результате которого левая  $C_i$  и правая  $C_i$  обкладки стремятся перезарядиться до нуля (в случае идеального ОУ), передавая при этом входной заряд емкости  $C_i$  в интегрирующую емкость  $C_f$ .

Анализ работы реального интегратора (см. приложение) с учетом нелинейности передаточной характеристики разомкнутого ОУ на постоянном токе позволил получить следующее выражение для выходного напряжения интегратора, которое устанавливается во время действия фазы  $F_2$ :

$$C_f[V_{outc} - f(V_{outc})] = C_f[V_{outp} - V_{CILPF_2}(t)]. \quad (3)$$

Следует отметить, что данная характеристика учитывает также конечность усиления и напряжение смещения нуля.

В выражении (3)  $f(V_{outc})$  — обратное значение передаточной характеристики ОУ (выход — вход) при величине выходного сигнала  $V_{outc}$  во время текущей фазы  $F_2$ , а  $V_{outp}$  — выходной сигнал интегратора на предыдущем такте (также в фазе  $F_2$ ).  $V_{CILPF_2}(t)$  — напряжение на левой обкладке конденсатора  $C_i$  в фазе  $F_2$  — описывает процесс передачи заряда от емкости  $C_i$  в интегрирующую емкость  $C_f$  и считается входной переменной алгоритма интегрирования.

Уравнение (3) является нелинейным разностным уравнением, которое решается относительно  $V_{outc}$  с использованием стандартной процедуры Ньютона — Рафсона. Нелинейная функция  $f(V_{outc})$  может быть получена средствами анализа схемы по постоянному току с помощью программы моделирования типа SPICE на уровне транзисторов. К табличным данным, полученным с помощью этой программы, «подгоняется» полином третьего или более высокого порядка методом наименьших квадратов с тем, чтобы получить аналитическое выражение для функции  $f(V_{out})$ . Это дает возможность вычислять промежуточные значения  $f(V_{out})$ .

Следует отметить, что уравнение (3) получено для ОУ с идеальными динамическими свойствами. Реальный ОУ не в состоянии повторить в течение фазы  $F_2$  экспоненциальную форму входного напряжения  $V_{CILPF_2}(t)$ . Для того чтобы учесть реальные динамические свойства ОУ, удобно ввести макромоделю, блок-схема которой изображена на рис. 4. Здесь  $g_m$  — передаточная проводимость (крутизна) входных транзисторов ОУ,  $A_0$  — коэффициент усиления ОУ на постоянном токе,  $W_1$  — положение доминирующего полюса, а  $I_d$  — ток покоя входного дифференциального каскада ОУ. Необходимо отме-

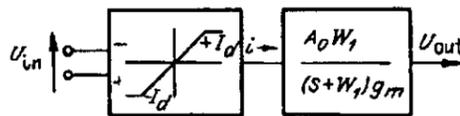


Рис. 4

туть, что такая простая модель ОУ адекватно описывает его динамические несовершенства, поскольку ключевые интеграторы обычно реализуются с помощью элементов на переключаемых конденсаторах и транскондуктивных ОУ [7], работающих только на емкостную нагрузку и не имеющих мощных выходных каскадов.

Из рис. 5 видно, что отклик ОУ на ступенчатое воздействие состоит из двух частей — пилообразной и экспоненциальной. Первая часть описывает выходной сигнал ОУ, когда входной каскад не может обеспечить требуемый ток. Это приводит к пилообразному изменению выходного напряжения. После окончания первой части отклика ОУ начинается процесс линейного установления усилителя.

Уравнение, описывающее реакцию ОУ, с учетом вышеприведенных неидеальностей для  $t > t_x$  имеет вид

$$V_{out}(t) = V_{outc} - SR\tau_{OA} e^{-d(t-t_x)/\tau_{OA}}. \quad (4)$$

В уравнении (4)  $SR = I_d/g_m$  — скорость нарастания выходного сигнала ОУ, а  $t_x$  — время окончания пилообразного участка отклика ОУ, которое определяется как

$$t_x = \frac{V_{outc} - V_{outp}}{SR} - \tau_{OA}. \quad (5)$$

Если  $V_{CILPF_2}(t)$  (напряжение на левой обкладке интегрирующей емкости) представить как суперпозицию ступенчатых приращений, то (4) описывает реакцию на каждое из них. В этом уравнении  $V_{outc}$  определяется из решения уравнения (3) для определенного ступенчатого воздействия как установившееся значение выходного сигнала ОУ, поскольку (3) не учитывает динамические несовершенства ОУ. Окончательный отклик ОУ на  $V_{CILPF_2}(t)$  будет представлен в виде суперпозиции откликов вида (4), сдвинутых во времени таким же образом, как и входные ступенчатые приращения. Количество ступенек определяется из компромисса между точностью и временем моделирования. За время  $t$  в уравнении (4) берется время окончания фазы  $F_2$ . Полученное значение суперпозиции определяет выходное напряжение интегратора

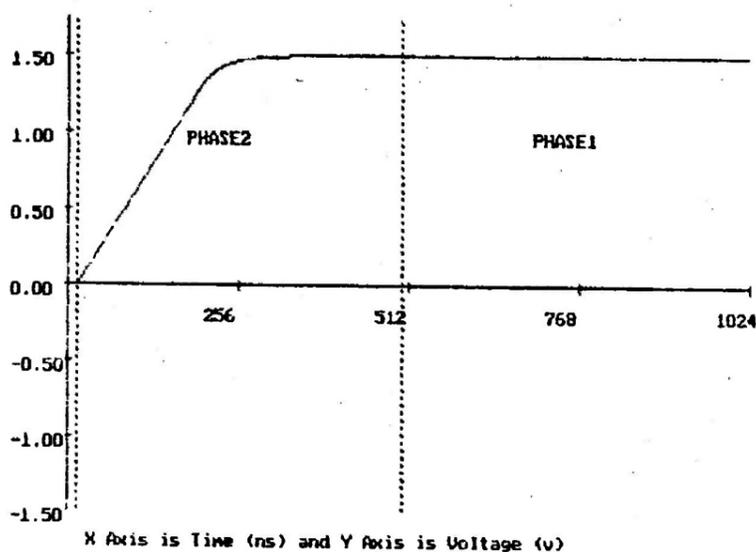


Рис. 5

к окончанию фазы  $F_2$  и является входным значением следующего интегратора или компаратора  $\Delta\Sigma$  в зависимости от его порядка. Все вышеупомянутые уравнения «встроены» в поведенческую модель  $\Delta\Sigma$  и реализованы в виде подпрограмм.

Внутренние шумы также учитывались при поведенческом моделировании. Принимались во внимание шумы транзисторных ключей вида  $KT/C$ , тепловые шумы ОУ и шум вида  $1/f$ . При моделировании осуществлялось добавление на каждом временном такте программно-сгенерированного гауссова шума, среднеквадратичное значение которого определялось из анализа шума при моделировании ОУ по переменному току с помощью программы SPICE. Внутренние емкости ключей и помех от источников питания в сигнальный тракт, так как конфигурация исследуемого модулятора была выбрана полностью дифференциальной.

Комплекс программ написан на Паскале. Ввод параметров для моделирования осуществлялся в диалоговом режиме. Результаты моделирования выводились на экран дисплея в виде графиков.

Некоторые результаты использования макромоделей. Основной целью проведенного моделирования был выбор параметров  $\Delta\Sigma$ , при которых обеспечивались бы требуемые значения SNR и THD. Его результаты позволили оценить основные параметры  $\Delta\Sigma$  для конкретных технических решений и задач.

В качестве примера на рис. 5 показан отклик ключевого интегратора, изображенного на рис. 2 в течение фазы  $F_2$ . Интегратор был синтезирован с использованием макромоделей неидеальной динамики транскондуктивного ОУ, его нелинейного статического поведения и неидеальных ключей модуля-

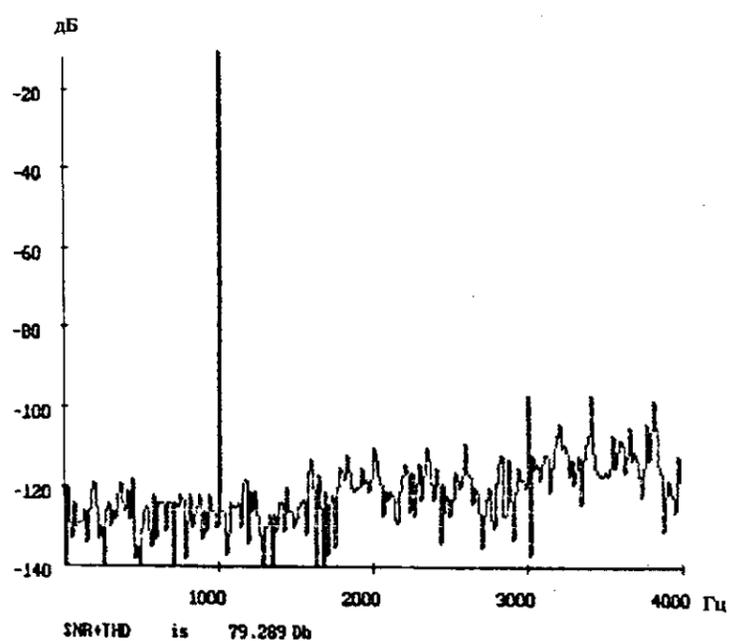


Рис. 6

тора. Частота единичного усиления ОУ была выбрана равной 20 МГц, скорость нарастания определялась исходя из тока покоя дифференциального каскада, передаточной проводимости входных транзисторов и частоты единичного усиления. Значения емкостей и сопротивлений ключей в открытом состоянии были выбраны исходя из допустимого уровня шумов вида КТ/С. В отклике явно выражены конечная скорость нарастания и экспонента, обусловленная доминирующим полюсом ОУ.

На рис. 6 приведен спектр мощности выходного сигнала ДΣМ, полученный в результате «прогона» поведенческой модели со «встроенными» макромоделями неидеальностей. Для того чтобы получить спектр мощности в речевом диапазоне (0—4 кГц) со спектральным разрешением 15,5 Гц понадобилось около 25 мин работы компьютера со скромными вычислительными ресурсами типа IBM PC/AT.

**Заключение.** Создана поведенческая модель дельта—сигма-модулятора, реализованная в виде набора подпрограмм. В модель были «встроены» основные неидеальности электронных компонентов модулятора: конечное значение сопротивления открытого МОП-ключа, конечная скорость нарастания выходного сигнала операционного усилителя, конечный коэффициент усиления, конечное значение частоты единичного усиления ОУ с разомкнутой обратной связью, нелинейность характеристики ОУ на постоянном токе, наличие внутренних шумов. Модель позволяет осуществлять проектирование ДΣМ: выбирать параметры его реальных компонентов исходя из спектра мощности выходного сигнала модулятора и соответственно SNR и THD. Созданная модель была использована при разработке принципиальных схем дельта—сигма-модулятора речевого кодека.

#### ПРИЛОЖЕНИЕ

Анализ работы интегратора удобно проводить, рассматривая каждую фазу отдельно. В течение фазы  $F_1$  схема, изображенная на рис. 3, имеет конфигурацию, приведенную на рис. 3, а. Из данного рисунка видно, что в течение фазы  $F_1$  меняется напряжение только на емкости  $C_1$ . Уравнение, описывающее переходный процесс на конденсаторе  $C_1$ , имеет вид

$$V_{C_1, F_1}(t) = V_{in, C_1, F_1} + (V_{C_1, in, F_1} - V_{in, C_1, F_1})e^{-t/(R_{on} C_1)}. \quad (П1)$$

В этом уравнении  $V_{in, C_1, F_1}$  есть входное напряжение, а  $V_{C_1, in, F_1}$  является начальным условием данного переходного процесса. Следовательно, заряд, полученный емкостью  $C_1$  в течение фазы  $F_1$ , будет:

$$C_1 V_{diff} = C_1 V_{C_1, F_1}(t). \quad (П2)$$

Рассмотрим теперь работу цепи во время действия фазы  $F_2$ . Конфигурация интегратора для данного случая изображена на рис. 3, б. Из данного рисунка видно, что полярность прикладываемого ко входу ОУ напряжения противоположна полярности входного. Следуя закону сохранения заряда, можно определить напряжение, до которого стремится зарядиться левая обкладка  $C_1$ , из следующего уравнения:

$$C_1 [V_{outp} - f(V_{outp})] - C_1 V_{diff} = C_1 [V_{outp} - V_x]. \quad (П3)$$

Здесь  $V_{outp}$  — предыдущее состояние интегратора. Учитывая, что  $C_1/C_1 = K$  есть усиление интегратора, искомое напряжение находится из (П4):

$$V_x = KV_{diff} + f(V_{outp}). \quad (П4)$$

Так как начальное значение напряжения на левой обкладке  $C_1$  равно  $f(V_{outp})$ , можно записать уравнение, описывающее данный переходный процесс:

$$V_{\text{СЛРР}_2}(t) = V_x + [f(V_{\text{out}_p}) - V_x]e^{-t/(2R_{\text{on}}C_f)}. \quad (\text{П5})$$

Одновременно на это изменение напряжения начинает реагировать ОУ, так как оно прикладывается к его входу. Допуская, что ОУ обладает бесконечной полосой пропускания и неограниченной скоростью нарастания, можно определить асимптотическое значение напряжения на правой обкладке  $C_f$ :

$$C_f[V_{\text{out}_c} - f(V_{\text{out}_c})] = C_f[V_{\text{out}_p} - V_{\text{СЛРР}_2}(t)]. \quad (\text{П6})$$

В этом уравнении  $V_{\text{out}_c}$  есть искоемое асимптотическое значение напряжения как отклик на входное приращение  $V_{\text{СЛРР}_2}(t)$ , а  $V_{\text{out}_p}$  — предыдущее состояние интегратора.

Уравнение, описывающее переходный процесс на конденсаторе  $C_f$  в фазе  $F_2$ , может быть использовано для определения начальных условий следующей фазы  $F_1$  следующего такта  $V_{C_f \text{ in } F_1}$  и имеет вид

$$V_{C_f \text{ in } F_1} = f(V_{\text{out}_c}) + [V_{C_f F_1}(t) - f(V_{\text{out}_c})]e^{-t/(2R_{\text{on}}C_f)}. \quad (\text{П7})$$

#### СПИСОК ЛИТЕРАТУРЫ

1. Bishop R. J., Paulos J. J., Steer M. B., Ardaian S. H. Table-based simulation of delta—sigma modulators // IEEE Trans. Circuits and Syst.—1990.—N 3.
2. Wolf C. M., Carley L. R. Simulation of delta—sigma modulators using behavioral models // ISCAS.—1990.—N 1.
3. Candy J. C. A use of double integration in sigma—delta modulation // IEEE Trans. Commun.—1985.—N 3.
4. Candy J. C. A use of limit cycle oscillation to obtain robust analog-to-digital converters // IEEE Trans. Commun.—1974.—N 5.
5. Ribner D. B. A comparison of modulations networks for high order oversampled delta—sigma analog-to-digital converters // IEEE Trans. Circuits and Syst.—1991.—N 2.
6. Unbehauen R., Cichocki A. MOS SC and Continuous-Time Integrated Circuits and Systems.—Berlin: Springer—Verlag, 1989.
7. Gray P. R., Meyer R. G. MOS operational amplifier design — a tutorial overview // IEEE J. Solid-State Circuits.—1982.—N 6.

Поступило в редакцию 15 июня 1993 г.