

РОССИЙСКАЯ АКАДЕМИЯ НАУК
СИБИРСКОЕ ОТДЕЛЕНИЕ
А В Т О М Е Т Р И Я

№ 6

1994

УДК 861.3.06

С. В. Власов, Ю. В. Маслобоев, К. В. Савенко, С. Е. Чижик
(Новосибирск)

ВЕКТОРНЫЙ ГЕОМЕТРИЧЕСКИЙ ПРОЦЕССОР
СИСТЕМ ВИЗУАЛИЗАЦИИ РЕАЛЬНОГО ВРЕМЕНИ

Описан векторный геометрический процессор систем визуализации «Альбатрос», позволяющий достичь сложности изображения, воспроизводимого в реальном масштабе времени, до 4000 видимых многоугольников в каждом канале. Архитектура процессора оптимизирована для выполнения операций с трехмерными векторами, имеет высокую степень параллелизма и широкий диапазон вариантов производительности путем соответствующей конфигурации однотипных аппаратных узлов.

Для визуализации трехмерных сцен в реальном масштабе времени используется процессор, осуществляющий преобразование описания сцены в систему координат наблюдателя и отбраковку объектов, находящихся вне пирамиды видимости. При частоте кадров 25 Гц и сложности каждого кадра изображения до 4000 видимых многоугольников требуется производительность процессора около 30 Мфлопс. Наиболее эффективным способом решения этой задачи является оснащение персонального компьютера сопроцессором, реализующим суперкомпьютерную архитектуру. Параллелизм, заложенный в основу архитектуры сопроцессора, позволяет, соединив несколько однотипных узлов, довести общее быстродействие до требуемого уровня.

Преобразования, которым подвергаются данные, описывающие трехмерную среду, состоят из операций умножения векторов на матрицу, перемножения матриц, векторных и скалярных произведений векторов и других [1]. Наибольший удельный вес составляют операции с независимыми операндами и поэтому легко распараллеливаемые. Характерным примером является умножение вектора на матрицу:

$$(X' Y' Z' 1) * \begin{vmatrix} a_1 & b_1 & c_1 & 0 \\ a_2 & b_2 & c_2 & 0 \\ a_3 & b_3 & c_3 & 0 \\ A & B & C & 1 \end{vmatrix} = (X'' Y'' Z'' 1).$$

Для системы визуализации «Альбатрос» [2] разработан векторный геометрический процессор, имеющий пиковое быстродействие в зависимости от конфигурации от 10 до 60 Мфлопс. Архитектура процессора оптимизирована с целью распараллеливания операций над векторами и матрицами. Процессор подключается к ПЭВМ IBM PC/AT. ПЭВМ загружает в его память массив исходных данных, осуществляет пуск процессора, в динамике записывает в его память внешние переменные и считывает промежуточные результаты. Одно-

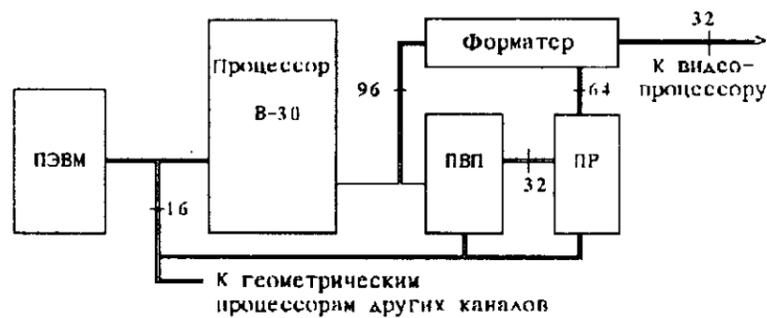


Рис. 1

временно через отдельный порт из геометрического процессора данные, описывающие изображение, поступают в видеопроцессор.

Графическая база данных. База данных, описывающая трехмерную обстановку, хранится в виде файла на диске ПЭВМ. Ее структура имеет вид дерева, терминальными узлами которого являются объекты обстановки, кодированные списком графических примитивов: плоских выпуклых многоугольников или точек (огней). Прочими узлами дерева являются такие элементы структуры базы данных, как разделяющие плоскости, матрицы погружения, структуры детализации и другие [3].

База данных перед началом работы записывается в память данных (MD) геометрического процессора и в процессе работы может динамически модифицироваться, что позволяет снизить требования к объему этой памяти.

Вычислительный конвейер. Управляющая ПЭВМ строит согласно параметрам, полученным из внешнего моделирующего комплекса, матрицы положения наблюдателя и подвижных объектов и передает их в MD. Вычисление новых матриц производится 25 или 50 раз в секунду.

Геометрический процессор состоит из векторного процессора В-30 и подключаемых к нему процессора ребер (ПР) и процессора векторного произведения (ПВП). Блок-схема геометрического процессора полной конфигурации, используемого в системе «Альбатрос», показана на рис. 1.

Процессор В-30 осуществляет обход дерева и строит дисплейный файл объектов. Затем производится матричное преобразование объектов дисплейного файла в систему координат наблюдателя, в ходе которого грани, нормали которых ориентирована в сторону от наблюдателя, отбраковываются (задние невидимые грани). Результирующий список граней, заданных вершинами, преобразуется в реберное представление [4]. Далее производится отбраковка ребер и многоугольников, целиком лежащих вне области экрана, и представление ребер в виде коэффициентов уравнений прямых заменяется представлением в виде точек пересечения ребра с прямыми, ограничивающими область экрана [5]. Результат вычислений через форматер поступает в видеопроцессор.

Процессор В-30. Процессор В-30 в минимальной конфигурации состоит из пяти печатных плат, устанавливаемых в отдельный крейт и соединенных с управляющей ПЭВМ параллельной шиной *T* (рис. 2). К одной ПЭВМ может быть подключено несколько процессоров, что используется в многоканальной системе визуализации. Процессор В-30 имеет следующие функциональные узлы: память данных, блок обработки целых чисел (блок *I*), микропрограммный автомат, блок обработки вещественных чисел (блок *F*).

Производительность процессора и емкость памяти данных могут быть увеличены путем установки дополнительных плат MD и блоков *F*.

При работе в составе системы визуализации процессор В-30 подключается к видеопроцессору через форматер — специализированный вычислитель, выполняющий роль параллельного интерфейса и осуществляющий преобразование формата данных в соответствии с требованиями видеопроцессора.



Рис. 2

К формату и процессору В-30 подключаются вычислители ПВП и ПР, что увеличивает параллелизм решения задачи визуализации трехмерных сцен (в них переносится выполнение процедуры клипирования) и позволяет избавиться от запоминания промежуточных результатов вычислений. В результате суммарное быстродействие процессора увеличивается более чем в 3 раза.

Память данных. МД имеет три независимых порта: 32-разрядные порты записи и чтения МД со стороны процессора В-30 и 16-разрядный двунаправленный порт, через который осуществляется отображение МД на резервное адресное пространство управляющей ПЭВМ.

Отображение МД на адресное пространство ПЭВМ производится окнами размером 8 Кбайт каждое, причем одновременно может быть отображено до 16 окон. Это позволяет стандартными средствами операционной системы ПЭВМ считывать информацию с диска прямо в МД, а также производить вычисления непосредственно над данными, размещенными в этой памяти: МД становится неотличимой от собственной оперативной памяти ПЭВМ.

Конфликты при одновременном обращении к МД со стороны нескольких портов разрешаются приоритетной схемой, что делает обращение к этой памяти «прозрачным» с точки зрения программиста. Цикл работы МД составляет 400 нс; МД организована с расслоением на два направления, что при обращении по последовательным адресам позволяет получать доступ к памяти в каждом 200 нс такте. Последовательный доступ к данным, когда достигается наивысшая скорость их извлечения из МД, характерен для таких упорядоченных структур, как базы данных, описывающие трехмерные сцены.

Блок F. При обработке описания трехмерных объектов требуется высокая степень параллелизма работы блоков F, обрабатывающих вещественные числа. Это обеспечивается наличием в блоке F семи независимых 32-разрядных шин. Функциональная схема блока F показана на рис. 3. Он состоит из умножителя, сумматора, двухпортового регистрового файла MF и однопортового регистрового файла AF. Умножитель и сумматор — конвейерные устройства, выполняющие операции с вещественными числами одинарной точности. Формат чисел совместим с внутренним представлением чисел в ПЭВМ. Конвейер в обоих устройствах двухкаскадный. В каждом такте может начинаться суммирование двух операндов, умножение двух других операндов, и на выходе сумматора и умножителя могут появляться результаты операций. Однако от начала операции до получения ее результата должно пройти не менее двух тактов. Для выполнения операции деления умножитель снабжен специальной таблицей (ПЗУ), позволяющей за три такта, не нарушая работы конвейера, вычислять значение функции $y = 1/x$.

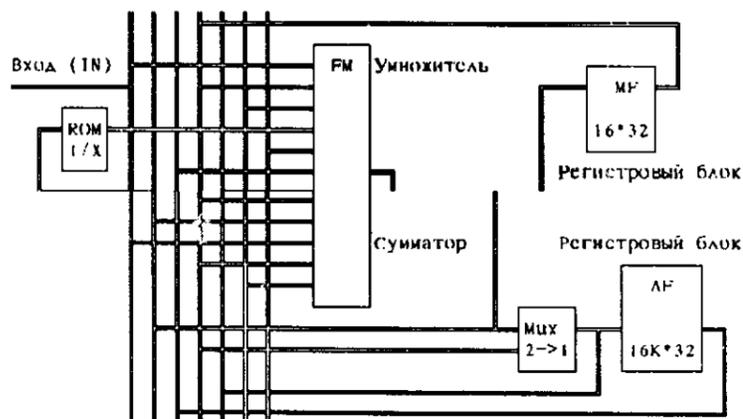


Рис. 3

Регистровый файл MF содержит 16 32-разрядных регистров, причем в каждом такте любой регистр может быть считан и любой — записан. Регистровый файл AF содержит 16 К 32-разрядных регистров, любой из которых в каждом такте может быть либо прочитан, либо записан. Адрес AF формируется блоком I, что позволяет организовывать сложные структуры данных либо эффективно осуществлять вычисления табличным способом.

Блок F имеет три 32-разрядных порта: входной (IN), через который данные поступают из MD или из блока I, выходной (FA), с которого данные снимаются на входы форматера и ПВП, а также двунаправленный порт (D) для обмена данными между блоками F и блоком I.

Блок I. Блок обработки целых чисел осуществляет вычисление MD, регистровых файлов AF, а также логическую обработку данных. Тридцатидвухразрядное арифметическое устройство выполнено на микропроцессорном наборе K1804. Блок I функционирует параллельно с блоками F и имеет два порта: один входной и один двунаправленный, через которые производится обмен данными с MD и блоками F.

Микропрограммный автомат. Процессор В-30 имеет «гарвардскую» архитектуру. Инструкции хранятся в отдельной памяти программ емкостью до 64 К слов, причем извлечение следующей инструкции производится одновременно с исполнением текущей. Ветвление программы осуществляется по флажкам условий, формируемым блоками F и блоком I в соответствии с результатами операций, и может быть скалярным (по состоянию одного флажка условия) либо векторным (с одновременной проверкой до трех условий). Горизонтальная 80-разрядная инструкция разделена на функциональные поля, которые содержат коды функций отдельных блоков процессора.

Микропрограммный автомат содержит стек подпрограмм глубиной пять 12-разрядных слов и позволяет непосредственно адресовать 4 К слов памяти программ. Память свыше 4 К слов адресуется страничным способом. Для реализации подпрограмм с глубиной вложенности более пяти предусмотрена возможность реализации стека подпрограмм в регистровых файлах AF.

Вычислители ПВП и ПР. Первый из двух вычислителей (ПВП) определяет по координатам вершин ребер, образующих многоугольники, коэффи-

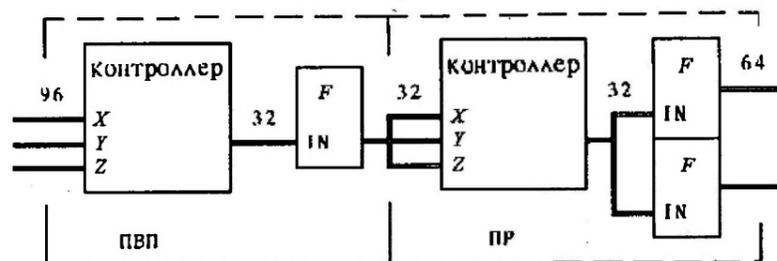


Рис. 4

циенты уравнений проекций соответствующих прямых на плоскость экрана. Второй (ПР) осуществляет отбраковку ребер и многоугольников, находящихся вне области экрана, и привязку представления ребер к координатной сетке экрана. Вычислители ПВП и ПР состоят из контроллера и подключенных к ним блоков F (см. рис. 3), причем ПВП использует один блок F , а ПР — два. Блок-схема этих специализированных вычислителей показана на рис. 4. Контроллеры у таких вычислителей одинаковые и отличаются от микропрограммного автомата В-30 объемом памяти (1 К слов), длиной микроинструкции (64 бит) и способностью выполнять векторное ветвление сразу по шести условиям. Состояние флажков условий формируется блоками F либо микропрограммно.

ПВП и ПР функционируют независимо друг от друга и от процессора В-30, причем в тракты данных на входе ПВП и ПР включены буферные запоминающие устройства типа «очередь» (FIFO) для устранения задержек, связанных с неравномерностью поступления и обработки информации.

Форматер. Форматер представляет собой микропрограммируемый вычислитель, функционирующий независимо от процессора В-30, ПВП и ПР. Назначение форматера — преобразование формата данных из представления в виде стандартных вещественных чисел во внутреннее представление данных видеопроцессора. Кроме того, форматер осуществляет слияние потоков данных, поступающих от В-30 и ПР, и формирует протокол выдачи данных в видеопроцессор.

Программное обеспечение процессора. Для геометрического процессора разработан традиционный набор программных средств, включающий тестовое, инструментальное, системное и прикладное обеспечение. Инструментальные средства включают кроссмакроссамблер, работающий на ПЭВМ, и компоновщик задач. Имеются средства отладки разработанных программ, а также эмулятор, позволяющий отлаживать разрабатываемые для геометрического процессора программы без участия этого процессора.

Описанный процессор имеет архитектуру, удачно сочетающую модульность с высоким коэффициентом использования оборудования при решении задачи геометрических преобразований в системе визуализации. Среднее его быстродействие превышает 50 % от пикового значения. Процессор выполнен без применения импортных комплектующих, а в случае реализации на базе современных заказных кристаллов может иметь в 5 раз более высокую рабочую частоту и примерно во столько же раз меньшие габариты.

Применение современных импортных микропроцессоров, таких как TMS320C40, i860XR, позволяет выполнять необходимые преобразования при значительно меньших габаритах устройства по сравнению с описанным процессором, однако при этом соотношение пикового и среднего быстродействий получается в несколько раз хуже [6].

СПИСОК ЛИТЕРАТУРЫ

1. Ньюмен У., Спрулл Р. Основы интерактивной машинной графики.—М.: Мир, 1976.
2. Долговесов Б. С. Семейство компьютерных систем визуализации «Альбатрос» // Автометрия.—1994.—№ 6.
3. Ковалев А. М., Талныкин Э. А. Машинный синтез визуальной обстановки // Автометрия.—1984.—№ 4.
4. Долговесов Б. С., Мазурок Б. С., Маслобоев Ю. В., Рожков А. Ф. Геометрические преобразования в семействе «Альбатрос» // Автометрия.—1994.—№ 6.
5. Асмус А. Э., Богомяков А. И., Вяткин С. И. и др. Видеопроектор компьютерной системы визуализации «Альбатрос» // Там же.
6. Власов С. В. Геометрический процессор на базе микропроцессора 1860 // Там же.

Поступила в редакцию 20 июня 1994 г.

Реклама продукции в нашем журнале — залог Вашего успеха!