

УДК 621.382.3

МОДЕЛИРОВАНИЕ РАБОТЫ ПОЛЕВЫХ ТРАНЗИСТОРОВ НА ОСНОВЕ ГЕТЕРОПЕРЕХОДОВ GaAs/AlGaAs

А. К. Шестаков, К. С. Журавлев

*Институт физики полупроводников СО РАН им. А. В. Ржанова,
630090, г. Новосибирск, просп. Академика Лаврентьева, 13
E-mail: caches@ngs.ru*

Проведена оптимизация параметров структуры, состоящей из легированного GaAs-канала и AlGaAs-буфера, расположенного между подложкой и каналом, с помощью пакета программно-технологического моделирования Sentaurus TCAD, разработанного фирмой "Synopsys". Показано, что введение этого буфера увеличивает пробивное напряжение и мощность транзистора по сравнению с транзистором на базовой структуре без AlGaAs-буфера. Также показано, что в наибольшей степени на пробивное напряжение транзистора оказывает влияние состав буфера (доля алюминия в твердом растворе $Al_xGa_{1-x}As$) и что для получения максимального пробивного напряжения буфер должен содержать не менее 18 % алюминия.

Ключевые слова: моделирование, гетероструктуры, полевой транзистор Шоттки.

Введение. Мощные транзисторы СВЧ-диапазона широко используются в продукции гражданского применения (коммерческая микроволновая связь, спутниковое и кабельное телевидение и т. д.), а также при разработке новейших видов военной техники на базе активных фазированных антенных решеток. От применяемых в этих областях транзисторов требуется высокая частота работы (свыше 3 ГГц) и высокая удельная мощность (свыше 0,5 Вт/мм), поэтому для их изготовления обычно используется арсенид галлия или гетероструктуры на его основе. Технологически для этого лучше всего подходят полевые транзисторы с затвором Шоттки (ПТШ). Используемые в кремниевой микроэлектронике конструкции транзисторов типа металл—окисел—полупроводник (МОП) и металл—диэлектрик—полупроводник (МДП) не нашли широкого применения в арсенид-галлиевой микроэлектронике из-за низкого качества собственного оксида арсенида галлия и высокой плотности поверхностных состояний на границе раздела GaAs — диэлектрик (SiO_2 или Si_3N_4), наносимый на поверхность арсенида галлия.

Совершенствование полевых арсенид-галлиевых транзисторов ведется различными путями. Разрабатываются новые, а также модернизируются уже существующие конструкции гетероструктур и транзисторов. Это позволяет улучшить параметры гетероструктур (подвижность носителей заряда в канале) и характеристики самих транзисторов (пробивное напряжение, ток насыщения, теплоотвод). Все это в совокупности позволяет повысить выходную СВЧ-мощность, рабочую частоту, коэффициент усиления и КПД транзисторов. Наиболее быстрым и экономичным способом решения задач модернизации и оптимизации транзисторов и структур, используемых для их изготовления, является компьютерное моделирование. В литературе представлены несколько путей оптимизации характеристик транзистора с помощью компьютерного моделирования. Первый путь — оптимизация параметров полупроводниковой структуры, таких как толщина активного слоя канала, концентрация примеси в канале, подвижность носителей в канале и подложке [1, 2]. Второй путь — оптимизация геометрических параметров конструкции транзистора, т. е. длины и ширины затвора, расстояний исток—затвор, затвор—сток, углубления под затвором и других [3, 4]. В некоторых случаях, когда необходимо улучшить только определенные характеристики транзистора, более целесообразно использовать третий путь оптимизации

его параметров. В этом случае выявляется набор ключевых параметров, которые в наибольшей степени оказывают влияние на заданные характеристики транзистора, и после этого производится оптимизация только этой группы найденных параметров [5—7].

Целью данной работы является оптимизация параметров арсенид-галлиевой структуры для улучшения следующих характеристик транзисторов: тока насыщения, напряжения пробоя, крутизны и напряжения отсечки.

Для решения этой задачи лучше всего подходит комбинация первого и третьего путей улучшения характеристик транзистора, т. е. сначала выявляются ключевые параметры полупроводниковой структуры, в наибольшей степени влияющие на перечисленные ранее характеристики, и после этого определяются зависимости характеристик транзистора от этих параметров. Затем исходя из этих зависимостей находятся оптимальные значения параметров структуры, обеспечивающих его наилучшие характеристики. В рамках данной работы решалась задача оптимизации параметров транзисторов типа ПТШ, изготовленных на гетероструктурах с однородно легированным GaAs-каналом и AlGaAs-буфером, расположенным между подложкой и каналом, а также на гетероструктурах со слоем AlGaAs, выращенным поверх GaAs-канала.

Базовая конструкция арсенид-галлиевой структуры и ее модернизации.

Конструкции транзистора типа ПТШ на основе базовой структуры, а также на ее модификациях представлены на рис. 1, *a—c*. Базовая структура состоит из активного слоя GaAs толщиной 0,12 мкм, легированного донорами до уровня $3 \cdot 10^{17} \text{ см}^{-3}$, расположенного на подложке полуизолирующего GaAs. Предполагалось, что в подложке нет никаких дефектов. Омические контакты транзистора — исток и сток — создаются вжиганием металла в слой *n*-GaAs, а управляющий электрод транзистора — затвор — получается напылением металла на поверхность слоя *n*-GaAs в области канала, длина затвора равна 0,7 мкм, а ширина 1,2 мкм. Углубление под затвором делается для повышения пробивного напряжения. Используемая в модели конструкция структуры является упрощенной по сравнению с реальной, в которой еще обычно присутствует контактный слой n^+ -GaAs, удаляемый при формировании затвора, и буфер, состоящий из слоя GaAs со вставленной сверхрешеткой AlAs/GaAs, предотвращающей проникновение примесей и дефектов из подложки в канал.

В [8, 9] было высказано предположение, что добавление широкозонных слоев AlGaAs позволяет улучшить характеристики транзистора. В данной работе рассматривались два положения такого слоя: между подложкой и каналом (см. рис. 1, *b*) и поверх канала (см. рис. 1, *c*). Кроме этих дополнительных слоев рассмотренные структуры и конструкции модернизированных транзисторов аналогичны базовым.

Параметры модели и процесс моделирования. Расчет вольт-амперных характеристик (ВАХ) транзисторов производился с помощью двумерной гидродинамической модели [10], учитывающей зависимость подвижности носителей заряда от напряженности электрического поля, концентрации легирования и рассеяния на границах, а также явления лавинной генерации и рекомбинации носителей заряда. Основные параметры, которые использовались в модели для расчета: ширина запрещенной зоны, диэлектрическая

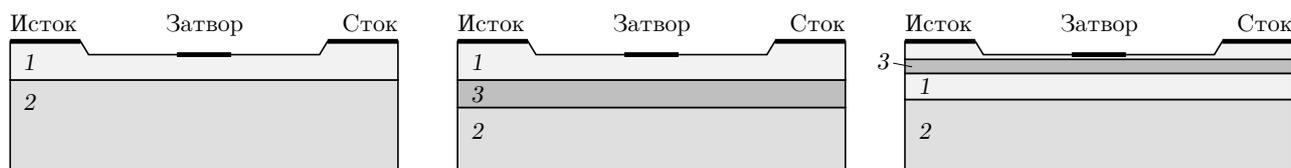


Рис. 1. Конструкции полевых транзисторов типа ПТШ на основе различных структур: *a* — базовая; *b* — с широкозонным AlGaAs-буфером между каналом и подложкой; *c* — со слоем AlGaAs, расположенным поверх канала (1 — канал, 2 — подложка, 3 — слой AlGaAs)

проницаемость, подвижность электронов и дырок и их эффективная масса для каждого полупроводника — брались из базы данных, входящей в пакет программно-технологического моделирования Sentaurus TCAD, разработанный фирмой "Synopsys" [11]. Величина высоты барьера Шоттки определялась из эксперимента. Задавалась расчетная сетка, в узлах которой находились следующие величины: электростатический потенциал, напряженность электрического поля, концентрация электронов и дырок, температура электронов и дырок, скорость и подвижность электронов и дырок, плотность электронного и дырочного токов, темпы генерации и рекомбинации электронов и дырок, энергия зоны проводимости и валентной зоны. В областях резкого изменения рассчитываемых величин, например в электрическом поле или концентрации носителей заряда, шаг сетки уменьшался. Из найденных в итоге статических ВАХ определялись: ток насыщения, напряжение пробоя, крутизна транзистора и напряжение отсечки.

Расчет ВАХ транзистора, изготовленного на структуре с AlGaAs-буфером. Вольтамперные характеристики для ПТШ на базовой структуре и на структуре с широкозонным AlGaAs-буфером между подложкой и каналом представлены на рис. 2. Видно, что на ВАХ можно выделить три характерных участка: при увеличении напряжения ток сначала растет, затем насыщается и наконец резко возрастает (область пробоя). ВАХ для ПТШ на разных структурах наиболее существенно различаются в области пробоя. Для базовой структуры в области пробоя наблюдается отрицательная дифференциальная проводимость (ОДП), которая возникает из-за того, что при напряжениях, близких к напряжению пробоя, начинается лавинная генерация носителей заряда в канале и подложке, вследствие чего их концентрация возрастает. За счет проникновения носителей заряда из канала и лавинной генерации проводимость подложки увеличивается, и через нее начинает течь ток параллельно каналу. В результате этого сопротивление между истоком и

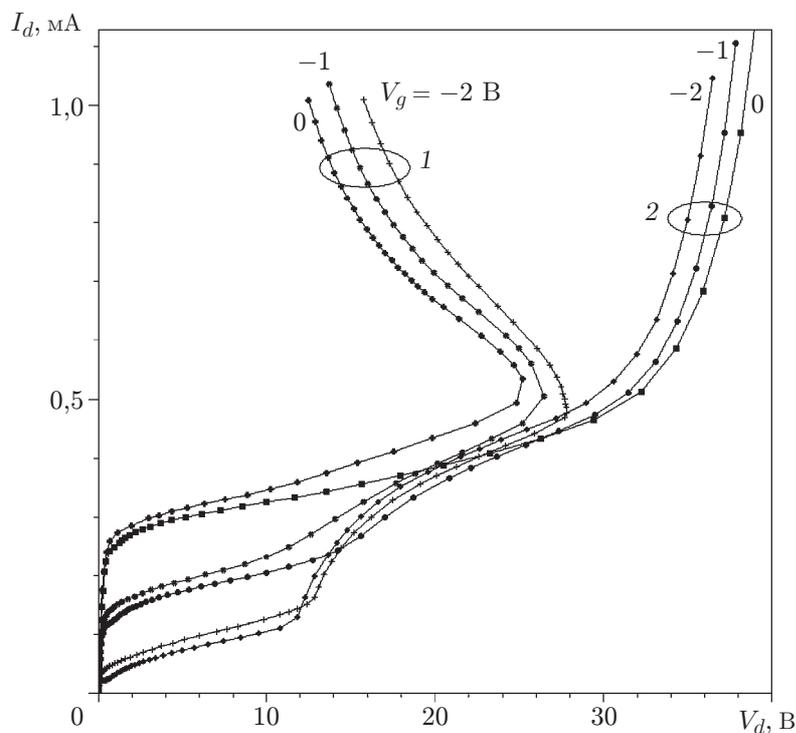


Рис. 2. Вольтамперные характеристики ПТШ на базовой структуре 1 и на структуре с широкозонным AlGaAs-буфером 2. Кривые соответствуют разным напряжениям на затворе

стоком транзистора падает, что и приводит к возникновению ОДП. В этом случае даже без увеличения напряжения на стоке ток резко растет, пробой становится необратимым и транзистор выходит из строя.

ПТШ на структуре с AlGaAs-буфером (содержание алюминия 38 %, толщина слоя 200 нм) обладает большими пробивными напряжениями по сравнению с ПТШ на обычной структуре. Это можно объяснить тем, что AlGaAs-буфер является энергетическим барьером для электронов и дырок, который препятствует их проникновению из канала в подложку и из подложки в канал. Из-за этого даже при пробое лавинная генерация в подложке не возникает и концентрация носителей заряда в ней не увеличивается. Подложка остается непроводящей, ток через нее не течет, и, как видно из рис. 2, ОДП не появляется, поэтому ток растет не так резко, как в случае транзистора на базовой структуре, и пробой наступает при больших напряжениях.

Были изучены зависимости характеристик транзистора на структуре с AlGaAs-буфером от параметров этого буфера, таких как толщина, состав, тип (n или p) и концентрация легирующей примеси. При изменении толщины буфера в пределах от 0,01 до 0,20 мкм напряжение пробоя и ток насыщения почти не менялись. Это объясняется тем, что проникновение носителей заряда через барьер не изменялось. Наиболее сильное влияние на характеристики транзистора оказывает состав буфера. Зависимости выходной мощности и тока насыщения транзистора от доли алюминия (x_{Al}) в твердом растворе $Al_xGa_{1-x}As$ показаны на рис. 3. Мощность оценивалась как произведение пробивного напряжения и тока насыщения. Из графика видно, что при увеличении x_{Al} от 0,08 до 0,18 выходная мощность транзистора возрастает, а затем остается почти постоянной при дальнейшем росте x_{Al} . Увеличение мощности (примерно на 10 %) происходит вследствие возрастания пробивного напряжения, ток насыщения же при этом незначительно (примерно на 5 %) уменьшается. При $x_{Al} = 0,18$ высота барьера составляет 0,27 эВ, и он задерживает большую часть носителей заряда в канале. Напряжение отсечки и крутизна транзистора очень слабо зависят от состава буфера. При увеличении x_{Al} от 0,08 до 0,53 крутизна повышается от 142,4 до 145,7 мкСм, а напряжение отсечки уменьшается от -1,09 до -0,98 В.

Исследования влияния концентрации легирующих примесей n - и p -типа на характеристики транзистора показали, что при увеличении концентрации примеси n -типа в буфере от 10^{14} до 10^{16} см $^{-3}$ ток насыщения транзистора увеличивается от 302 до 346 мкА, а напряжение пробоя уменьшается от 37,4 до 36,6 В; в результате мощность возрастает от 11,29 до 12,68 мВт, но при этом напряжение отсечки увеличивается от -0,99 до -1,24 В. Это

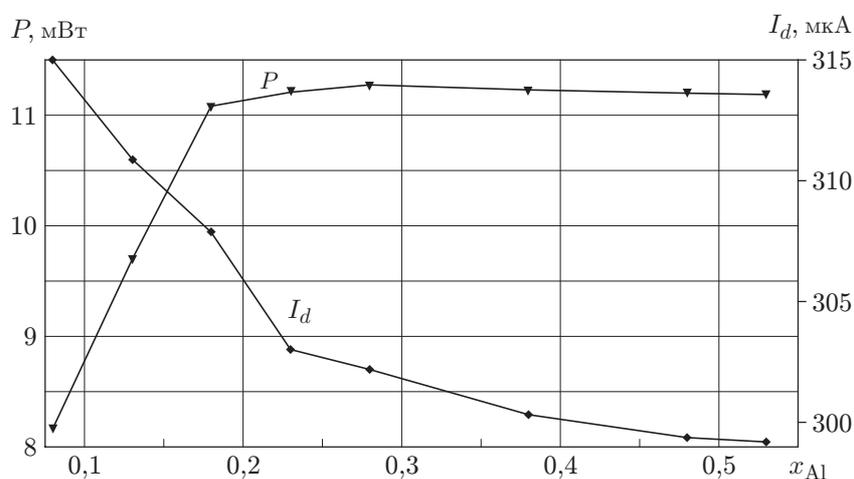


Рис. 3. Зависимости мощности и тока насыщения от состава буфера

можно объяснить тем, что при легировании буфера примесью n -типа эффективная высота энергетического барьера, создаваемого буфером, уменьшается, позволяя носителям заряда проникать в подложку и снижать напряжение пробоя. Электроны из легированного буфера попадают в канал и повышают концентрацию электронов в нем, что приводит к возрастанию тока насыщения и напряжения отсечки. Таким образом, хотя при легировании буфера примесью n -типа выходная мощность транзистора возрастает, напряжение отсечки увеличивается, что негативным образом сказывается на КПД транзистора. При увеличении концентрации примеси p -типа в буфере от 10^{14} до 10^{16} см $^{-3}$ ток насыщения транзистора уменьшается от 301 до 255 мкА, напряжение пробоя увеличивается от 37,3 до 38,0 В. В результате мощность снижается от 11,23 до 9,69 мВт, но при этом напряжение отсечки уменьшается от $-1,02$ до $-0,91$ В. В случае легирования буфера примесью p -типа эффективная высота барьера увеличивается, что повышает напряжение пробоя, но дырки из буфера попадают в канал и рекомбинируют с электронами, из-за чего ток насыщения падает.

Расчеты ВАХ транзистора, изготовленного на структуре с AlGaAs-слоем, расположенным поверх GaAs-канала. По результатам расчетов, проведенных для транзистора на основе структуры со слоем AlGaAs, расположенным поверх GaAs-канала, было выяснено, что напряжение пробоя такого транзистора почти не отличается от напряжения пробоя транзистора, изготовленного на базовой структуре. Это расходится с данными [8], где предполагается, что добавление широкозонного слоя AlGaAs поверх канала может увеличить пробивные напряжения. Объяснить различие можно тем, что в используемой для расчета модели рассматриваются только объемные эффекты и не учитывается влияние поверхности транзистора. Объемная лавинная генерация, из-за которой происходит резкое возрастание тока при пробое, в основном проходит в областях канала и подложки, и введение слоя над каналом на нее почти не влияет. Дополнительный широкозонный слой над каналом должен оказывать влияние на процессы лавинной генерации, когда пробой происходит где-то на поверхности, например через поверхностные дефекты.

Заключение. В результате проведенного моделирования в предлагаемой работе было показано, что добавление широкозонного буферного слоя AlGaAs, расположенного между подложкой и каналом, в базовую структуру позволяет значительно увеличить напряжение пробоя и выходную мощность транзистора за счет того, что буфер является энергетическим барьером для носителей заряда и препятствует их проникновению из канала в подложку и из подложки в канал. Наибольшее влияние на характеристики транзистора оказывает $Al_xGa_{1-x}As$ -буфер с содержанием алюминия более 18 %.

Добавление слоя AlGaAs поверх канала почти не сказывается на величине напряжения пробоя и выходной мощности транзистора.

СПИСОК ЛИТЕРАТУРЫ

1. **Curtice W. R.** The performance of submicrometer gate length GaAs MESFET's // IEEE Trans. Electron Devices. 1983. **ED-30**, N 12. P. 1693–1699.
2. **Мартынов Я. Б., Погорелова Э. В.** Влияние качества подложки на характеристики субмикронных полевых транзисторов // Тр. 17-й Междунар. конф. «СВЧ-техника и телекоммуникационные технологии». Севастополь: Вебер, 2007. С. 121–122.
3. **Валиев К. А., Рыжий В. И., Хренов Г. Ю.** Масштабирование субмикронных полевых транзисторов с затвором Шоттки на основе GaAs // Микроэлектроника. 1989. **18**, вып. 2. С. 99–105.
4. **Wada T., Frey J.** Physical basis of short-channel MESFET operation // IEEE Trans. Electron Devices. 1979. **ED-26**, N 4. P. 476–489.

5. **Wada Y., Tomizawa M.** Drain avalanche breakdown in gallium arsenide MESFET's // IEEE Trans. Electron Devices. 1988. **35**, N 11. P. 1765–1770.
6. **Бувайлик Е. В., Мартынов Я. Б., Погорелова Э. В.** Исследование физических механизмов, ограничивающих максимальную мощность и эффективность полевых транзисторов с барьером Шоттки // Радиотехника. 2004. № 2. С. 36–39.
7. **Бувайлик Е. В., Мартынов Я. Б., Погорелова Э. В.** Объяснение аномальной зависимости напряжения пробоя затвор-сток от потенциала затвора в субмикронных полевых транзисторах с затвором Шоттки // Тр. 16-й Междунар. конф. «СВЧ-техника и телекоммуникационные технологии». Севастополь: Вебер, 2006. С. 224–225.
8. **Журавлев К. С., Торопов А. И., Шамирзаев Т. С. и др.** Применение высокочистых слоев $\text{Al}_x\text{Ga}_{1-x}\text{As}$ в эпитаксиальных структурах для мощных полевых СВЧ транзисторов // Письма в ЖТФ. 1999. **25**, вып. 15. С. 8–15.
9. **Mazzanti A., Verzellesi G., Basile A. F. et al.** Measurements and simulations of hot-carrier degradation effects in AlGaAs/GaAs HFETs // Gallium Arsenide Applications Symposium (GAAS'2002). Milano, 2002. P. 389–392.
10. **Blotekjaer K.** Transport equations for electrons in two-valley semiconductors // IEEE Trans. Electron Devices. 1970. **ED-17**, N 1. P. 38–47.
11. **TCAD Sentaurus Manual Version A-2007.12.**

Поступила в редакцию 19 мая 2009 г.
