

УДК 538.911:538.915

НАНОМЕТРОВЫЕ СЛОИ И СТРУКТУРЫ В КРЕМНИЕВОЙ ЭЛЕКТРОНИКЕ

© В. П. Попов¹, В. А. Антонов¹, М. С. Тарков¹, А. В. Мяконьких²,
К. В. Руденко²

¹Институт физики полупроводников им. А. В. Ржанова СО РАН,
630090, г. Новосибирск, просп. Академика Лаврентьева, 13

²Физико-технологический институт им. К. А. Валиева РАН,
117218, Москва, Нахимовский просп., 36, корп. 1
E-mail: popov@isp.nsc.ru

Приведены результаты по миниатюризации структур кремний-на-изоляторе (КНИ) и элементов КНИ интегральных схем (ИС). Для повышения производительности ИС требовалось увеличить барьеры и тянущие электрические поля за счёт диэлектриков high- k и наноразмеров, что приводило к заметному снижению подвижности носителей заряда при уменьшении длины и толщины канала. Это, наряду с ростом утечки из-за туннельных токов исток/сток, ограничило физическую длину канала 10 нм даже при замене кремния двумерными материалами, такими как графен и дихалькогениды металлов. Трёхмерная интеграция в форме двухзатворных транзисторов с полным обеднением в структурах КНИ с high- k скрытым диэлектриком (h- k BOX) в виде так называемых ребристых транзисторов (FinFET) с двумя–четырьмя (опоясывающими — GAA) затворами и каналами из нанопроводов (NW FET), нанолитов (NS FET), нановилок (FS FET), 2D-материалов и их 3D-упаковки позволила увеличить число транзисторов на чипе, но не их производительность. В качестве альтернативы рассмотрен вариант роста функциональности элементов заменой диэлектриков в конденсаторах и транзисторах сегнетоэлектриками, а резисторов — мемристорами, что ведёт к переходу от двоичной к нейроморфной логике, а также к реализации принципов радиофотоники, квантовых устройств и сенсоров с параллельной обработкой. Динамически регулируемый порог и поляризация подзатворных сегнетоэлектриков комплементарных МОП-транзисторов в гетеросистемах-на-кристалле сохраняют сверхнизкое энергопотребление.

Ключевые слова: ультратонкие слои кремний-на-изоляторе, скрытый диоксид гафния, сегнетоэлектричество, многозатворные МОП-транзисторы.

DOI: 10.15372/AUT20240407

EDN: NNUSAI

Введение. Основные продукты микроэлектронной промышленности — сверхбольшие интегральные схемы (СБИС) на металл—оксид—полупроводниковых (МОП) транзисторах (МОПТ) — являются одним из ярких примеров экономической деятельности человека, где цена элемента — МОП-транзистора — падает экспоненциально в течение 60 лет в соответствии с известным законом Мура. Элементами СБИС логики и памяти долгое время были МОП-конденсаторы и КМОП-транзисторы (комплементарные) на основе кремния и его диоксида SiO₂ с нанесёнными сверху металлическими электродами. Росту интеграции КМОПТ с высокой плотностью и нанометровыми размерами препятствуют такие факторы, как межфазные состояния, короткоканальные эффекты и туннелирование носителей заряда через ультратонкие диэлектрические плёнки при масштабированном уменьшении всех размеров на $\sqrt{2}$, согласно принципу электростатического подобия Деннара (рис. 1) [1, 2].

Двукратное увеличение плотности МОП-транзисторов и других устройств каждые два года за счёт геометрических размеров было движущей силой интеграции в планарной

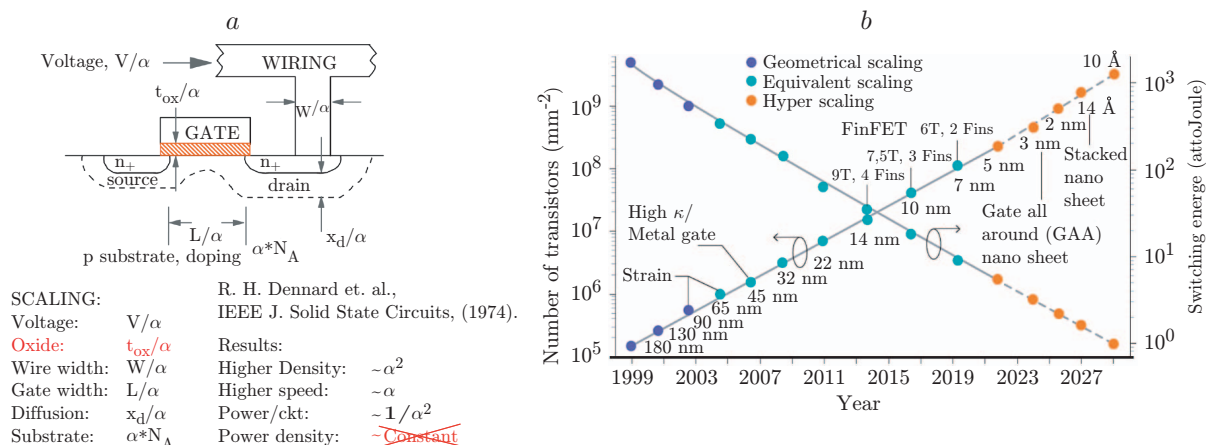


Рис. 1. Масштабирование размеров и напряжения питания с ростом концентрации примеси в канале МОПТ по принципу Деннара (а), рост числа транзисторов и спад энергии на переключение в КМОП ИС по дорожной карте (б) [1]

КМОП-электронике вплоть до 2003 г., а после этого наступила эра эквивалентного масштабирования в непланарном варианте. Развитие принципа электростатического подобия ограничением на длину затвора $L_g \geq (3-5)\lambda$, где λ — характеристическая (или естественная) длина канала МОПТ, определяемая крутизной потенциала от барьера к стоку и выражаемая как $\lambda = (r \cdot t_{ox} t_{ch} \epsilon_{ch} / \epsilon_{ox})^{1/2}$, где $r^{-1} \sim 1-4$ в зависимости от конструкции (числа непланарных затворов), а t и ϵ — толщины и диэлектрические проницаемости материалов канала и подзатворных диэлектриков соответственно, обеспечило выполнение квазизакона Мура увеличением числа элементов на чипе [2]. Но пятнадцать лет назад из-за достижения физических пределов уменьшения толщины слоя SiO_2 до 0,7 нм пришлось перейти на диэлектрики с высокой диэлектрической проницаемостью (high- k) [3], чтобы сохранить однозначное соответствие между концентрацией носителей заряда в нанометровом канале и зарядом затворов в МОПТ [3]. Если для транзисторов на объёмном кремнии последнюю проблему удалось решить при проектных нормах меньших 65 нм заменой нанометрового подзатворного SiO_2 на диэлектрики с высокой диэлектрической проницаемостью (high- k) на основе HfO_2 , то для структур кремний-на-изоляторе (КНИ) найти замену слою (11 нм) SiO_2 в скрытом изоляторе (BOX) оказалось непросто из-за необходимости высокотемпературных ($\sim 1100^\circ\text{C}$) отжига после переноса слоёв кремния и диэлектриков high- k на кремниевую подложку методом SmartCut [4].

Научная и технологическая проблемы заключались в том, что high- k HfO_2 нанослой нестабилен при высоких температурах и формируют на гетерограницах HfO_2/Si межфазный слой SiO_x толщиной 1–2 нм с высокими ($> 10^{12} \text{ см}^{-2} \text{ эВ}^{-1}$) плотностью состояний D_{it} и встроенным в HfO_x зарядом на вакансионных ловушках вместо атомов О, ушедших на окисление атомов кремния на гетерогранице [5]. Для подзатворных нанослоёв HfO_2 в СБИС на объёмном кремнии разработаны технологические процессы быстрых термообработок (RTA — Rapid Thermal Annealing) gate first ($T < 900^\circ\text{C}$) и gate last ($T < 600^\circ\text{C}$) с последующей пассивацией дефектов в SiO_x на гетерограницах HfO_2/Si обработками атомарным водородом при $100-300^\circ\text{C}$ [5]. Отжиг дефектов в скрытых слоях HfO_2 и Si после имплантации водородом и переноса на кремний в структурах КНИ требует, как и в КМОП-технологии на объёмном кремнии, термообработок при $T > 900^\circ\text{C}$. При этих температурах на гетерограницах $\text{Si}/\text{HfO}_2(\text{BOX})/\text{Si}$ неизбежно формируются межфазные слои SiO_x [5, 6].

Более того, частичное восстановление диоксида гафния HfO_2 при имплантации водо-

рода, термическом скалывании и переносе бислойной структуры полупроводник — $\text{high-}k$ HfO_x — с пластины-донора на проводящую подложку прямым сращиванием методом SmartCut [4] ведёт к формированию больших токов утечки через скрытый ультратонкий ($t_{\text{BOX}} \sim 10$ нм) слой $\text{high-}k$ BOX [6]. Эти утечки делают невозможным формирование КМОП-транзисторов на SmartCut структурах КНИ с BOX-HfO_x .

Термостабильность $\text{high-}k$ BOX нам удалось увеличить плазмо-стимулированным атомно-слоевым осаждением (PEALD — plasma-enhanced atomic layer deposition) путём введения периодических вставок аморфных монослоёв Al_2O_3 с высокими температурами кристаллизации, разделяющих общую толщину PEALD-плёнки на нанометровые ламели HfO_2 или HfO_4 [7]. Они подавляют ускоренный рост термодинамически стабильной моноклинной фазы при последующих термообработках за счёт размерных эффектов. Показано также, что наноламинирование диэлектрического стека снижало утечки в диоксиде гафния [7].

Целью работы являлось решение проблемы создания новой технологической платформы $\text{high-}k$ структур КНИ с ультратонкими (УТ) КНИ $T_{\text{BOX}} \leq 10$ нм слоями кремния и скрытого изолятора на основе диоксида гафния BOX-HfO_x , ламинированного монослоями Al_2O_3 , для энергоэффективных и многофункциональных гетеросистем-на-кристалле (СнК).

Проблемы и решения создания УТ структур КНИ. Прямое сращивание обеспечило появление базовых технологий изготовления пластин КНИ. По многим причинам, включая удобство обработки, хорошие электрические и термомеханические свойства, скрытый слой SiO_2 был выбран изначально как идеально изолирующий и связующий материал. Структуры КНИ с SiO_2 BOX обеспечивают массу преимуществ, таких как лучшие скорости переключения приборов, снижение расхода энергии или паразитной ёмкости. Для толщин скрытого слоя диоксида кремния $t_{\text{BOX}} < 25$ нм водород, произведённый реакцией воды и кремния на самой границе сращивания, а также в процессе термобарического разъединения (скалывания) пузырями в области пробега ионов водорода, создаёт пустоты, ведущие к крупным отверстиям (до сотен мкм) в перенесённом слое КНИ. Это происходит в том случае, если водород образовался в слоевой концентрации, которая превышает его максимальную растворимость в тонком слое SiO_2 [8, 9]. Некоторые технические решения для преодоления этой проблемы, такие как дополнительные связи оксид—оксид на границе сращивания, были предложены и успешно внедрены в случае изолирующего слоя BOX из диоксида кремния [10]. Однако все эти процессы ограничены толщиной каждого из двух сращиваемых SiO_2 слоёв менее 6 нм [11]. В результате в производстве пластин КНИ удалось снизить толщину слоя SiO_2 BOX только до ~ 11 нм. Предложенный нами пионерный способ формирования пластин КНИ с $\text{high-}k$ изолирующим слоем, нанесённым на подложку перед бондингом с пластиной-донором слоя кремния, известный ранее под названием Delecut для SiO_2 BOX, позволяет уменьшать содержание водорода, вакансий кислорода в $\text{high-}k$ BOX за счёт барьерных свойств и снижать тем самым токи утечки [6].

Ведущие компании по производству электроники (Intel, IBM, GF и др.) проводят исследования по дизайну полевых транзисторов и созданию схемотехники для работы при напряжении питания $V_{\text{dd}} = 0,6$ В и менее, расходуя на это десятки миллиардов долларов ежегодно. Интеграция разнородных транзисторов в единый технологический процесс СнК наиболее успешно реализуется в конструкции двухзатворных (2G) КНИ ПО (с полным обеднением) транзисторов с динамически регулируемым порогом на пластинах КНИ [12].

Хотя конструкции и технология изготовления 2G КНИ-ПО-транзисторов для СБИС активно развиваются, для их применения в высокопроизводительных и надёжных системах необходимо преодолеть ограничения по повышенному напряжению на подложке из-за толстого (~ 11 нм) по сравнению с подзатворным слоем BOX-SiO_2 (выражение 1) и низкого теплоотвода, особенно при нанометровых проектных нормах. Такие нормы нужны

для цифроаналоговых сигнальных процессоров, встраиваемых в сверхбольшие интегральные схемы для Интернета вещей (Internet-of-Things — IoT). Транзисторы в этих СБИС работают, помимо ключевых, также в линейном и в подпороговом режимах.

Ранее нами показано [13], что структуры кремний-на-SiO₂ являются наиболее перспективными для создания универсальных биохимических сенсорных устройств на основе КНИ нанопроволочных транзисторов (КНИ НПТ) с полным обеднением, благодаря зарядовой связи пороговых напряжений верхнего (Т) и нижнего (В) затворов через три последовательно включённые ёмкости и отношению диэлектрических восприимчивостей кремния и его верхнего и нижнего диоксидов $\varepsilon_{\text{Si}}/\varepsilon_{\text{SiO}_2} \sim 3$. Тогда изменения этих порогов связаны только толщинами кремния и двух его диоксидов как

$$\Delta V_{\text{TH},\text{B}} = \frac{3T_{\text{OX},\text{B}}}{3T_{\text{OX},\text{T}} + T_{\text{Si}}} \Delta V_{\text{TH},\text{T}} = -\frac{3T_{\text{OX},\text{B}}}{3T_{\text{OX},\text{T}} + T_{\text{Si}}} \Delta \varphi_0. \quad (1)$$

Для стандартных пластин КНИ с отношением толщин двух диоксидов $T_{\text{SiO}_2,\text{B}}/T_{\text{SiO}_2,\text{T}} \sim 100$ получаем близкий по чувствительности выигрыш к изменению потенциала верхнего затвора $\Delta V_{\text{TH},\text{T}}$. Зарядовая связь для КНИ МОПТ ПО с проектными нормами от 45 нм и ниже с high-*k* подзатворными верхними диэлектриками (ОХ, T_{OX}) требует на порядок большее изменение потенциала подложки $\Delta V_{\text{TH},\text{B}}$ для сравнимого изменения порогового напряжения верхнего затвора $\Delta V_{\text{TH},\text{T}}$. Это создаёт проблему с адаптивным смещением тела (транзистора) (АВВ — adaptive body bias) потенциалом подложки КНИ при напряжении питания $V_{\text{dd}} < 1$ В, требуя напряжения подложки $V_{\text{sub}} \leq 5$ В. Стандартная АВВ-технология обеспечивает оптимизированное управление энергопотреблением и увеличенное время автономной работы в различных устройствах. Однако при адаптивном напряжении $V_{\text{back}} \leq V_{\text{dd}}$ без дополнительных преобразователей DC-DC постоянного тока в стандартной технологии 22FDX+ (GF, US) результаты применения ячеек АВВ в СБИС оказываются весьма скромными. Достигнуто либо снижение энергопотребления на 20 %, либо увеличение производительности на 10 % [14]. Предложение по применению структур КНИ с high-*k* BOX должно повысить производительность на 50–60 %, что эквивалентно улучшению технологии в полную или даже в две полные проектные нормы с помощью простого дополнения дизайна СБИС ячейками АВВ.

Для отечественных разработчиков, ориентированных на выпуск СБИС для ответственных применений по отставшим на 2–4 ступени технологическим нормам, решение задачи обеспечения производительности и надёжности СБИС является наиболее перспективным на основе 2G КНИ-ПО-транзисторов, благодаря их электростатическому совершенству даже при проектной норме 65 нм, иммунитету к электромагнитному импульсу и к защёлкиванию ионизирующим излучением или тяжёлыми частицами за счёт меньшего, чем у FinFET или NS FET КМОП-транзисторов, активного объёма и возможности динамического адаптивного смещения (потенциала) тела (транзистора) потенциалом кармана в подложке КНИ [15].

Решение проблемы термической стабильности high-*k* BOX нанослоёв в структурах КНИ требует изучения природы проводящих ток дефектов, способов их удаления и механизмов транспорта носителей заряда через нанометровые слои в high-*k* BOX структурах КНИ, полученных методами Delecut и SmartCut [4], а также выяснения роли асимметрии межфазных слоёв SiO_x на обеих гетерограницах high-*k* BOX и возможности снижения содержания кислородных вакансий в оксидах металлов введением их слоёв внутри и на гетерограницах high-*k* BOX, подавляющих рост межфазных слоёв SiO_x [16, 17]. Эти исследования помогут решить проблему формирования межфазного нестехиометрического оксида кремния, возможно, его заменой на более стабильные оксиды, нитриды и оксинитриды металлов, а модифицирование химических процессов синтеза PEALD диэлектриков

high- k применением плазмы, озонирования и изменением окон температурно-временного циклирования позволит снизить содержание остаточных примесей водорода и углерода в АСО (атомно-слоевом осаждении) high- k BOX, ответственных за термическую стабильность и токи утечки.

Формируемые УТ структуры КНИ и методы их исследований. Аморфные и нанокристаллические плёнки НАО ($\text{HfO}_2/\text{Al}_2\text{O}_3$ 19 : 1) были сформированы методом PEALD в установке FlexAl (Oxford Instruments Technology, Великобритания) на пластинах кремния (100 мм) n -типа с низким ($3,5\text{--}10\text{ Ом} \cdot \text{см}$) и высоким ($2\text{--}8\text{ кОм} \cdot \text{см}$) удельным сопротивлением после обработки в ВЧ-плазме азота (300 Вт) при температуре $250\text{ }^\circ\text{C}$. Полная толщина плёнок ~ 13 (20) нм достигалась попеременным осаждением примерно 130 (200) монослоёв различных оксидов суперциклами по 19 монослоёв HfO_2 и 1 монослоя Al_2O_3 с толщиной ламинированного слоя в суперцикле ~ 2 нм. Для осаждения оксида гафния использовали металлоорганический Hf-прекурсор ТЕМАН (ООО «ДАЛХИМ», Нижний Новгород), а для оксида алюминия — металлоорганический Al-прекурсор ТМА. Плазму O_2 применяли на шаге окисления длительностью 1–4 с адсорбированного металлоорганического монослоя до предельных оксидов Hf и Al при давлении в камере 15 мторр и входной ВЧ-мощности в источнике плазмы 250 Вт.

В качестве доноров слоёв кремния использовались пластины Si (100 мм) n -типа с ориентацией (001) и низким удельным сопротивлением ($3,5\text{--}10\text{ Ом} \cdot \text{см}$) после обработки в перекисно-аммиачном и перекисно-кислотном растворах. Перенос слоёв кремния (500 нм) осуществлялся в процессе бондинга в вакууме предварительно имплантированным водородом (H_2^+ , 120 кэВ, $2,5 \cdot 10^{16}\text{ см}^{-2}$) при повышенных температурах на пластины кремния (100 мм). Высокотемпературные быстрые термообработки (RTA) пластин КНИ с PEALD-плёнками BOX проводили при температурах $550\text{--}1000\text{ }^\circ\text{C}$ в атмосфере азота в течение 30 с.

Электрические свойства плёнок кремния и high- k BOX в гетероструктурах КНИ были исследованы при температурах $23\text{--}250\text{ }^\circ\text{C}$ методами $C\text{--}V$ и псевдо-МОП-транзисторов на установке Keithley SC-4200 (Keithley, США) и установке измерения вольт-амперных характеристик собственного изготовления. Верхний металлический контакт к кремнию и сегнетоэлектрику из вольфрама площадью $S = 2,25 \cdot 10^{-4}\text{ см}^2$ формировался магнетронным напылением и W-иглой в центре контакта, нанесённого через фотолитографическую маску на поверхность пластин КНИ после всех термообработок RTA во избежание Redox-реакций с W-электродами. Измерения $C\text{--}V$ были выполнены на КНИ-МОП-мезаструктурах диаметром до 100 мкм в диапазоне частот $1\text{ кГц} \text{—} 10\text{ МГц}$ с развёрткой по напряжению $V = \pm 5\text{ В}$ при толщинах подложки сапфира 120 и 530 мкм, что соответствовало максимальному электрическому полю $E = \pm 4\text{ МВ/см}$. Для измерений переходных характеристик ($I_{ds} - V_g$) КНИ-псевдо-МОП-транзисторов сток/истоковые барьеры Шоттки из вольфрама толщиной 100 нм также наносились магнетронным распылением через отверстия в фотолитографических масках размером $150 \times 150\text{ мкм}$ с периодом 300 мкм. В качестве контакта для затвора со стороны подложки кремния служил контакт с пастой InGa.

Результаты и обсуждение. Термическое утончение слоя КНИ до 2–5 нм пошаговым окислением/стравливанием SiO_2 сохраняет его сплошность, но увеличивает долю аморфной фазы, несмотря на высокую ($1100\text{ }^\circ\text{C}$) температуру окисления [18]. Обнаруженная термически стимулированная аморфизация в отличие от кристаллизации обусловлена доминирующим вкладом поверхностной энергии гетерограниц по сравнению с объёмом нанометровых слоёв.

Физическая значимость состояния гетерограниц проявляется также в электрических свойствах УТ структур КНИ. Так, повышенная концентрация состояний $D_{it} = 2,5 \cdot 10^{12}\text{ эВ}^{-1}\text{см}^{-2}$ на гетерогранице с подложкой срачивания, проявляющаяся в уменьшении наклона кривых зарядовой связи для разных толщин слоя КНИ (рис. 2, а), ведёт к заметной величине квантовой поправки $\sim 50\text{ мВ}$ в пороговое напряжение фронтального

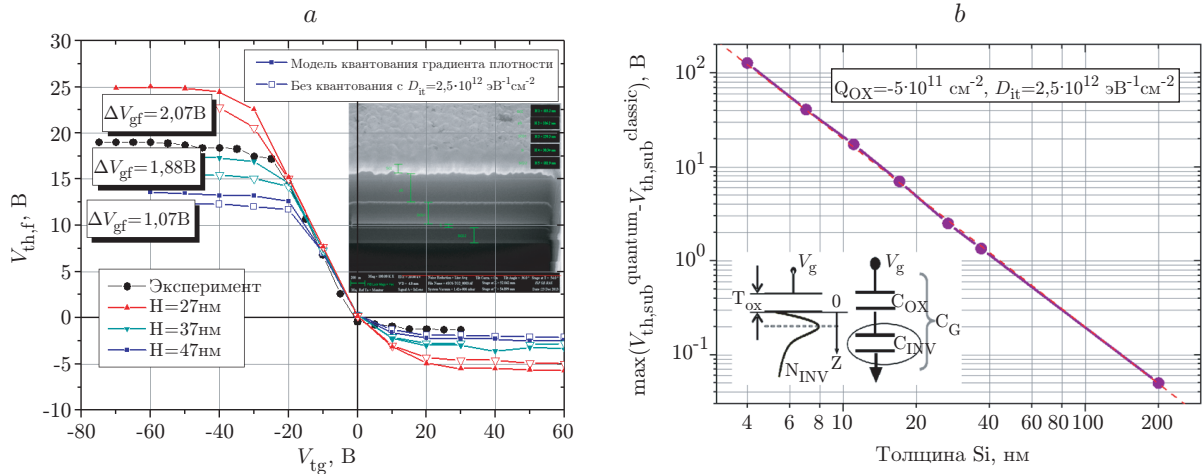


Рис. 2. Эксперимент и расчёт зарядовой связи (без и с квантовой поправкой на величину квантовой ёмкости инверсного слоя) пороговых напряжений фронтального (a) и тылового (b) затворов для разных толщин слоя КНИ и плотности состояний на нижней гетерогранице BOX $D_{it} = 2,5 \cdot 10^{12} \text{ эВ}^{-1}\text{см}^{-2}$. На вставке СЭМ микроизображение сечения структуры КНИ (a). Расчётная зависимость величины квантовой поправки от толщины слоя КНИ в пороговом напряжении фронтального затвора на толстом (300 нм) BOX_SiO₂ при $D_{it} = 2,5 \cdot 10^{12} \text{ эВ}^{-1}\text{см}^{-2}$. На вставке приведена эквивалентная схема квантовой и инверсионной ёмкости у гетерограницы кремния с диэлектриком (b)

транзистора от смещения подложки даже для слоёв КНИ (200 нм) (рис. 2, b) и должна учитываться при проектировании КНИ СБИС особенно для толстых слоёв BOX_SiO₂ в соответствии с выражением (1) [14].

Помимо утончения слоя КНИ, уменьшение толщин слоёв BOX_SiO₂ необходимо не только для снижения теплового сопротивления и температуры активного приборного слоя КНИ СБИС [19], но и для эффективного динамического контроля энергопотребления [14, 6]. Согласно выражению (1), толщина слоя BOX_SiO₂ должна быть равна или много меньше толщины подзатворного диэлектрика high- k верхнего фронтального транзистора, если нет другого источника питания для нижнего транзистора. К сожалению, применение гидрофильного метода прямого срачивания накладывает ограничения на толщину $T_{\text{BOX_SiO}_2} = 11 \text{ нм}$, но переход на high- k BOX позволяет обойти это ограничение, достигая субнанометровых толщин $EOT_{\text{BOX}} \leq 1 \text{ нм}$ [4, 6].

Несмотря на в разы большую физическую толщину high- k BOX по сравнению с BOX_SiO₂, способность первых поглощать газообразные продукты реакции гидрофильного бондинга существенно меньше из-за поликристаллической структуры, формирующейся при срачивании, даже если перед бондингом они были в аморфном состоянии [6]. Решить задачу поглощения продуктов реакции бондинга нанометровыми high- k BOX слоями удалось с помощью геттерирующих слоёв, обогащённых ловушками и с высоким сопротивлением (TR-HR) в подложке структуры КНИ, которые формировались до бондинга имплантацией ионов CO^+ под поверхностью стандартных кремниевых пластин, в пластинах с изолирующим high- k слоем, а также в высокоомных подложках кремния (HR-Si) вместо поликремния, наносимого осаждением CVD (chemical vapor deposition) [20]. Формирование слоёв TR-HR непосредственно в подложке имплантацией ионов CO^+ обеспечивает снижение проходной ёмкости C_p и увеличение эффективного сопротивления подложки ρ_{eff} , сравнимое при частотах выше 1 МГц с пластинами TR-HR SOI[®] фирмы SOITEC (Фран-

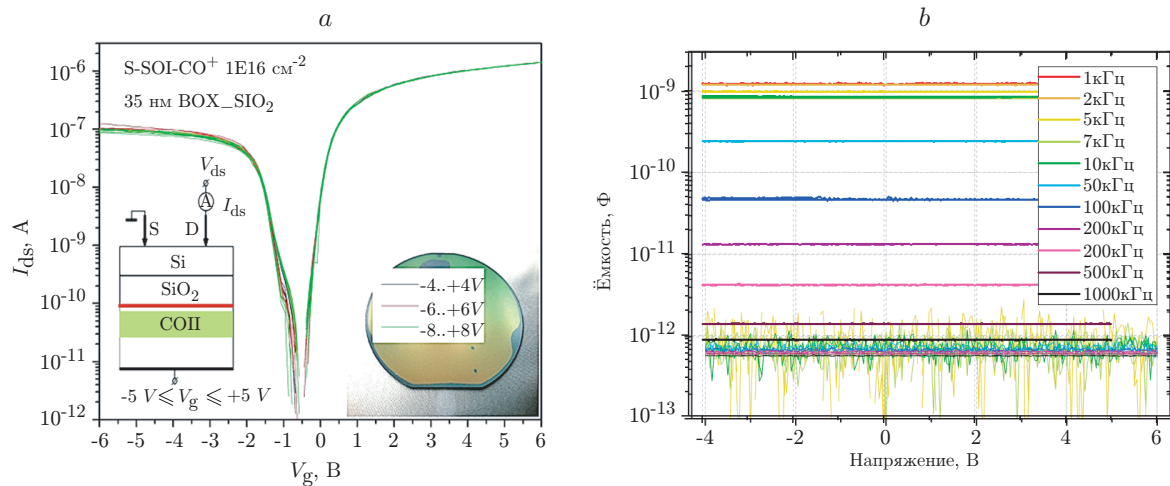


Рис. 3. Стоко-затворные характеристики КНИ-псевдо-МОПТ с толщами слоя КНИ 180 нм и УТ BOX_SiO₂ слоя 35 нм. На вставке фото измеренной пластины КНИ при различных интервалах затворных напряжений (а). Частотные зависимости C-V-характеристик мезаструктур КНИ с УТ BOX_HfO₂(SiO₂) толщиной $T_{\text{BOX_HfO}_2(\text{SiO}_2)} = 13$ (385) нм

ция), C-V-характеристики которых имеют большой шум и почти не зависят от частоты (рис. 3).

Предложенный способ является экономически и технически более эффективным для массового производства благодаря возможности локализации участков с радиочастотными элементами, интегрированными с КМОП-транзисторами с динамическим порогом в однокристалльной СВЧ КНИ СБИС [20].

Важной особенностью диэлектриков high- k на основе диоксида гафния являются их сегнетоэлектрические свойства, контролируемые материалом контактов, температурой осаждения и отжига, механическими напряжениями, примесями и стехиометрией [21–25]. Поскольку для структур КНИ и КНИ КМОП СБИС, сформированных бондингом, требуются температуры термообработок не менее 900 °С, в качестве подзатворных диэлектриков КМОП-транзисторов мы опробовали в промышленном технологическом процессе те же подзатворные диэлектрики high- k (13 нм) HfO₂ : Al₂O₃ (10 : 1) толщиной $T_{\text{OX}} = 13$ нм (ЕОТ = 1,5 нм) в двухзатворных КНИ КМОП ИС (рис. 4).

Как и ожидалось до измерений на тестовых МОП-транзисторах p -типа (вставка на рис. 5, а), крутизна подзатворных характеристик увеличилась при некотором уменьшении тока насыщения из-за снижения подвижности дырок вследствие их рассеяния на «мягких» оптических фонах в диэлектрике high- k , но небольшой сегнетоэлектрический гистерезис (показан стрелками) сохранился даже после отжига имплантированных бором стоко-истоковых областей транзистора. Значительно больший гистерезис и поляризационный заряд $P_r = 4,9\text{--}8,1$ мкКл/см² наблюдался при полях 3–4 МВ/см на тестовых структурах металл—сегнетоэлектрик—металл (МФМ), где электродами тестовых сегнетоэлектрических конденсаторов на тех же ИС являлся нитрид титана (рис. 5, б).

С целью увеличения поляризационного заряда и снижения токов утечки через скрытый УТ BOX_HfO₂ его толщина была увеличена до 20 нм (ЕОТ = 2,3 нм). Измерения характеристик методом псевдо-МОП-транзисторов на high- k мезаструктурах КНИ с BOX HfO₂ : Al₂O₃ показали, что окно памяти пороговых напряжений составляет 1,2–1,4 В (см. рис. 5, а), и оно достаточно для функционирования контентно-адресуемой памяти (СAМ — content-addressable memory) [26, 27]. В процессе работы САМ происходит парал-

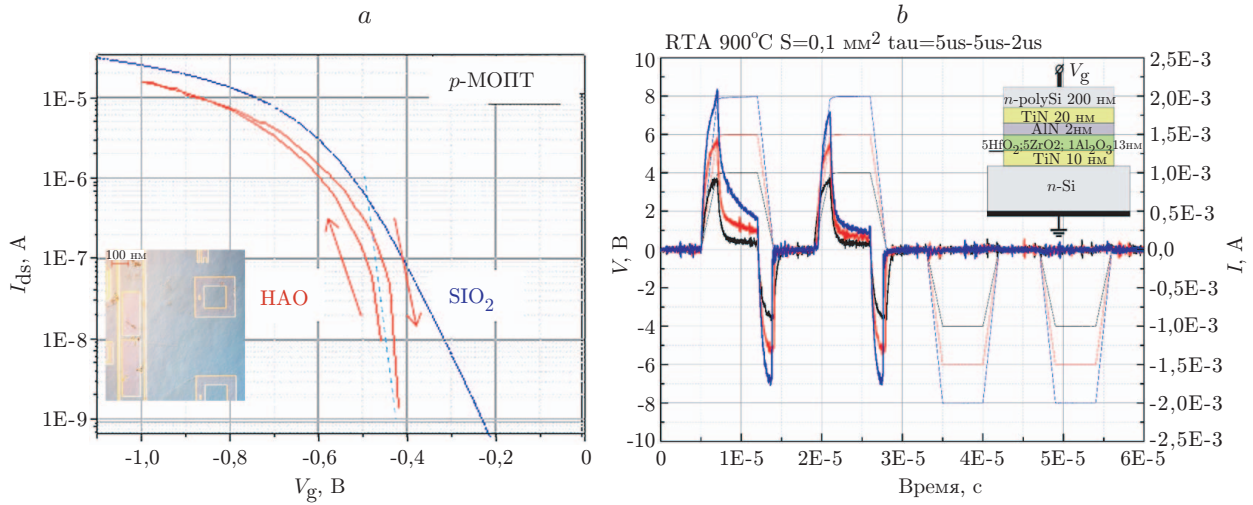


Рис. 4. Стоко-затворные характеристики МОП-транзисторов p -типа с толщинами подзатворных диэлектрических слоёв SiO_2 4 нм и HfO_2 13 нм. На вставке фото тестовых МОПТ p -типа на СБИС (а). Токи смещения и поляризации (справа) в PUND (positive-up-negative-down) последовательности импульсов смещения (слева) в структуре MFM с тем же слоем $\text{HfO}_2 : \text{Al}_2\text{O}_3$ (10 : 1) толщиной $T_{\text{HfO}_2} = 13$ нм (b)

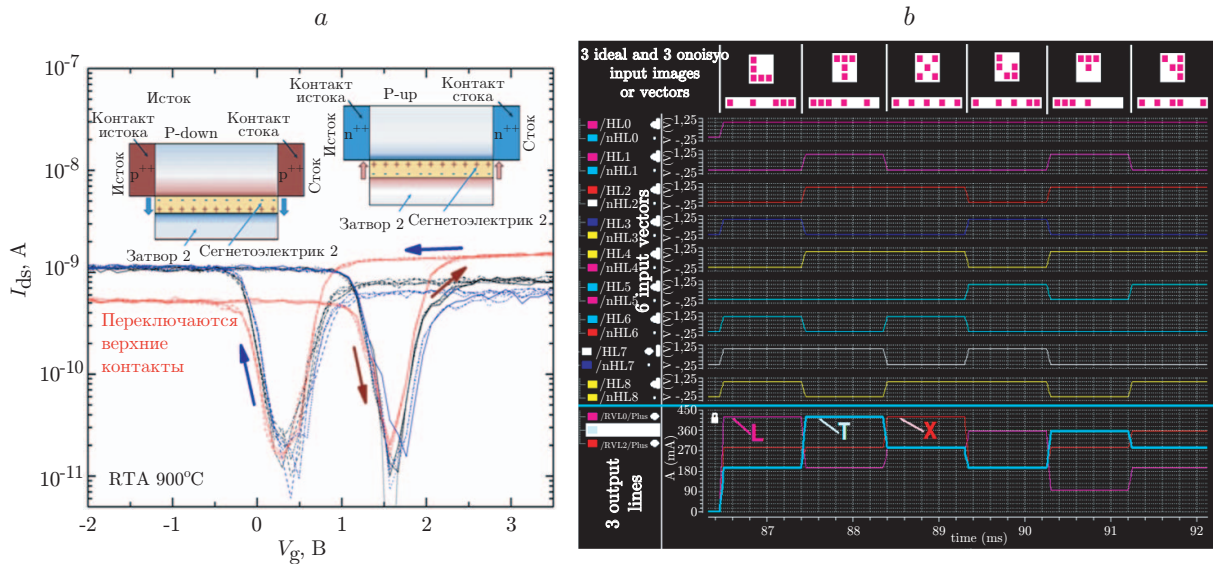


Рис. 5. Стоко-затворные характеристики МОП-транзисторов n -типа с толщинами подзатворных диэлектрических слоёв SiO_2 4 нм и HfO_2 13 нм. На вставке фотография тестовых МОПТ p -типа на СБИС. На вставке распределение концентраций электронов и дырок в двух сегнетоэлектрических КМОП-транзисторах в режиме обогащения для двух различных поляризаций $\text{VOX HfO}_2 : \text{Al}_2\text{O}_3$ (а). Расчётные характеристики САМ матрицы размерностью 3×3 ячейки с двумя КМОП и двумя сегнетоэлектрическими МОП-транзисторами в ячейке с характеристиками, как у транзисторов (а) при распознавании зашумлённых изображений символов (b)

тельное сравнение зашумлённой видеоинформации (например, схематичное изображение символов L, T, X) с идеальным, предварительно записанным в ячейки матрицы, а выходная амплитуда соответствует наиболее достоверному совпадению, обеспечивая точное распознавание символов с наносекундной производительностью даже при 25 % ошибочных пикселей [27].

Двухзатворные сегнетоэлектрические транзисторы на структурах КНИ с $\text{VOX HfO}_2 : \text{Al}_2\text{O}_3$ позволяют увеличить разрядность одной ячейки до четырёх уровней, что обеспечит при том же размере матрицы обработку 8-разрядных полутоновых изображений. Структуры high- k КНИ весьма перспективны для криоэлектронных СБИС с низким напряжением питания, которые активно разрабатываются в последние несколько лет в связи с необходимостью управления сверхпроводящими кубитами в квантовых компьютерах [28–30]. Появившиеся в последние несколько лет примеры зарядовых и спиновых кубитов на кремниевых одноэлектронных транзисторах, работающих при температуре жидкого гелия, открывают перспективы их крупномасштабной интеграции в КМОП СБИС [30, 31]. Важно отметить, что, помимо упоминавшихся ранее био- и хемосенсоров КНИ, МОП-транзисторы демонстрируют близкую к джозефсоновским переходам (СКВИДы) чувствительность к гига- и терагерцевому излучениям при криогенных температурах [32].

Заключение. В представленной работе предложен и экспериментально обоснован технологически простой и экономически эффективный подход к созданию high- k пластин КНИ, обеспечивающих разработку и изготовление как электрически совершенных одиночных КМОП-нанотранзисторов, работоспособных при температурах от гелиевых до 300 °С, включая одноэлектронные для квантовых кубитов на кремнии, многофункциональные с сегнетоэлектриками для нейроморфных вычислений, так и КНИ СБИС и SnK с ячейками АВВ динамического контроля пороговых напряжений для IoT и сетевых мобильных СВЧ СБИС следующих поколений.

В итоге завершение исследований по созданию high- k структур КНИ с ультратонкими слоями кремния и диэлектриков позволит предложить разработчикам СБИС и SnK новую технологическую платформу для высокопроизводительных и энергоэффективных кремниевых интегральных схем с широким набором технологий от устаревших 180 нм до самых передовых нанометровых проектных норм.

Благодарности. Авторы выражают благодарность В. Е. Жилицкому и Ф. В. Тихоненко в части электрофизических измерений.

Финансирование. Работа выполнена при поддержке программ Министерства образования и науки РФ (темы № FWGW-2022-0003 и № FFNN-2022-0019).

СПИСОК ЛИТЕРАТУРЫ

1. Datta S., Chakraborty W., Radosavljevic M. Toward attojoule switching energy in logic transistors // Science. 2022. **378**, Iss. 6621. P. 733–740.
2. Cao W., Bu H., Vinet M. et al. The future transistors // Nature. 2023. **620**. P. 501–515.
3. Muller D. A., Sorsch T., Moccio S. et al. The electronic structure at the atomic scale of ultrathin gate oxides // Nature. 1999. **399**. P. 758–761.
4. Bruel M. Silicon on insulator material technology // Electron. Lett. 1995. **31**, Iss. 14. P. 1201–1202.
5. Franco J., Wu Z., Rzepa G. et al. BTI reliability improvement strategies in low thermal budget gate stacks for 3D sequential integration // Proc. of the IEEE Int. Electron Devices Meeting (IEDM). San Francisco, USA, 1–5 Dec., 2018. DOI: 10.1109/IEDM.2018.8614559.

6. **Popov V. P., Antonov V. A., Gutakovskiy A. K. et al.** Hafnia and alumina stacks as UTBOXs in silicon-on insulator // *Solid-State Electron.* 2020. **168**. 107734. DOI: 10.1016/j.sse.2019.107734.
7. **Попов В. П., Антонов В. А., Тихоненко Ф. В. и др.** Термостабильность сегнетоэлектрических плёнок на основе диоксидов гафния-циркония на кремнии // *Изв. РАН.* 2023. **87**, № 6. С. 867–872.
8. **Vincent S., Radu I., Landru D. et al.** A model of interface defect formation in silicon wafer bonding // *Appl. Phys. Lett.* 2009. **94**, Iss. 10. 101914. DOI: 10.1063/1.3100780.
9. **Ventosa C., Morales C., Libralesso L. et al.** Mechanism of thermal silicon oxide direct wafer bonding // *Electrochem. and Solid-State Lett.* 2009. **12**, Iss. 10. P. H373–H375.
10. **Kononchuk O., Landru D., Veytizou C., Guiot E.** Recent advances in the smart cut technology for CMOS applications // *ECS Trans.* 2010. **33**, N 11. P. 23–34.
11. **Landru D., Allibert F., Daval N., Kononchuk O.** UTBOX SOI substrate with composite insulating layer // *ECS Journ. Solid State Sci. and Technol.* 2013. **2**, N 6. P. Q83–Q87.
12. **BCD Bipolar-CMOS-DMOS: A key technology for power integrated circuits.** URL: <https://www.st.com/content/st.com/en/about/innovation—technology/BCD.html> (дата обращения: 22.05.2024).
13. **Попов В. П., Ильницкий М. А., Наумова О. В., Назаров А. Н.** Квантовые поправки для пороговых напряжений полностью обедняемых КНИ транзисторов с двумя независимыми затворами // *Физика и техника полупроводников.* 2014. **48**, вып. 10. С. 1348–1353.
14. **Global foundries unveils power-efficient advancements to 22FDX platform at annual tech summit.** URL: <https://gf.com/gf-press-release/globalfoundries-unveils-power-efficient-advancements-to-22fdx-platform-at-annual-tech-summit/> (дата обращения: 22.05.2024).
15. **De Paiva Leite T. F., Fesquet L., Bastos R. P.** A body built-in cell for detecting transient faults and dynamically biasing subcircuits of integrated systems // *Microelectron. Reliability.* 2018. **88–90**. P. 122–127.
16. **Zeng B., Xiao W., Liao J. et al.** Compatibility of HfN metal gate electrodes with $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ ferroelectric thin films for ferroelectric field-effect transistors // *IEEE Electron Device Lett.* 2018. **39**, Iss. 10. P. 1508–1511.
17. **Kim B. H., Kuk S. H., Kim S. K. et al.** Oxygen scavenging in HfZrO_x -based n/p-FeFETs for switching voltage scaling and endurance/retention improvement // *Adv. Electron. Mater.* 2023. **9**, Iss. 5. 2201257. DOI: 10.1002/aelm.202201257.
18. **Тыщенко И. Е., Спесивцев Е. В., Шкляев А. А., Попов В. П.** Структурные изменения в плёнках кремний-на-изоляторе нанометровой толщины при высокотемпературном отжиге // *Физика и техника полупроводников.* 2022. **56**, вып. 3. С. 320–327.
19. **Антонов В. А., Попов В. П., Тарков С. М. и др.** Перенос тонких плёнок кремния с SiO_2 и HfO_2 на С-сапфир: влияние толщины подложки на сегнетоэлектрические свойства диоксида гафния // *Автометрия.* 2022. **58**, № 6. С. 12–20. DOI: 10.15372/AUT20220602.
20. **Попов В. П., Руденко К. В.** Применение структур SOI с высокоомными слоями в кремниевых RFIC // *СВЧ-техника и телекоммуникационные технологии.* 2022. Вып. 4. С. 167–168.
21. **Mikolajick T., Park M. H., Begon-Lours L., Slesazek S.** Ox from ferroelectric material optimization to neuromorphic devices // *Adv. Mater.* 2023. **35**, Iss. 37. 2206042. DOI: 10.1002/adma.202206042.
22. **Sun J., Li Y., Hu D. et al.** Roadmap for ferroelectric domain wall memory // *Microstructures.* 2024. **4**. 2024007. DOI: 10.20517/microstructures.2023.52.
23. **Park J. Y., Choe D.-H., Lee D. H. et al.** Revival of ferroelectric memories based on emerging fluorite-structured ferroelectrics // *Adv. Mater.* 2023. **35**, Iss. 43. 2204904. DOI: 10.1002/adma.202204904.

24. **Qiao H., Wang C., Choi W. S. et al.** Ultra-thin ferroelectrics // Mater. Sci. and Eng.: R: Rep. 2021. **145**. 100622. DOI: 10.1016/j.mser.2021.100622.
25. **Silva J. P. B., Alcala R., Avci U. E. et al.** Roadmap on ferroelectric hafnia- and zirconia-based materials and devices // APL Mater. 2023. **11**, Iss. 8. 089201. DOI: 10.1063/5.0148068.
26. **Ni K., Yin X., Laguna A. F. et al.** Ferroelectric ternary content-addressable memory for one-shot learning // Nat. Electron. 2019. **2**. P. 521–529.
27. **Tarkov M., Tikhonenko F., Popov V. et al.** Ferroelectric devices for content-addressable memory // Nanomaterials. 2022. **12**, Iss. 24. 4488. DOI: 10.3390/nano12244488.
28. **Fedichkin L., Fedorov A.** Error rate of a charge qubit coupled to an acoustic phonon reservoir // Phys. Rev. A. 2004. **69**, Iss. 3. 032311. DOI: 10.1103/PhysRevA.69.032311.
29. **Philips S. G. J., Madzik M. T., Amitonov S. V. et al.** Universal control of a six-qubit quantum processor in silicon // Nature. 2022. **609**. P. 919–924.
30. **Shorokhov V. V., Presnov D. E., Amitonov S. V. et al.** Single-electron tunneling through an individual arsenic dopant in silicon // Nanoscale. 2017. **9**, Iss. 2. P. 613–620.
31. **Neyens S., Zietz O. K., Watson T. F. et al.** Probing single electrons across 300-mm spin qubit wafers // Nature. 2024. **629**. P. 80–85.
32. **Jaroshevich A. S., Kvon Z. D., Tkachenko V. A. et al.** Giant microwave photoconductance of short channel MOSFETs // Appl. Phys. Lett. 2024. **124**, Iss. 6. 063501. DOI: 10.1063/5.0185636.

Поступила в редакцию 22.05.2024

После доработки 22.05.2024

Принята к публикации 04.06.2024
